한국산학기술학회논문지
Vol. 10, No. 12, pp. 3638-3644, 2009

새로운 전류모드 적분기를 갖는 다중 채널 CMOS 저전압 전류모드 필터 설계

이우춘[1], 방준호[1*]
[1]전북대학교 IT응용시스템공학과

A Multi-channel CMOS Low-voltage Filter with Newly Current-mode Integrator

Woochoun Lee[1] and Junho Bang[1*]
[1]**Dept. of IT Applied System Engineering. Chonbuk National University**

요 약 본 논문에서는 새롭게 제안한 선형 캐스코드 전류모드 적분기를 기본으로 구성된 다중채널 CMOS 저전압 전류모드 필터를 설계하였다. 제안된 전류모드 적분기는 기존의 전류미러형 전류모드 적분기 비해서 높은 전류이득 및 단위이득 주파수 특성을 얻을 수 있다. 5차 체비셰프 함수로써 구성한 필터는 신호흐름선도(SFG)기법에 의하여 능동필터로 변환되었다. 1.8V-0.18㎛ CMOS 공정파라미터를 사용한 HSPICE 시뮬레이션 결과, 설계된 필터는 0.51MHz에서 7.03MHz대역까지의 주파수 조정범위를 가지며 Bluetooth, DECT, WCDMA의 3채널의 기저대역에서 사용할 수 있음을 확인하였다.

Abstract A CMOS multi-channel low-voltage current mode filter circuit is designed. The designed current-mode filter is based on linear cascode current-mode integrator that is newly proposed in this paper. When it is compared with that of the typical current-mirror type current-mode integrator, the proposed linear cascode current-mode integrator achieves high current gain and unity gain frequency. The designed filter is composed with 5th Chebyshev function and converted to active version by signal flow graph method. We verified that the designed filter can be applied to three-channel basedband, bluetooth, DECT and WCDMA with 0.51MHz~7.03MHz frequency tuning range by Hspice simulation using 1.8V-0.18㎛ CMOS technology.

Key Words : Low-voltage, Current mode filter, Continuous-time filter, Current-mode integrator, Low-pass filter

1. 서론

최근 시스템통합의 경향에 따라 무선 통신 시스템의 송수신단용 IC구현에 있어서 개별적인 표준만을 지원하는 방식에서 벗어나 여러 개의 근거리 통신방식을 한 개의 단일 칩으로 구현하는 연구가 진행되고 있다[1,2]. 직접 변환 방식 수신기는 일반적으로 RF단의 Mixer에 이어서 저역통과 필터와 가변이득 증폭기, 그리고 A/D변환기로 구성되는데 저역통과 필터의 경우 기저대역의 주파수 특성을 결정해주는 매우 중요한 역할을 수행한다. 또한 한 개의 수신단으로서 여러 개의 주파수대역의 신호를 처리하는 다중채널 수신단의 경우 저역통과필터는 모든 주파수 채널을 만족시키어야 한다[3,4].

최근 무선 통신 시스템의 저전압화 및 저전력화 추세에 따라 1.8V 이하의 공급 전압으로 동작하는 필터 설계에 관한 연구가 많이 진행되고 있으며, 이러한 연구에 따르면 기존 필터 설계에 많이 활용되어 왔던 능동 RC 필터, Gm-C 필터에 비하여 저전압 동작에 유리한 전류모드 방식의 필터 설계가 활용되고 있다[5,6]. 전류모드 방식의 필터는 전원 공급단 사이의 소자 중첩을 감소시키고, 더 낮은 전압 신호 스윙을 위해 전류 피드백을 사용하여 높은 임피던스 출력 노드를 요구하지 않아 저전압 필터 설

*교신저자 : 방준호(jhbang@jbnu.ac.kr)
접수일 09년 10월 15일 수정일 09년 11월 09일 게재확정일 09년 12월 16일

계에 유리한 장점을 가지고 있다. 따라서 본 논문에서는 위와 같은 연구 경향에 따라 다중채널 기능을 수행할 수 있는 직접 변환 방식의 수신기용 IC로써 사용할 수 있도록 원하는 채널의 주파수 조정 특성을 갖고, 1.8V이하의 저전압에서 동작하는 연속시간 전류모드 기저대역 채널 선택 필터를 설계하였다. 연속시간 전류모드 기저대역 채널선택 필터의 기본 블록으로 사용하기 위하여 이득과 단위이득 주파수를 개선시킨 저전압 선형 캐스코드 전류모드 적분기를 제안하였다.

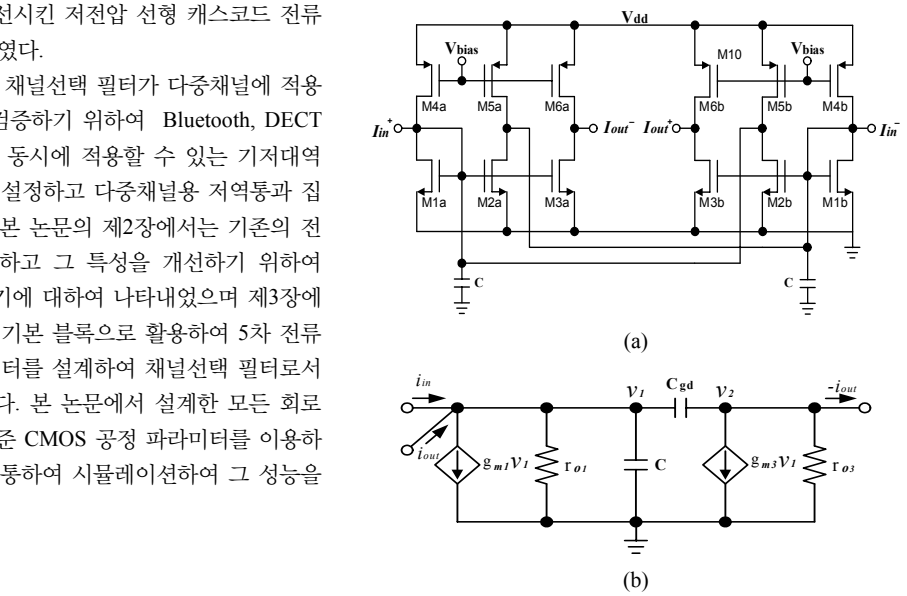
본 논문에서 설계된 채널선택 필터가 다중채널에 적용할 수 있는 가능성을 검증하기 위하여 Bluetooth, DECT 및 WCDMA 시스템에 동시에 적용할 수 있는 기저대역용 필터를 설계사양을 설정하고 다중채널용 저역통과 집적회로로 설계하였다. 본 논문의 제2장에서는 기존의 전류모드 적분기를 분석하고 그 특성을 개선하기 위하여 제안한 전류모드 적분기에 대하여 나타내었으며 제3장에서는 제안된 적분기를 기본 블록으로 활용하여 5차 전류모드 저역통과 능동 필터를 설계하여 채널선택 필터로서의 활용성을 검증하였다. 본 논문에서 설계한 모든 회로들은 Hynix 0.18um 표준 CMOS 공정 파라미터를 이용하여 Hspice 프로그램을 통하여 시뮬레이션하여 그 성능을 검증하였다.

2. 이득 및 주파수를 개선한 가변 전류모드 적분기 설계

IC구현을 위한 능동필터을 구성하는 핵심회로로써 설계된 전류모드 적분기의 구조를 살펴보면 NMOS 전류미러쌍을 직렬로 구성하여 피드백시킨 구조, 이득 및 출력 특성을 개선한 캐스코드 구조가 연구되었다[7,8]. 또한 이 전류모드 회로의 장점을 잘 활용하여 주파수 특성을 개선시키고, 저전력 소비 특성이 우수하며 잡음 등에 대한 영향을 최소화할 수 있도록 입·출력단을 완전 차동으로 변형한 완전 균형 구조의 전류미러형 전류모드 적분기가 연구되었다.[9-11]

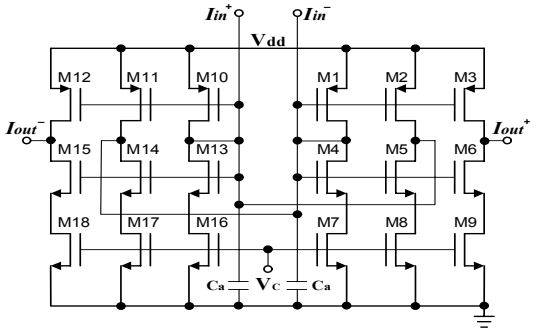
완전 균형 전류미러형 전류모드 적분기 회로와 소신호 등가회로를 그림 1에 보여주고 있다.

그림 1의 완전 균형 전류미러형 전류모드 적분기에 대한 특성을 개선하기 위한 방법중에서 단위이득 주파수(ω_0)를 확장할 수 있는 방법으로는 M1의 트랜스컨덕턴스(g_{m1}) 또는 출력 저항(r_{01}) 값을 증가시키거나 적분 커패시터(C) 값을 감소시키는 방법이 있다. 그러나 이러한 방법 중에서 적분 커패시터를 감소시키는 방법은 적분기의 적분 특성 변화를 초래할 수 있고, 추후 적분기를 사용하여 필터를 구성할 때 필터의 차단주파수에도 영향을 미칠 수 있기 때문에 적절하지 않다. 결국, 전류미러형 전류모드 적분기의 단위이득 주파수를 증가시키기 위해서는 트랜스컨덕턴스 또는 출력 저항 값을 증가시켜야 한다.

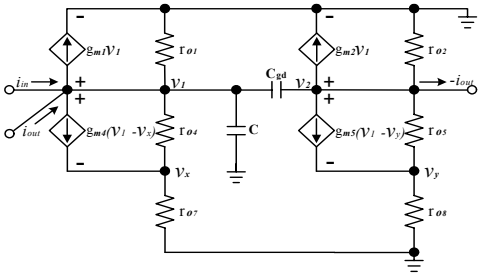


[그림 1] 완전 균형 전류미러형 전류모드 적분기
(a) 회로, (b) 소신호 등가회로

본 논문에서는 적분 커패시터 값은 고정하여 사용하고 트랜스컨덕턴스 값을 증가시킴으로써 전류 이득 및 단위이득 주파수 특성을 동시에 증가시킬 수 있도록 선형 캐스코드 구조를 갖는 전류모드 적분기를 제안하였다. 제안된 선형 캐스코드 전류모드 적분기의 회로와 소신호 등가회로 해석을 위한 절반회로 등가회로를 그림 3에 나타내었다. 제안된 선형 캐스코드 전류모드 적분기는 저전압 회로에 응용하기에 매우 유리한 특성을 가질 수 있다. 그림 3(a)에서 M1~M6, 그리고 M10~M15는 포화영역에서 동작하며 나머지 M7~M9와 M16~M18은 선형영역에서 동작하게 된다. 선형영역에서 동작하는 MOS들은 $v_{DS} < v_{GS} - V_{th}$의 관계식을 만족함으로써 매우 작은 값을 갖는 $\triangle v_{DS}$만을 필요로 한다.



(a)



(b)

[그림 3] 제안된 선형 캐스코드 전류모드 적분기
(a) 회로, (b) 소신호 등가회로

이러한 이유로 인하여 제안한 전류모드 적분기는 V_{dd}와 접지에 3개의 직렬 MOS가 연결되어 있으나 실제로는 두 개의 MOS가 포화영역에서 동작하므로 거의 2△의 전압만을 필요로 하므로저전압 구조에 매우 유리한 구조임을 알 수 있다. 제안된 선형 캐스코드 전류모드 적분기의 이득 및 주파수 특성을 해석하면 다음과 같다. 전류모드 적분기가 완전 대칭이고, 적분기를 구성하고 있는 모든 트랜지스터들이 전류미러를 구성하고 있으므로 키르히호프의 전류 법칙을 이용하면 다음과 같이 식(1)과 식(2)를 얻을 수 있다.

$$i_{in}+i_{out}=g_{m1}v_1+\frac{v_1}{r_{01}}+g_{m4}(v_1-v_x)+\frac{v_1-v_x}{r_{04}}+sCv_1+sC_{gd}(v_1-v_2) \quad (1)$$

$$i_{out}=g_{m2}v_1+\frac{v_2}{r_{02}}+g_{m5}(v_1-v_y)+\frac{v_2-v_y}{r_{05}}+sC_{gd}(v_2-v_1) \quad (2)$$

소신호 등가회로 해석에서 DC 신호가 인가되는 v_x, v_y를 접지로 가정하여 표현하면 다음과 같이 식(3)과 식(4)를 얻을 수 있다.

$$i_{in}+i_{out}=g_{m1}v_1+\frac{v_1}{r_{01}}+g_{m4}v_1+\frac{v_1}{r_{04}}+sCv_1+2sC_{gd}v_1 \quad (3)$$

$$i_{out}=g_{m2}v_1-\frac{v_1}{r_{02}}+g_{m5}v_1-\frac{v_1}{r_{05}}-2sC_{gd}v_1 \quad (4)$$

여기서, M1=M2, M4=M5라 하면, $g_{m1}=g_{m2}$, $g_{m4}=g_{m5}$이고, $r_{01}=r_{02}$, $r_{01}=r_{02}$라 할 수 있어 입·출력 전류 관계식을 다음 식(5)로 정리할 수 있다.

$$\frac{i_{out}}{i_{in}}=\frac{g_{m1}+g_{m4}-\frac{1}{r_{01}}-\frac{1}{r_{04}}-2sC_{gd}}{\frac{2}{r_{01}}+\frac{2}{r_{04}}+sC+4sC_{gd}} \quad (5)$$

식(5)로부터 다음 식(6)을 얻을 수 있다.

$$\frac{i_{out}}{i_{in}}=A\frac{(1-\frac{s}{z_1})}{(1-\frac{s}{p_1})} \quad (6)$$

또한 극점 p_1과 이득 A는 다음 식(7) 및 식(8)과 같이 구할 수 있다.

$$p_1=\frac{\frac{2}{r_{01}}+\frac{2}{r_{04}}}{C+4C_{gd}} \quad (7)$$

$$A=\frac{g_{m1}+g_{m4}-\frac{1}{r_{01}}-\frac{1}{r_{04}}}{\frac{2}{r_{01}}+\frac{2}{r_{04}}} \quad (8)$$

따라서 제안된 선형 캐스코드 전류모드 적분기의 단위이득 주파수는 식(9)와 같이 얻을 수 있다.

$$\omega_0=A\cdot p_1=\frac{g_{m1}+g_{m4}-\frac{1}{r_{01}}-\frac{1}{r_{04}}}{C+4C_{gd}} \quad (9)$$

이상과 같이 얻어진 제안된 선형 캐스코드 전류모드 적분기의 이득 및 단위이득 주파수 특성을 기존의 전류미러형 전류모드 적분기의 특성과 비교하여 표 1에 정리하였다. 표 1에 정리된 결과에서 알 수 있듯이 제안된 선형 캐스코드 전류모드 적분기의 전류 이득 및 단위이득 주파수 특성이 기존의 전류미러형 전류모드 적분기에 비하여 개선되었음을 알 수 있다.

[표 1] 제안된 선형 캐스코드 전류모드 적분기의 이득 및 주파수 특성

Type / Parameter	전류미러형 전류모드 적분기	제안된 선형 캐스코드 전류모드 적분기
p_1	$\frac{\frac{2}{r_{01}}}{C+4C_{gd}}$	$\frac{\frac{2}{r_{01}}+\frac{2}{r_{04}}}{C+4C_{gd}}$
A	$\frac{g_{m1}-\frac{1}{r_{01}}}{\frac{2}{r_{01}}}$	$\frac{g_{m1}+g_{m4}-\frac{1}{r_{01}}-\frac{1}{r_{04}}}{\frac{2}{r_{01}}+\frac{2}{r_{04}}}$
ω_0	$\frac{g_{m1}-\frac{1}{r_{01}}}{C+4C_{gd}}$	$\frac{g_{m1}+g_{m4}-\frac{1}{r_{01}}-\frac{1}{r_{04}}}{C+4C_{gd}}$

이와 같은 소신호 등가회로 해석의 결과를 바탕으로 기존의 전류미러형 전류모드 적분기와 제안한 선형 캐스코드 전류모드 적분기를 시뮬레이션하여 그 특성을 그림 4에 나타내었다. 기존 적분기와 제안된 적분기의 시뮬레이션은 파라미터와 트랜지스터 크기를 같게 설정하고 실시하였으며, 시뮬레이션 결과에서 기존의 전류미러형 전류모드 적분기 이득과 단위이득 주파수는 각각 43.7dB, 15.2MHz, 제안된 선형 캐스코드형 전류모드 적분기의 이득과 단위이득 주파수는 각각 47.8dB, 27.8MHz로 조사되었다.

3. 연속시간 전류모드 기저대역 채널 선택 필터 설계

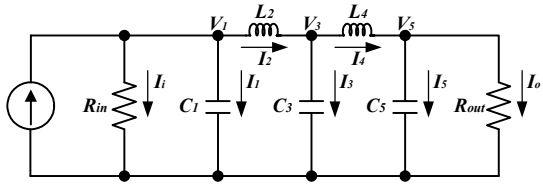
이 장에서는 2장에서 설계한 선형 캐스코드 전류모드 적분기를 활용하여 직접 변환 방식의 수신기중 Bluetooth, DECT, WCDMA의 기저대역 채널필터로 동시에 적용할 수 있는 연속시간 전류모드 기저대역 채널선택 필터를 설계한다.

일반적으로 능동 필터를 구현할 때 자이레이터(Gyrator) 방식, 바이쿼드(Biquad) 방식[12] 및 신호 흐름 선도(SFG, Signal Flow Graph) 방식[13,14] 등이 사용되는 데, 그 중에서도 본 논문에서는 회로의 루프 이득이 유지되는 한 필터의 전달함수가 크게 변하지 않도록 하는 장점을 가지는 SFG 방식을 이용하여 필터를 구현한다. SFG 설계 방식을 활용하여 필터를 설계할 때 필터의 블록 다이어그램이 작성되어지고, 최종적으로 수동 소자값에 의하여 결정되어지는 적분기 내부의 커패시터 값을 결정하면 능동 필터가 완성된다. 전류모드 저역통과 필터의 설계 사양을 표 2에 나타내었다.

[표 2] 전류모드 저역통과 필터 설계 명세 조건

파라미터	설계 명세 조건
필터 함수	체비셰프 함수
필터 차수	5차
수동 필터 형태	수동 제자형 복종단
통과 대역 리플(α_p)	1dB
저지 대역 감쇠(α_s)	33dB at $\alpha_s = 2\,\omega_C$ 66dB at $\alpha_s = 4\,\omega_C$
차단주파수(ω_c)	0.5MHz~2.5MHz
공급 전압	1.8V
소비 전력	< 5mW

설계 명세 조건에 의하여 설계된 5차 전류모드 저역통과 수동필터를 그림 4에 나타내었다. 그림 4의 전류모드 저역통과 수동필터의 정규화된 소자값과 각각의 통신 채널에 따른 필터 차단주파수에 의하여 해정규화된 소자값을 표 3에 나타내었다.



[그림 4] 5차 전류모드 저역통과 수동필터

그림 4의 5차 전류모드 저역통과 수동 필터를 전류모드 능동 필터로 변환하기 위한 신호 흐름 선도를 그림 5에 나타내었다.

[표 3] 5차 전류모드 저역통과 필터의 소자값

수동소자	정규화 소자값 (ω_c = 1 rad/sec)	채널별 해정규화 소자값		
		Bluetooth	DECT	WCDMA
R_{in}	1Ω	1kΩ	1kΩ	1kΩ
C_1	2.2072F	0.7026nF	0.4066nF	0.1405nF
L_2	1.1279H	0.3590mH	0.2078mH	0.0718mH
C_3	3.1025F	0.9876nF	0.5715nF	0.1975nF
L_4	1.1279H	0.3590mH	0.2078mH	0.0718mH
C_5	2.2072F	0.7026nF	0.4066nF	0.1405nF
R_{out}	1Ω	1kΩ	1kΩ	1kΩ

신호 흐름 선도에서 커패시터와 인덕터로 구성된 전류모드 저역통과 필터의 각 단자에 흐르는 전류들을 키르히호프의 전류 법칙을 이용하여 식(10)~(14)에 나타내었다.

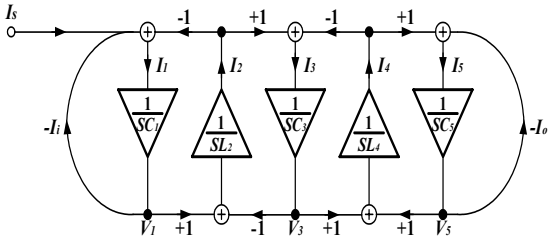
$$V_1 = \frac{1}{SC_1}(I_S - I_i - I_2) \quad (10)$$

$$I_2 = \frac{1}{SL_2}(V_1 - V_3) \quad (11)$$

$$V_3 = \frac{1}{SC_3}(I_2 - I_4) \quad (12)$$

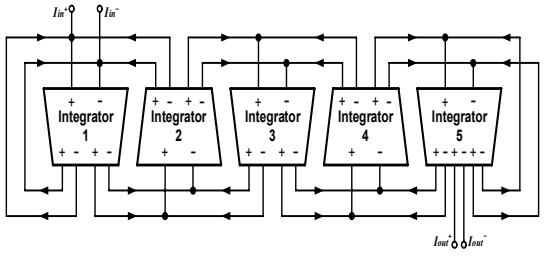
$$I_4 = \frac{1}{SL_4}(V_3 - V_5) \quad (13)$$

$$V_5 = \frac{1}{SC_5}(I_4 - I_0) \quad (14)$$



[그림 5] 신호 흐름 선도

그림 5의 신호 흐름 선도에서 각각의 적분항은 전류모드 적분기에 의하여 모의되어지고, 각 노드점에 있는 덧셈기는 전류모드 적분기의 입력단에서 합으로 모의된다. 이와 같은 방법으로 최종적으로 완성한 차동 입·출력 형태의 5차 전류모드 저역통과 필터의 블록 다이어그램을 그림 6에 나타내었다.



[그림 6] 5차 전류모드 저역통과 필터의 블록 다이어그램

그림 6과 같이 구성된 전류모드 저역통과 필터에서 i 번째 전류모드 적분기의 적분 커패시터(C_i)는 식(15)과 같이 구해진다.

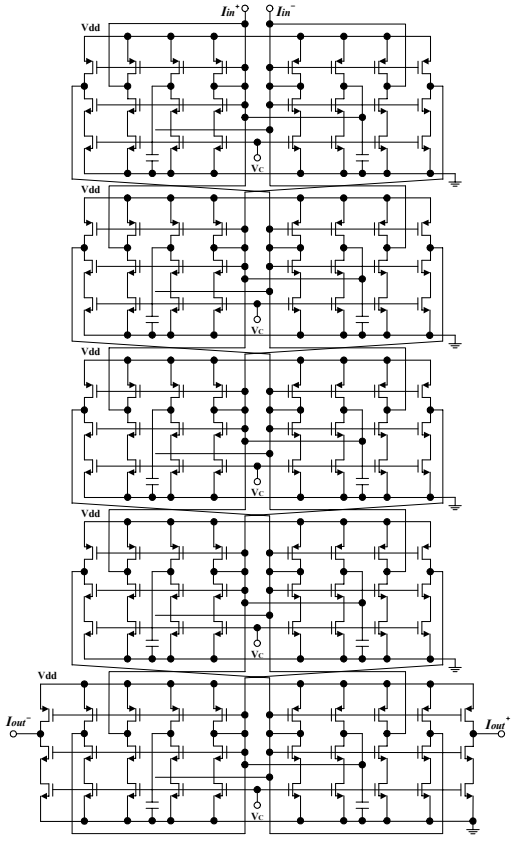
$$C_i = \frac{g_m \cdot X_i}{\omega_c} \quad (15)$$

식(15)를 통하여 얻어낸 적분 커패시터를 표 5에 정리하였다. 표 4의 적분 커패시터 값과 제안된 전류모드 적분기를 이용하여 최종적으로 설계된 5차 전류모드 채널선택 저역통과 능동 필터를 그림 7에 나타내었다.

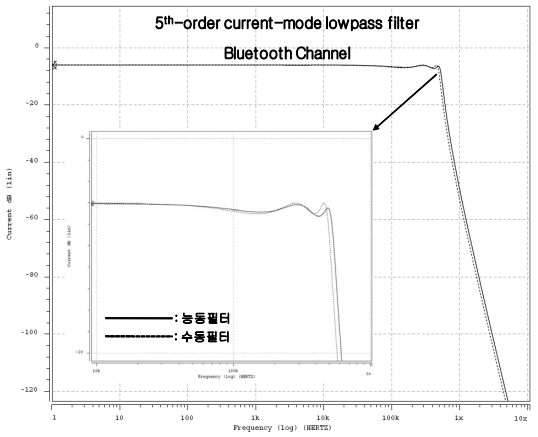
[표 4] 전류모드 적분기의 적분 커패시턴스

수동소자 (X_i)	트랜스컨덕턴스 (g_m)	차단주파수 (ω_c)	적분 커패시터 (C_i)
C_1(=2.2072 F)	21u	2.5MHz	C_1(=3pF)
L_2(=1.1279H)	21u	2.5MHz	C_2(=1.5pF)
C_3(=3.1025 F)	21u	2.5MHz	C_3(=4pF)
L_4(=1.1279H)	21u	2.5MHz	C_4(=1.5pF)
C_5(=2.2072 F)	21u	2.5MHz	C_5(=3pF)

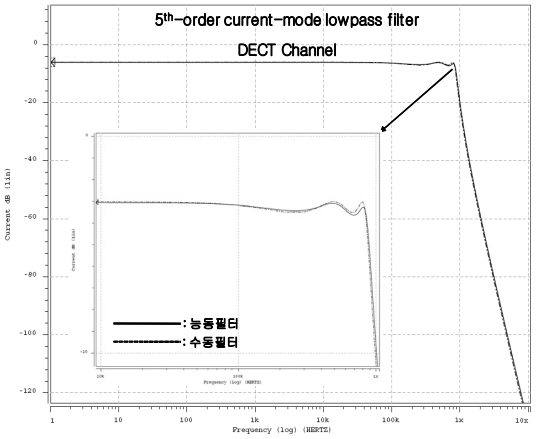
그림 7의 5차 전류모드 채널선택 저역통과 능동 필터는 전류 입· 출력 단자 외에 전압 제어 단자가 연결되어 있다. 연결된 제어 단자의 전압을 조절함으로써 각각의 통신 방식에 활용될 수 있는 채널선택 필터의 차단주파수를 선택할 수 있다. 각 통신 채널별로 수동 필터의 주파수 특성과 채널선택 저역통과 능동 필터의 주파수 특성을 비교하여 그림 8~그림 10에 나타내었다. 그리고 앞에서 설정하였던 설계 명세조건과 비교하여 표 5에 최종 정리하였다.



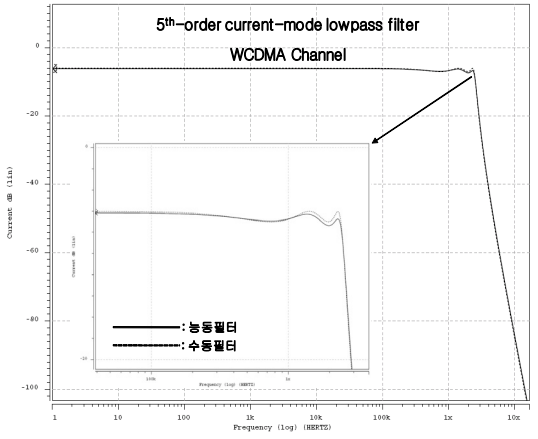
[그림 7] 설계된 5차 전류모드 채널선택 저역통과 능동 필터



[그림 8] Bluetooth 채널의 주파수 특성 비교



[그림 9] DECT 채널의 주파수 특성 비교



[그림 10] WCDMA 채널의 주파수 특성 비교

[표 5] 5차 전류모드 채널선택 저역통과 능동 필터 특성

구 분	설 계 사 양	채널별 시뮬레이션 결과		
		Blue-tooth	DECT	WCDMA
통과대역 리플	1dB	1dB	1dB	1dB
저지대역 감쇠	33dB at α_s=2ω_c 66dB at α_s=4ω_c	45dB 77dB	45dB 78dB	48dB 82dB
제어 전압	0.45~1.8V	0.45V	0.50V	0.65V
차단주파수	0.5~2.5MHz	0.51MHz	0.87MHz	2.50MHz
공급 전압	1.8V	1.8V	1.8V	1.8V
소비 전력	<5mW	0.03mW	0.06mW	0.43mW

결과적으로 설계사양과 시뮬레이션 결과를 비교하여 볼 때, 전류모드 채널선택 저역통과 능동 필터의 통신 채널별 차단주파수와 저지 대역의 감쇠 특성 모두 설계 명세 조건을 만족하였다.

4. 결론

본 논문에서는 직접 변환 방식의 다중 채널 수신단에 적용할 수 있도록 넓은 주파수 대역 및 연속적인 주파수 조정 특성을 갖는 기저대역 채널선택 필터를 설계하였다. 필터 블록을 구성하기 위하여 사용되는 전류모드 적분기는 저전압 구조에 적합하고 이득과 단위이득 주파수 특성을 개선할 수 있는 구조로 설계하였다.

설계된 전류모드 적분기를 이용하여 Bluetooth, DECT 및 WCDMA의 기저대역 단에 동시에 적용할 수 있는 다채널 저역통과 필터를 설계하였고 HSPICE를 시뮬레이션을 통하여 그 특성을 확인한 바, 제어 전압을 0.45V, 0.5V, 0.65V로 조정했을 때 필터의 차단주파수가 0.51MHz, 0.87MHz, 2.5MHz까지 가변되어질 수 있었으며, 각 소비전력은 0.03mW, 0.06mW, 0.43mW로써 3가지 통신 방식에 활용될 수 있음을 확인하였다.

- IDEC CAD TOOL을 이용하여 설계하였음 -

참 고 문 헌

[1] Hassan O. Elwan, Mohammed Iqbal Younus, Hussein A. Al-Zaher, and Mohammed Ismail, “A Buffer-Based Baseband Analog Front End for CMOS Bluetooth Receivers,” *IEEE Trans. on Circuits and Systems*, Vol.

49, No. 8, pp. 545-554, Aug. 2002.
[2] R. G. Jensen, K. T. Christensen, and E. Bruun, "Programmable Baseband Filter for Multistandard Mobile Phones," *Analog Integrated Circuit and Signal Processing,* Vol. 34, No. 1, pp. 49-57, Jan. 2003.
[3] S. K. Reynolds, B. A. Floyd, T. Beukema, T. Zwick, U. Pfeiffer and H. Ainspan, "A Direct-Conversion Receiver IC for WCDMA Mobile Systems," *IEEE J. Solid-State Circuits*, Vol. 38, No. 9, pp. 1555-1560, Sep. 2003.
[4] K. Y. Lee, S. W. Lee, Y. D. Koo, H. K. Huh, H. Y. Nam, J. W. Lee, J. B. Park, K. H. Lee, D. K. Jeong and W. C. Kim, "Full-CMOS 2-GHz WCDMA Direct Conversion Transmitter and Receiver," *IEEE J. Solid-State Circuits*, Vol. 38, No. 1, pp. 43-53, Jan. 2003.
[5] Z. Yang, T. Hinck, H. I. Cohen and A. E. Hubbard, "Current-Mode Integrator for Voltage-Controlled Low Frequency Continuous-Time Filters," *Electronics Letters*, Vol. 39, No. 12, pp. 883-884, Jun. 2003.
[6] Y. S. Hwang, J. H. Lai and M. C. Chang, "Realization of Transistor-Only High-Order Current-Mode Filters," *IEICE Trans. on Fundamentals,* Vol. E88-A, No. 2, pp. 538-540, Feb. 2005.
[7] S. S. Lee, R. H. Zele, D. J. Allstot and G. Liang, "A Continuous-Time Current-Mode Integrator," *IEEE Trans. on Circuits and Systems*, Vol. 38, No. 10, pp. 1236-1238, Oct. 1991.
[8] S. S. Lee, R. H. Zele, D. J. Allstot and G. Liang, "CMOS Continuous-Time Current-Mode Filters for High-Frequency Applications," *IEEE J. Solid-State Circuits,* Vol. 28, No. 3, pp. 323-329, Mar. 1993.
[9] R. H. Zele and D. J. Allstot, "Low-Power CMOS Continuous-Time Filters," *IEEE J. Solid-State Circuits*, Vol. 31, No. 2, pp. 157-168, Feb. 1996.
[10] 김병욱, 방준호, 조성익, 최석우, 김동용, "WCDMA 베이스밴드단전류모드 아날로그 필터 설계," 대한전기학회논문지, 57권, 3호, pp. 255-259, Sep. 2008.
[11] 김병욱, 방준호, 조성익, 최석우, 김동용, "전류모드 적분기를 이용한 듀얼 모드 기저대역 필터 설계," 대한전기학회논문지, 57권, 3호, pp. 260-264, Sep. 2008.
[12] C. M. Chang, B. M. Al-Hashimi and J. N Ross, "Unified active filter biquad structures," *IEE Proc. Circuits, Devices Syst.*, Vol. 151, No. 4, pp. 273-277. Aug. 2004.
[13] 정택원, 방준호, "자기바이어스 트랜스컨덕터를 이용한 RFID 리더용 CMOS 저전압 필터", 한국산학기술학회논문지, 10권, 7호, pp.1526- 1531, Jul. 2009
[14] K. Wing-Hung, "Signal Flow Graph Analysis of Feedback Amplifiers," *IEEE Trans. on Circuits and Systems*, Vol. 47, No. 6, pp. 926-933, Jun. 2000.

이 우 춘(Woo-Choun Lee) **[정회원]**

- 1977년 2월 : 단국대학교 전기공학과 졸업(공학사).
- 1986년 2월 : 명지대학교 대학원 전기공학과 졸업(공학석사).
- 1995년 2월 : 명지대학교 대학원 전기공학과 졸업(공학박사).
- 1992년 3월 ~ 현재 : 전북대학교 IT응용시스템공학과 교수

<관심분야>
전기기기, 전력변환

방 준 호(Jun-Ho Bang) **[정회원]**

- 1989년 2월 : 전북대학교 전기공학과 졸업(공학사).
- 1991년 2월 : 전북대학교 전기공학과 졸업(공학석사).
- 1996년 2월 : 전북대학교 전기공학과 졸업(공학박사).
- 1998년 3월 ~ 현재 : 전북대학교 IT응용시스템공학과 교수
- 2009년 3월 ~ 현재 : 전북대학교 IDEC WG 책임교수.

<관심분야>
아날로그 집적회로 설계, 통신용 필터 IC 설계