

## Simulink-based Modelling and Simulation for a Single-phase UPFC

강 문 호<sup>\*</sup>  
(Moon-Ho Kang)

**Abstract** - This paper presents a study on a small scale single-phase UPFC preliminary researches on power quality compensating schemes of electrical railway. As the UPFC is very complicated power-electronic system consisting of grid-connected transformers, four single phase inverters interconnected with dc-link capacitors and various electrical apparatuses, multiple controllers and control algorithms are needed, and entire UPFC has been modelled in the form of block diagrams and simulated by using Simulink. The main purpose of the compensating system is to manage reactive and active powers with the four single phase inverters, so, the control effort has been focused on the power flow control and has been realized through the hysteresis current control of the single phase inverters. And transport-delayed PLL with additional delay-time compensating term has been used to synchronize a grid voltage and the simulation results have shown that the compensating term could improve PLL performance under some frequency variation of the voltage.

**Key Words** : UPFC, Single phase inverter, Simulink, Power flow control, PLL

### 1. 서 론

기존의 3상 전력계통에 적용되고 있는 UPFC[1-4]를 전기 철도용 전력품질 보상에 적용하기 위해 한국철도기술연구원 에서 제안한 전기철도용 축소형 전력품질 보상설비[5]는 일 종의 복합형 UPFC 장치로서, 스코트 변압기를 통해 3상 전 압으로부터 서로 90° 위상차를 가지는 M상과 T상의 단상 전압을 발생시킨 후, M상과 T상의 송전선로에 각각 별도의 축소형 UPFC를 설치하고, dc-링크 캐패시터들을 통해 상호 간을 연결하여 M상과 T상간에 전력수수를 이루어 시스템 전체 차원에서 전력사용을 최적화할 수 있도록 설계되어 있 다. 각 상에 설치된 UPFC는 입력전압의 위상을 검출하기 위한 PLL부, 단상 병렬인버터, 직렬인버터, dc-링크 캐패시 터와 각종 전기장치 및 개폐기들로 구성되고, 캐패시터들을 통해 각 상의 인버터들이 상호 연결될 수 있도록 하여 필요 에 따라 다양한 제어모드를 구현할 수 있도록 되어 있다. 따라서 보상설비는 M상과 T상 각각 2조의 직병렬인버터에 대한 전류제어와 함께 많은 신호들을 실시간 처리해야하는 매우 복잡한 시스템으로서, 고성능이고 견실한 제어기법과 전체 제어시스템을 효율적으로 설계하고 분석할 수 있는 방 안이 요구된다.

M상과 T상 각각에서 직병렬 인버터는 UPFC 제어모드에 따라 제어방식이 달라지는데, 일반적으로 병렬인버터는 모션 의 무효전력과 dc-링크 캐패시터 충전전압 제어를 담당하

고, 직렬인버터는 모선에 연결된 부하에 필요한 유-무효 전 력을 공급하기 위해 제어되어 진다. 이를 위해서 본 연구에 서는 각 인버터에서 요구되는 유무효 전력량이 결정되면 이 들로부터 필요한 전류 기준 값들을 계산한 후, 전류제어기를 통해 필요한 전류가 발생되도록 각 인버터를 제어하는 방 식을 사용하였다. 기존에 UPFC에서 사용되어 온 전류제어 방 식으로는 계통의 모션전압에 동기된 직류 전압, 전류관계식 을 유도한 후 이로부터 비간섭 전류 제어기를 구성하여 전 류제어를 행하거나[4] 히스테리시스 전류제어기를 이용한 전 류제어 방식[6,7] 등이 있는데, 전자의 경우에는 선로의 파라 미터들에 대한 정확한 정보가 필요하고 제어기 구조가 복잡 해지므로, 본 논문에서는 선로의 파라미터들에 대한 정보가 필요 없고, 제어기 구조가 간단하여 복잡한 시스템에의 적용 이 쉬운 히스테리시스 전류제어방식을 사용하였고, 시뮬레이 션을 통해 M/T 각상에 배치된 인버터들이 독립적으로 제어 되어져 필요한 유·무효전력이 발생됨을 확인하였다. 한편, 본 논문에서는 동기 좌표계상에서 전류들을 표현하고 이들 로부터 전류 제어기를 구성하므로 일차적으로 M/T상 입력 전압의 위상을 알아야하는데, 3상 계통의 경우에는 3상 전압 을 2상 좌표계로 변환한 후 각 전압의 벡터각으로부터 위상 각을 쉽게 검출할 수 있지만 단상의 경우에는 이러한 방법 을 적용할 수 없으므로 위상검출이 어려워진다. 따라서 각 계통전압에 대한 PLL(Phase Locked Loop) 제어기를 구성 하여 위상을 알아내는데, 크게 계통전압이 영점을 지나는 시 점을 검출하여 위상을 알아내는 방식과, 계통전압을 주기의 일부분 동안 일정하게 시간 지연하여 이와 직교하는 별도의 가상 전압을 생성한 후, 계통전압과 가상전압에 대한 동기좌 표계 변환을 통하여 위상을 검출하는 방식이 있다.[8] 본 논 문에서는 후자의 방식들 중에서 구현이 쉽고 성능이 우수한

<sup>\*</sup> 교신저자, 정회원 : 선문대 공대 정보통신공학부 부교수  
공학박사

E-mail : mhkang@sunmoon.ac.kr

접수일자 : 2008년 11월 20일

최종완료 : 2009년 1월 17일

Transport Delay를 이용한 PLL 알고리즘[9,10]을 채택하여 PLL 제어를 구성하고 시간지연을 보상하는 항을 추가함으로써, 전원 주파수가 변동할 경우 지연시간이 일정한 종래의 방식에 비해 PLL 성능을 개선할 수 있음을 확인하였다. 전체 UPFC 시스템은 Simulink[11]와 SimPowerSystems[12] 툴박스를 이용하여 윈도우상에서 블록다이어그램 형태로 모델링되어 시스템의 설계와 변경 및 해석이 용이하도록 하였다. 한편, Simulink와 함께 RTW(Real-Time-Workshop)을 사용하면 시뮬레이션에서 사용된 Simulink 블록들로부터 별도의 프로그래밍 수작업이 없이 실험에 필요한 프로그램 C-코드들을 자동으로 생성할 수 있으므로 실험에 소요되는 프로그래밍 과정을 줄일 수 있는 장점이 있다.[13]

## 2. Simulink 시스템 모델

그림 1은 UPFC를 이용한 전기철도용 전력품질 보상설비의 간략화 된 구성을 보인다. 스코트변압기를 통해 3상 입력으로부터 M상과 T상이 출력되고 각 상마다 직렬인버터와 병렬인버터가 동일한 구조로 연결되며, 각각의 인버터는 dc-링크 캐패시터를 통해 연계되어 있다.[5]

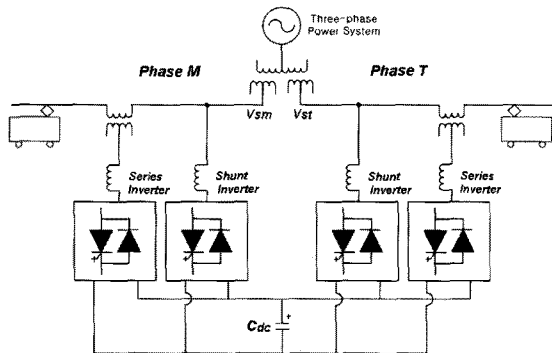


그림 1 전기철도 축소형 전력품질 보상설비 개념도  
Fig. 1 Small-scale power quality compensating equipment of electrical railway

그림 2는 그림 1의 축소형 보상설비에 대하여 Simulink의 SimPowerSystems[12]을 이용하여 작성된 시스템 블록을 보인다. M상과 T상의 전원전압이 서로 90°의 위상 차이를 가지는 점을 제외하면 M상과 T상이 동일한 구조와 파라미터들을 가지므로 각 상에 대한 제어기 설계는 동일하고, 기본 운용모드로서 M상의 병렬 인버터는 T상의 직렬 인버터와 연결되고, M상의 직렬 인버터는 T상의 병렬 인버터와 연결되어 각각의 인버터 쌍이 상호 독립적으로 운전되므로, 한 쌍의 병렬 인버터와 직렬 인버터가 dc-링크 캐패시터를 통해 상호 연계된 형태로 시스템을 간략화 시켜 모델링하였다. 시스템은 M, T 각 상(Phase M, Phase T)의 단상 전원 (Controlled Vsm, Vst), 각 전원 전압의 위상을 검출하기 위한 PLL 블록(PLLm, PLLt), 병렬인버터 블록(Parallel Inverter), 직렬인버터 블록(Series Inverter), 병렬인버터 제어 블록(STATCOMm), 직렬인버터 제어 블록(SSSct), 인버터 상호간에 전력교환을 위한 dc-링크 캐패시터(Cdc), 직렬

인버터 입력변압기(Trt) 및 인버터 입력 인덕터(Lm, Lt)와 선로 임피던스(Zm, Zt) 등으로 구성된다. 부하로는 열차 대신에 R-L부하(Loadt)를 사용하여 간략화 하였다.

## 3. 시스템 제어기

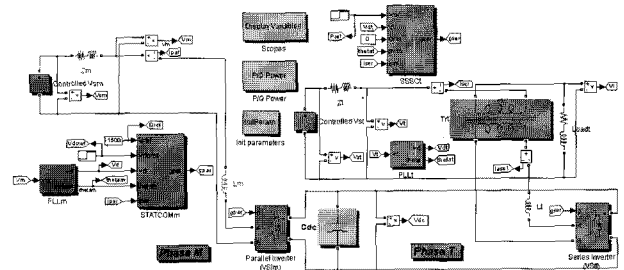


그림 2 축소형 전력품질 보상설비 Simulink 모델  
Fig. 2 Simulink model of a small-scale power quality compensating equipment

### 3.1 전원전압 위상 검출을 위한 PLL 제어기

#### 3.1.1 Transport Delay를 이용한 PLL

각 상의 병렬인버터에 인가되는 모션전압들(그림 2의 Vm, Vt)에 동기된 d-q 좌표계상에서 전류들을 표현하고 전류 제어를 구성하기 위해서는 모션전압의 위상(θ)을 알아야 하는데 이를 위해 각 상전압에 대한 PLL 제어기를 구성한다. 단상 계통전압의 위상을 검출하는 방식으로는 크게 계통전압이 영점을 지나는 시점을 검출하여 위상을 알아내는 아날로그 방식과 주어진 단상으로부터 이와 직교하는 별도의 가상 전압을 생성한 후, 동기좌표계 변환을 통하여 위상을 검출하는 디지털 방식이 있는데, 본 논문에서는 디지털 방식들 중에서 구현이 쉽고 성능이 우수한 Transport Delay를 이용한 PLL 알고리즘[10]을 채택하여 PLL제어기를 구성하였다.

그림 3은 Transport Delay를 이용한 PLL의 구성을 보인다. 입력전압,  $V_a$ ,을 1/4주기 동안 시간지연하여 가상의 전압,  $-V_b$ , 생성한다.  $V_b$ 와  $V_a$ 는 직교 정지 좌표계전압이 되고, PLL 알고리즘으로부터 계산되는 입력전압의 위상,  $\theta$ ,을 이용하여 동기좌표계 전압,  $V_d$ 와  $V_q$ , 로 변환된다. 이때 동기좌표계 q축 전압인  $V_q$ 를 '0'이 되도록 제어하면 동기좌표계 입력전압은  $V_d$ 와 일치하게 되고,  $\theta$ 는  $V_a$ 와  $V_b$ 사이의 위상차이가 됨을 알 수 있다. 그림 3에서  $K_p$ 와  $K_i$ 는  $V_q$ 를 '0'으로 제어하기 위한 PI제어기 이득을 나타내고,  $W_{ff}$ 는 제어기에서 사용되는 기준 주파수 값을 나타낸다. 그림 3에서 정지 좌표계 전압과 동기좌표계 전압사이의 관계를 보이면 식(1)과 같다.

$$V_d = V_a \sin \theta + V_b \cos \theta = V_a \sin \theta - (-V_b) \cos \theta \quad (1)$$

$$V_q = -V_a \cos \theta + V_b \sin \theta = -V_a \cos \theta - (-V_b) \sin \theta$$

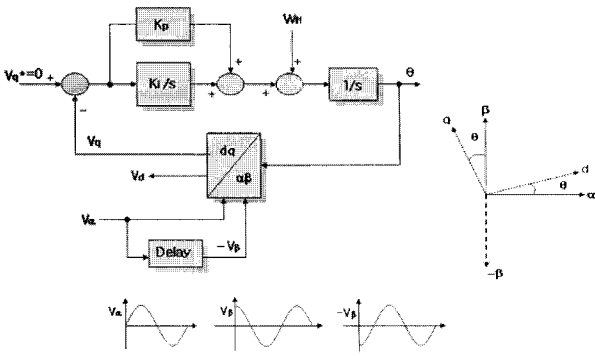


그림 3 Transport Delay를 이용한 PLL  
Fig. 3 Transport Delay-based PLL.

3.1.2 PLL Simulink 모델

그림 4는 그림 2의 Simulink 모델에서 PLLm 블록의 내부 모습을 보인 것으로, 그림 3의 알고리즘에 따라 계통의 입력전압,  $V_m$ 에 동기하여 전압 위상,  $\theta$ , 을 계산한 후 제어기로 전달한다. 시간지연 블록(Variable Transport Delay)에서 계통전압,  $V_m (V_a)$ 을 시간 지연시켜  $-V_p$ 를 생성하고,  $V_a$ 와  $-V_p$ 는 PLL 출력으로부터 생성된  $\sin\theta$ 와  $\cos\theta$ 와 함께  $\alpha\beta$ -dq블록으로 인가되어 식(1)과 같이  $V_d$ 와  $V_q$ 가 계산된 후  $V_q$ 는 지령값  $V_q^*(=0)$ 과 비교된다. 지령값과의 오차,  $V_q^* - V_q (= -V_q)$  는 PI 제어기(PI Controller)를 통과하고 제어기 출력은 적분기블록(Integrator)에서 적분된 후 최종적으로 계통전압의 위상인  $\theta$ (theta)와 함께  $\sin\theta$ 와  $\cos\theta$ 가 계산된다.  $\sin\theta$ 와  $\cos\theta$ 는 다시  $\alpha\beta$ -dq블록으로 인가되어 dq 좌표계 전압을 구하는데 사용된다. 전체 PLL의 연산주기( $T_s$ )는  $100[\mu s]$ 로 설정하였고, PI 제어기에서 비례제어와 적분제어 이득( $K_p, K_i$ )은 각각 50과 200으로 하였으며, 제어기 출력 리미터의 상하한 값은 각각  $120[Hz]$ 와  $-120[Hz]$ 로 하였다. 또한, 제어기에 포함되는 적분기의 초기 출력값을  $60[Hz]$ 로 함으로서 그림 3에서의 전향기준주파수,  $W_{ff}$ , 가  $60[Hz]$ 로 되도록 설정하였다.

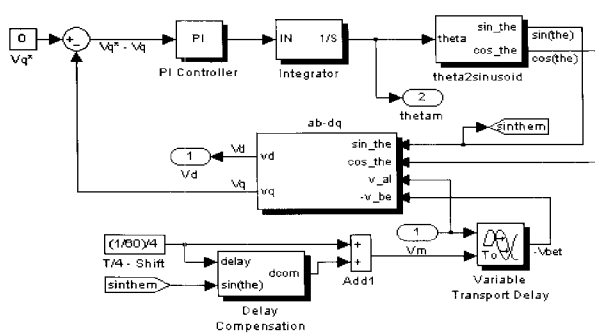


그림 4 Transport-Delay를 이용한 단상 PLL Simulink 블록.  
Fig. 4 Transport Delay-based PLL Simulink block.

한편, 계통전압의 주파수가 일정한 경우, 시간지연부에서 입력전압 주기의 1/4 만큼을 상수로 처리하여 일정하게 지연함으로써 간단히  $V_p$ 로부터  $-V_p$ 를 생성할 수 있지만, 계통상태가 불안정하여 주파수가 변동하는 경우에는 이에 따

라 지연하는 시간도 변동하여야 정밀한 PLL 특성을 얻을 수 있다. 따라서 본 연구에서는 입력전압의 기준 주파수를  $60[Hz]$ 로 설정하고, 이로부터 입력전압의 주파수 변동분에 해당하는 시간지연값을 실시간 계산하여 지연시간을 보상하는 방식을 사용하였다. 그림 5는 그림 4의 PLL 블록들 중에서 시간지연 보상(Delay Compensation) 블록의 내부 모습을 보인다. 전체적으로는 PLL 연산도중에서 생성되는  $\sin\theta$ 가 음의 값으로부터 '0'로 되는 시점 사이의 시간을 계산하여  $\sin\theta$ 의 주기와 1/4주기를 구하고,  $60[Hz]$  기준 주파수의 1/4 주기와와의 차이를 계산하여 지연보상시간을 구하는 방식으로,  $\sin\theta$ 가 '0'이 되는 부근에서 생기는 잡음의 영향을 제거하기 위하여 계산된 두 1/4 주기사이의 차이가  $2[ms]$  이내에 있는 경우만 지연보상시간을 갱신하여 보상을 행하였다.

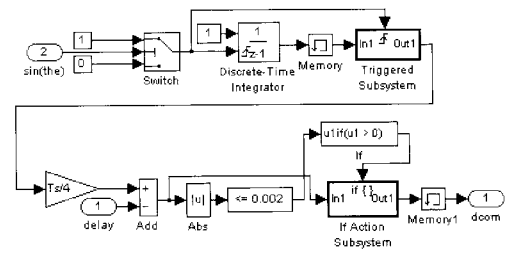


그림 5 지연보상시간 계산을 위한 Simulink 루틴  
Fig. 5 Simulink routine for calculation of delay compensation time.

3.2 인버터 전류제어기

3.2.1 제어기 구성

그림 2에서 M상의 병렬인버터는 모선의 무효전력 제어와 dc-링크 전압제어를 담당하고, T상의 직렬인버터는 모선의 유-무효 전력을 제어하여 부하에 공급한다. 이를 위해서 본 연구에서는 직병렬 인버터들에 대해 전류제어를 행하고, 전류제어 방식으로는 히스테리시스 전류제어기법을 사용한다. 먼저, 각 상에서 요구되는 전력량이 결정되면 이들로부터 전류 기준값들을 계산하여 인버터에서의 전류제어 목표치를 설정한 후, 전류제어를 위한 제어기의 나머지 부분들을 구성한다. 그림 6은 그림 2에서의 인버터 제어부 구조를 나타낸 것이다.

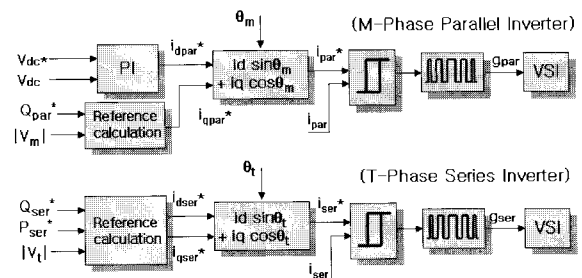


그림 6 직병렬 인버터 전류 제어기 블록 다이어그램  
Fig. 6 Block diagram of current controller for parallel and series inverters.

회전 d-q축을 그림 7에서와 같이 M상 병렬인버터의 모선전압,  $V_m$ , 에 동기시킨 경우 병렬 인버터에 의해 모선에서 발생하는 순시 무효전력량,  $Q_{par}$ , 을 d-q좌표계상에서 나타내면

$$Q_{par} = \frac{1}{2} |V_m| i_{qpar} \quad (2)$$

이므로, 요구되는 무효전력량 기준값,  $Q_{par}^*$  이 주어지면 식 (2)로부터 병렬 인버터의 q축 기준전류 성분,  $i_{qpar}^*$ , 을 다음과 같이 결정한다.

$$i_{qpar}^* = 2 \frac{Q_{par}^*}{|V_m|} \quad (3)$$

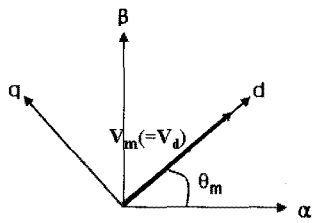


그림 7  $V_m$  에 동기된 d-q 회전 좌표계  
Fig. 7 d-q rotating axis synchronized with  $V_m$

한편, T상의 직렬 인버터는 선로의 유효전력과 무효전력을 제어하기 위하여 선로와 직렬로 전압을 주입한다. 이 경우, 인가된 전압과 선로에 흐르는 전류에 의해 직렬 인버터와 선로 사이에 유효전력의 수수가 발생되고 이로 인해 dc-링크 전압이 변동하게 된다. dc-링크 전압의 변동은 직·병렬 인버터의 출력전압에 직접영향을 주므로 이를 일정하게 유지시켜야 한다. 이를 위해 별도의 dc-링크 전압 제어를 설치하여, 직렬 인버터와 선로사이에 수수되는 유효전력만큼을 M상의 병렬 인버터로부터 가져오도록 하고 dc-링크 캐패시터에서 손실되는 유효전력분을 보상한다. 이때, M상 병렬 인버터로부터 가져오는 순시 유효전력량,  $P_{par}$ , 을 나타내면 식(4)와 같다. 유효전력은 d-q 전류 성분들 중에서  $i_{dpar}$  에 의해서 결정되므로, dc-링크 전압 기준값과 실제 dc-링크 전압과의 차이를 이용하여 PI 제어를 구성하고 이로부터의 출력을 M상 병렬 인버터의 d축 기준전류 성분,  $i_{dpar}^*$ , 으로 설정한다.

$$P_{par} = \frac{1}{2} |V_m| i_{dpar} \quad (4)$$

T상 직렬 인버터 전류제어를 위한 전류 기준값은 선로에 흐르는 유효전력과 무효전력 요구량으로부터 결정한다. 직렬 인버터와 모선사이에 수수되는 무효전력과 유효전력을 각각  $Q_{ser}$  와  $P_{ser}$  라고 하면, d-q축을 모선 전압,  $V_t$ , 에 동기시킨 경우,

$$Q_{ser} = \frac{1}{2} |V_t| i_{qser}, \quad P_{ser} = \frac{1}{2} |V_t| i_{dser} \quad (5)$$

가 되고, 이로부터 요구되는 무효전력량과 유효전력량,  $Q_{ser}^*$ ,  $P_{ser}^*$  가 주어지면 직렬 인버터의 q축과 d축의 기준전류 성분들은 다음과 같이 구해진다.

$$i_{qser}^* = 2 \frac{Q_{ser}^*}{|V_t|}, \quad i_{dser}^* = 2 \frac{P_{ser}^*}{|V_t|} \quad (6)$$

상기한 바와 같이 동기 d-q축 좌표계에서 표현된 직류전류 기준값들이 정해지면, 이들을 식(7)과 (8)과 같이 PLL로부터 계산된 M상과 T상 전원의 위상각,  $\theta_m$ 과  $\theta_t$ 을 이용하여 정지좌표계상으로 변환하여 병렬인버터와 직렬인버터의 히스테리시스 전류제어를 위한 단상교류 전류 기준값,  $i_{par}^*$ ,  $i_{ser}^*$ , 들을 구한다.

$$i_{par}^* = i_{dpar}^* \sin \theta_m + i_{qpar}^* \cos \theta_m \quad (7)$$

$$i_{ser}^* = i_{dser}^* \sin \theta_t + i_{qser}^* \cos \theta_t \quad (8)$$

식(7), (8)에서 얻어지는 상전류 기준값들은 실제 인버터에 흐르는 상전류들과 함께 히스테리시스 제어기로 인가되고 이로부터 인버터들을 구동하기 위한 PWM 펄스들이 생성된다. 한편, 식(2) ~ 식(6)에서 필요한 계통전압의 크기는 그림 4의 PLL로부터 생성되는 d축 전압성분,  $V_d$ 로부터 구해진다.

### 3.2.2 제어기 Simulink 모델

앞 절에서 설명된 인버터 제어기들은 병렬인버터의 경우에는 그림 2의 STATCOMm 블록에서 구현되고, 직렬인버터의 경우에는 SSSCt 블록에서 구현 된다. 그림 8은 STATCOMm 블록내에 포함되어 기준전류들을 계산하고 이 들로부터 최종적으로 병렬 인버터를 구동하기 위한 펄스,  $g_{par}$ , 를 생성시키기 위해 사용된 simulink 블록 모델을 보인다. 식(3)과 dc-링크 전압을 제어하기 위한 PI 제어기블록 (PI Controller)으로부터 d-q축 기준전류( $i_{dref}$ ,  $i_{qref}$ )를 구하고, 식(7)을 이용하여 d-q축 기준전류로부터 교류 상기준 전류( $i_{parref}$ )를 구한 후, 히스테리시스 비교기와 펄스 발생부를 거쳐 단상 인버터를 구동하기 위한 4개의 펄스열( $g_{par}$ )을 발생시키는 과정을 보인다.[14] 한편, 직렬인버터 제어의 경우, 기준전류는 식(6)을 통해 구해지므로 병렬인버터의 경우와 유사하고, 인버터 펄스를 생성하는 과정은 병렬인버터의 경우와 동일하므로 설명을 생략한다.

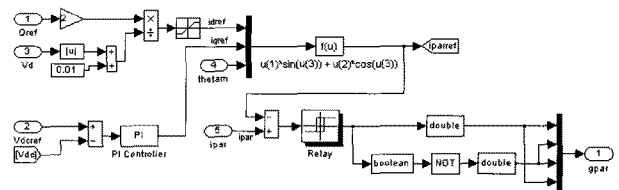


그림 8 병렬인버터 기준전류 계산 및 히스테리시스 전류제어를 위한 simulink 모델.

Fig. 8 Simulink models for current references calculation and hysteresis current control of parallel inverter.

4. 제어시스템 시뮬레이션

제어시스템의 성능을 분석하기 위하여 그림 2의 Simulink 모델에 대해서 시뮬레이션을 행하고 PLL, 인버터 히스테리시스 전류제어 및 유효 전력제어 결과들을 고찰하였다. 그림 2에서 PLLm 블록과 PLLt 블록은 각각 M상과 T상의 전원전압 위상을 검출하기 위한 PLL 블록이고, STATCOMm 블록과 SSSCt 블록은 각각 병렬인버터제어와 직렬인버터제어를 담당하는 블록이며, P/Q Power 블록에서는 무효전력과 유효전력을 계산한다. 각 부분에 대한 전류, 전압 및 전력들을 Simulink의 Scope 상에 출력하여 결과를 도출하였다. 표 1은 시뮬레이션에 사용된 시스템 파라미터와 제어기 파라미터 및 이들에 대한 설정값을 보인다. 표 2는 시뮬레이션의 조건과 제어 기준값들을 보인다. M상에서 병렬 인버터는 선로의 무효전력과 dc-링크 전압을 제어하고, 이와 연결된 T상의 직렬 인버터는 선로의 유효전력을 제어하여 부하에 공급한다. 이때, 0.7초에 T상에서 발생하는 유효전력을 변동시키고, 1초에서는 dc-링크 전압을 변동하여 제어기의 동특성을 확인하였다. 1.5초에서는 전원의 주파수를 변동시켜 PLL에서의 지연시간보상 특성을 고찰하였다.

표 1 시뮬레이션 파라미터 설정값

Table 1 Parameters of simulation

시스템 파라미터	
Trt(T-상 변압기)	1K[VA], 60[Hz], 1 $\phi$ 220[V]/220[V] R1=0.1[ $\Omega$ ], L1=5[mH] R2=0.1[ $\Omega$ ], L2=5[mH]
Vsm(M-상 전원전압)	220 $\angle$ 0° [V], 60[Hz]
Vst(T-상 전원전압)	220 $\angle$ 90° [V], 60[Hz]
Loadt(T-상 부하)	R-L(1000[Watt], 1000[VAR])
Zm, Zt (M/T-상 선로 임피던스)	0.1[ $\Omega$ ], 1[mH]
Lm, Lt (M/T-상 인버터 입력 인덕터)	20[mH]
Cdc(dc-링크 캐패시터)	4700[ $\mu$ F]
제어기 파라미터	
Kp, Ki(PLL PI 제어기)	50, 200
Kp, Ki(dc-링크 PI 제어기)	1, 10
Ts(제어기 연산주기)	100[ $\mu$ s]

표 2 시뮬레이션 조건 및 제어 기준값

Table 2 Simulation conditions and control references

M상 병렬인버터	dc-링크전압제어, 모선의 무효전력제어
T상 직렬 인버터	모선 유효전력을 제어하여 부하에 공급
$Q_{par}^*$ (M상 모선 무효전력)	1500[VAR]
$Q_{ser}^*$ (T상 모선 무효전력)	0[VAR]
$P_{ser}^*$ (T상 모선 유효전력)	0.7[sec]에 500[Watt] $\rightarrow$ 1000[Watt] 로 변동
$V_{dc}^*$ (dc-링크 전압)	1.0[sec]에 310[V] $\rightarrow$ 400[V]로 변동 ( $V_{dc}$ 초기값 250[V])
전원주파수	1.5[sec]에 60[Hz] $\rightarrow$ 55[Hz]로 변동

4.1 PLL 제어

본 논문에서는 M/T상 병렬인버터에 인가되는 모선전압

들의 위상을 알아내기 위하여 시간지연 보상 항을 가지는 Transport-Delay PLL 제어기를 사용한다. 그림 9와 10은 각각 그림 4의 PLL 제어기에서 시간지연 보상항을 포함시키지 않은 경우와 보상항을 포함시킨 경우에 대한 PLL특성을 비교한 것이다. 1.5[sec]에 M상의 전원주파수를 60[Hz]에서 55[Hz]로 변동시키고 M상 전원, M상에 대한 동기신호인  $\sin(\theta_m)$  및  $\sin(\theta_m)$ 에 대한 FFT 결과를 보였다. 전체적으로는 모선전압의 주파수가 변동하더라도 지연보상항의 첨가와 관계없이 모선전압에 동기된 신호가 발생됨을 알 수 있지만, 지연 보상항을 첨가하지 않은 경우 동기신호가 약간 왜곡되는 모습을 볼 수 있다. 그림 9는 모선전압의 주파수가 60[Hz]라고 가정하여 주기의 1/4에 해당하는 시간동안 일정하게 지연시킨 경우로, 1.5[sec]이후 주파수가 변동하면 동기신호에 대한 FFT 결과에서 전체 고조파 왜곡성분이 약 1% 정도 증가되는 모습을 보인다. 반면에 그림 10에서 보이는 바와 같이, 동기신호인  $\sin(\theta_m)$ 로부터 계산되는 지연 보상항을 포함한 경우에는 전원 주파수가 변동하더라도 동기신호에 대한 전체 고조파 왜곡성분의 차이가 0.1% 이내로 유지되는 모습을 보인다. 그림 11은 입력전압의 주파수를 변동시키기 위해 사용된 제어 전원블록(Controlled Vsm)의 내부 모습을 보인다.

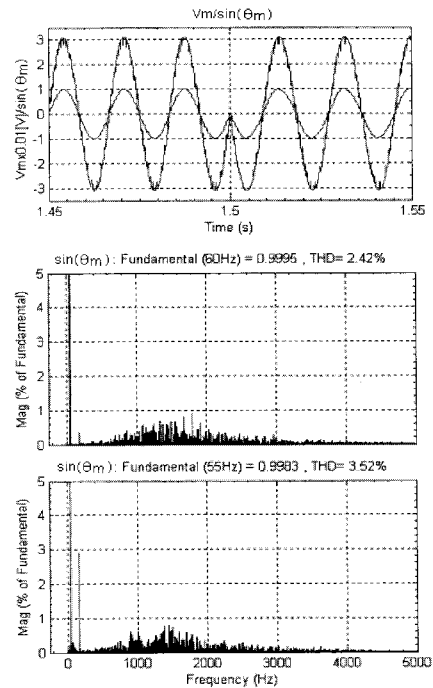


그림 9 M상 전압 주파수 변동(60[Hz]  $\rightarrow$  55[Hz]) 시 PLL 특성. (지연시간보상을 하지 않은 경우) 위로부터, (상)M상 전압과 동기신호( $V_m/\sin\theta_m$ ) (중)60[Hz]시 FFT결과 (하)55[Hz]로 변동시 FFT결과

Fig. 9 PLL characteristics under frequency variation(60[Hz]  $\rightarrow$  55[Hz]) of M-phase voltage. (without delay-time compensation) From the top, (top)M-phase voltage and phase-locked sin wave( $V_m/\sin\theta_m$ ) (mid)FFT result of 60[Hz] (bot)FFT result of frequency-jump to 55[Hz]

### 4.2 dc-링크 전압제어 및 전력제어

그림 12는 dc-링크 제어와 전력제어 특성을 보인다. dc-링크의 초기 충전전압을 250V하여 1초까지는 dc-링크 기준 전압을 310[V]로 설정하고, 1초 이후부터는 400[V]로 증가시킨 경우 dc-링크 제어 결과를 보였다. 그림 12에서 두 번째와 세 번째 그래프는 각각 M상과 T상 선로에서 발생하는 유-무효전력과 전력 기준값들을 보인다. M상에서는 무효전력 기준값을 1500[VAR]로 일정하게 설정하였고, T상에서는 무효전력의 기준값은 0[VAR]로 일정하게 하고 유효전력의 기준값은 초기 500[Watt]로부터 0.7초 이후에 1000[Watt]로 변동하여 전력제어 특성을 확인하였다. dc-링크 전압이 상승하는 동안 M상의 유효전력(Ppar)도 상승하는 반면에 무효전력(Qpar)은 기준치를 유지함에 따라, M상의 유효전력만이 dc-링크 전압의 상승에 기여하고 있음을 알 수 있다. T상의 경우에도 유효전력(Pser)과 무효전력(Qser)이 기준값들을 잘 따르고 있음을 알 수 있고, 0.7초에서 T상의 유효전력이 급격하게 변동하는 동안 M상에서의 유-무효 전력과 dc-링크 전압이 일정하게 유지되어 M-T상간에 전력제어가 독립적으로 수행되고 있음을 알 수 있다. 한편, 1.5초에서는 M/T상의 전력이 순간적으로 크게 변동하는 모습을 보이는데, 이는 M/T상 입력전압의 주파수와 위상이 그림 10에서와 같이 순간적으로 변동되었기 때문이다.

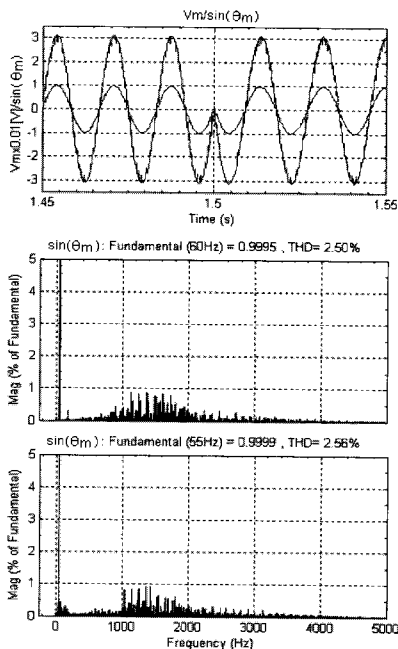


그림 10 M상 전압 주파수 변동(60[Hz] → 55[Hz]) 시 PLL 특성. (지연시간보상을 행한 경우) 위로부터, (상)M상 전압과 동기신호( $V_m/\sin\theta_m$ ) (중)60[Hz]시 FFT결과 (하)55[Hz]로 변동시 FFT결과

Fig. 10 PLL characteristics under frequency variation(60[Hz] → 55[Hz]) of M-phase voltage. (with delay-time compensation) From the top, (top)M-phase voltage and phase-locked sin wave( $V_m/\sin\theta_m$ ) (mid)FFT result of 60[Hz] (bot)FFT result of frequency-jump to 55[Hz]

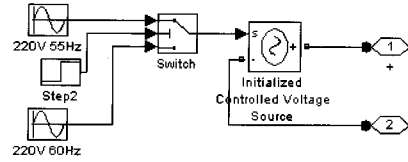


그림 11 제어 전압원 Simulink 블록

Fig. 11 Controlled voltage source Simulink block

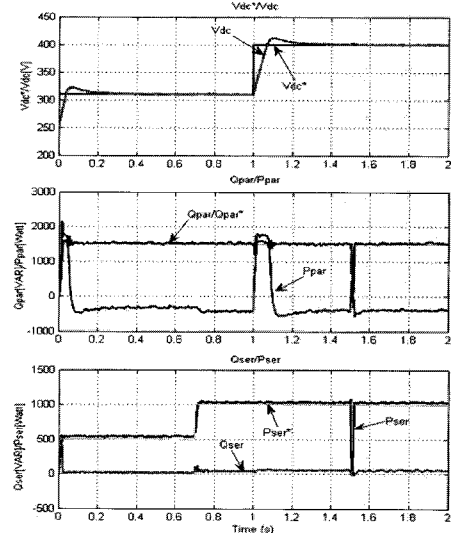


그림 12 dc-링크 전압제어 및 전력제어 특성. 위로부터 (상)dc-링크 전압( $V_{dc}$ ) (중)M상 모선 유효전력( $P_{par}$ )과 무효전력( $Q_{par}$ ) (하)T상 모선 유효전력( $P_{ser}$ )과 무효전력( $Q_{ser}$ )

Fig. 12 Control characteristics of dc-link voltage and powers. From the top, (top)dc-link voltage (mid)active power( $P_{par}$ ) and reactive power( $Q_{par}$ ) of M-phase line (bot)active power( $P_{ser}$ ) and reactive power( $Q_{ser}$ ) of T-phase line

### 4.3 전류제어

그림 13과 14는 각각 M상과 T상에서의 입력전압과 입력 전류 및 입력전류의 기준값들을 보인다. 그림 13과 14에서 첫 번째 그래프들은 0.7초에서 T상의 유효전력 기준값을 증가시킨 경우 M/T상 입력전압( $V_m$ ,  $V_t$ )과 입력전류( $i_{par}$ ,  $i_{ser}$ )들을 보이는 것으로, 기준값 상승에 따라 T상의 전류( $i_{ser}$ )는 증가하지만 M상의 전류( $i_{par}$ )는 일정하게 유지됨을 알 수 있다. 한편, M상의 경우에는 그림 12의 두 번째 그래프에서 보이는 것과 같이 dc-링크 캐패시터에 제공되는 유효전력을 제외하면 모선전력의 대부분이 무효전력이므로, 입력전압( $V_m$ )이 전류( $i_{par}$ )사이에 약 90°의 위상차이가 발생되는 모습을 보이고, T상의 경우에는 모선에 유효전력만을 공급하므로 입력전압( $V_t$ )과 전류( $i_{ser}$ )가 동상을 유지하는 모습을 보인다. 그림 13과 14에서 두 번째 그래프들은 1초에서 dc-링크 전압 기준값을 증가시킨 경우로서, dc-링크 전압 상승에 따라 M상의 전류( $i_{par}$ )는 증가하지만 T상의 전류( $i_{ser}$ )는 일정하게 유지됨을 알 수 있다. 그림 13과 14에서

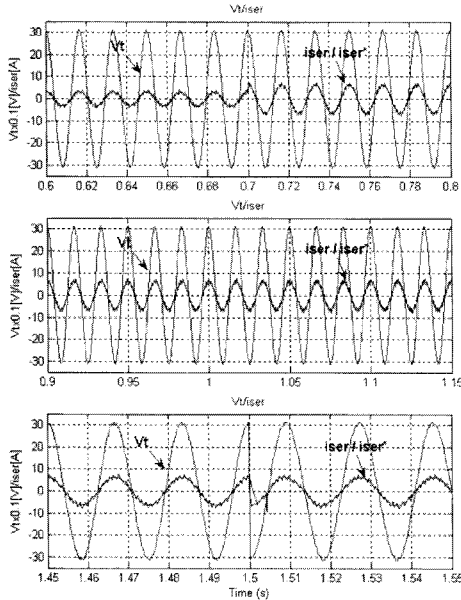


그림 13 M상 전압과 전류(Vm, ipar) 특성. 위로부터, (상)T상 유효전력 변동시(0.7[sec]) (중)dc-링크전압 변동시(1[sec]) (하)모선전압 주파수 변동시(1.5[sec])

Fig. 13 Characteristics of M-phase voltage and line current.(Vm, ipar) From the top, (top)under T-phase active power variation(0.7[sec]) (mid)under dc-link voltage variation(1[sec]) (bot)under phase voltage frequency variation(1.5[sec])

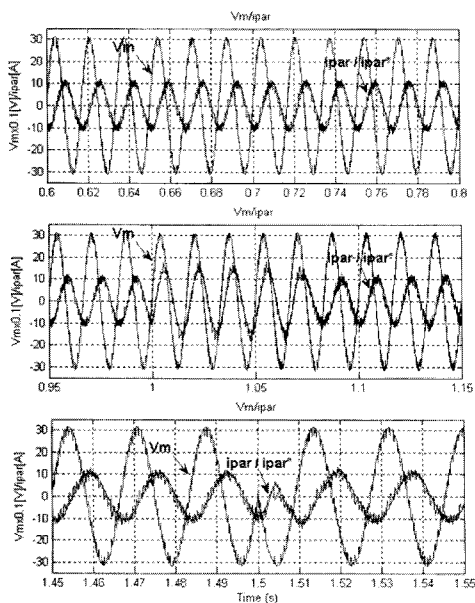


그림 14 T상 전압과 전류(Vt, iser) 특성. 위로부터, (상)T상 유효전력 변동시(0.7[sec]) (중)dc-링크전압 변동시(1[sec]) (하)모선전압 주파수 변동시(1.5[sec])

Fig. 14 Characteristics of T-phase voltage and line current.(Vt, iser) From the top, (top)under T-phase active power variation(0.7[sec]) (mid)under dc-link voltage variation(1[sec]) (bot)under phase voltage frequency variation(1.5[sec])

세 번째 그래프들은 M/T상 입력전압의 주파수와 위상을 그림 10에서와 같이 15초에서 순간적으로 변동시킨 경우로, 전류 제어기의 견실성을 확인 할 수 있다.

### 5. 결 론

본 연구에서는 전기철도에서의 전력품질 보상방안에 대한 사전연구를 목적으로 설계된 축소형 단상 UPFC에 대하여 제어 시스템을 모델링하고 시뮬레이션을 행하였다. 축소형 UPFC는 M상과 T상의 단상 전원, dc-링크 캐패시터로 연결되는 4개의 단상 인버터, 변압기와 각종 전기장치 및 여러 제어기들을 포함하는 복잡한 시스템으로서, M상의 병렬 인버터와 T상의 직렬 인버터 한 쌍이 dc-링크 캐패시터에 의해 연결된 형태로 간략화 한 후 Simulink와 SimPowerSystems 툴박스를 이용하여 윈도우상에서 블록 다이어그램 형태로 모델링하여 시스템의 설계와 변경 및 해석이 용이하도록 하였다. UPFC의 주된 기능은 4개의 단상 인버터를 이용하여 M상과 T상에 필요한 전력을 발생시키는 것으로서, 인버터의 전류제어를 통해 실현하고 전류제어기법으로는 히스테리시스 제어기법을 사용하여 견실한 제어성능을 얻을 수 있었다. UPFC에서 계통전압 위상을 검출하기 위해 Transport Delay를 이용한 PLL 알고리즘을 채택하여 PLL 제어기를 구성하고 시간지연을 보상하는 항을 추가함으로써, 전압의 주파수가 변동할 경우 PLL 성능을 개선할 수 있음을 확인 하였다.

### 참 고 문 헌

- [1] L. Gyugyi, et al., "The Unified Power Flow Controller:A New Approach to Power Transmission Control", IEEE Trans. on Power Delivery, Vol.10, No.2, pp.1085-1097, Apr. 1995.
- [2] C. D. Schauder, et al., "Operation of the Unified Power Flow Controller(UPFC) Under Practical Constraints", IEEE Trans. on Power Delivery, Vol.13, No.2, pp.630-639, Apr. 1997.
- [3] Kalyan K. Sen and Eric J. Stacey, "UPFC-Unified Power Flow Controller:Theory, Modeling, and Application", IEEE Trans. on Power Delivery, Vol.13, No.4, pp.1453-1460, Oct. 1998.
- [4] 송의호 외, "EMTDC를 이용한 UPFC Simulation", 전력전자학회 논문지, 6권, 3호, pp.291-295, 2001.
- [5] 박현준 외, Smart-Rail 기술개발(전기/궤도토목), 차세대 철도원천 기술개발 보고서, 한국철도기술연구원, 2003.
- [6] K. L. Mok, et al., "EMTP simulation of a STATCOM using Hysteresis Control", APSCOM 2000, HK, pp. 522-526, Oct. 2000.
- [7] D. Sutanto, et al., "Hysteresis Control over UPFC", APSCOM 2000, HK, Oct. 2000, 376-379
- [8] G. Hsieh, and J.C. Hung, "Phase-lock ed loop techniques - a survey", IEEE Trans. on Industrial Electronics, vol. 43, no. 6, pp. 609-615, 1996.

- [9] S.M. Silva, et. al., "Performance Evaluation of PLL Algorithms for Single-phase Grid-connected Systems", Proc.of IAS'04, vol. 4, pp. 2259 - 2263. 2004.
- [10] M. Ciobotaru, et al., "Improved PLL Structures for Single-phase Grid Inverters", Proceedings of PELINCEC 2005, 16-19 Oct. 2005.
- [11] MathWorks, Simulink - Simulation and Model-Based Design.
- [12] MathWorks, SimPowerSystems for Use with Simulink-User's Guide Version 4
- [13] M.H. Kang and Y.C. Park, "A real-time control platform for rapid prototyping of induction motor vector control", Electrical Engineering, vol.88, no.6, pp. 473-483, Aug. 2006.
- [14] Clarissa Gatlan and Leonard Gatlan, "AC to DC PWM Voltage Source Converter under Hysteresis Current Control", ISIE'97, Portugal, 469-473, 1997.

---

## 저 자 소 개



### 강 문 호 (康 文 浩)

1964년 7월 13일생. 1988년 고려대 전기 공학과 졸업. 1995년 동 대학원 전기공학과 대학원 졸업(공학). 1997년~현재 선문대 정보통신공학부 부교수

Tel : 041-530-2339

Fax : 041-530-2981

E-mail : mhkang@sunmoon.ac.kr