

# NURB 곡선을 이용한 가스절연 원통형 관로 내에서의 전계 최적화

논 문
58-3-18

## Electric Field Optimization using the NURB curve in a Gas-Insulated Switchgear

한인수\* · 김응식\* · 민석원\*\* · 이준호\*\*\* · 박종근§ · 이태형§§ · 박춘수§§§  
(In-Su Han · Eung-Sik Kim · Suk-Won Min · June-Ho Lee · Jong-Keun Park ·  
Tae-Hyung Lee · Choon soo Park)

**Abstract** - This paper attempts to develop an algorithm which optimizes the electric field through the so-called NURB(Non-Uniform Rational B-spline) curve in order to improve the insulation capacity. In particular, the NURB curve is a kind of interpolation curve that can be expressed by a few variables. The electric field of a conductor is computed by Charge Simulation Method(CSM) while that of a spacer by Surface Charge Method(SCM); this mixed calculation method is adopted for the electric field optimization. For calculation of the initial and optimal shapes, the Gauss-Newton method, which is quite easy to formulate and has slightly faster convergence rate than other optimization techniques, was used. The tangential electric field, the total electric field, and the product of the tangential electric field and area(Area Effect) were chosen as the optimization objective function by the average value of electric field for the determined initial shape.

**Key Words** : NURB, Area Effect, Electric Field Optimization, Spacer, Gas-Insulated Switchgear

### 1. 서 론

전력시스템은 인류가 창조한 거대 시스템 중 하나이다. 우리나라의 전력시스템은 고도성장기를 거치면서 현재 발전설비 용량이 약 7천만 kW을 상회하고 있고 765 kV 송전선로가 운전 중에 있으며 전력수요도 계속 증가 추세에 있다. 전력수요의 증가와 인구의 대도시 집중화 현상으로 신뢰도 높은 대용량 전력수송 설비를 점점 확충해야만 하는 실정이다. 이에 따라 전력설비는 대형화, 중량화 및 초고압화하고 있으나 일반 대중은 이러한 전력설비에 큰 혐오감을 갖고 자기 주변에 설비 건설을 반대하는 님비 현상이 증가하고 있다. 국토면적이 협소한 우리나라에서는 발전소 및 송변전설비의 입지난은 더욱 심화되고 있어 이의 해결방안으로 대 전력설비의 콤팩트화가 이루어지고 있다. 송변전 설비 중의 하나인 GIS(Gas-Insulated Switchgear)는 이러한 콤팩트화

로 인해 인가된 전압 하에서 전계가 상승하여, 절연파괴 등의 사고를 일으킨다. 따라서, GIS의 절연내력 향상을 위한 GIS내의 형상 설계 연구가 절실히 요구된다. GIS 내부는 전리현상을 일으키지 않는 부성기체인 SF<sub>6</sub> 가스[1-3]와 유전체인 스페이서로 구성되어 있다. 절연체인 스페이서는 SF<sub>6</sub> 가스에 비하여 유전율이 높기 때문에 스페이서 표면에서 전계가 높게 나타난다[4,5]. 스페이서 표면에 접해있는 부성기체인 SF<sub>6</sub> 가스의 절연특성은 절연파괴에 영향을 주는 스페이서 표면의 전계의 최대값과 균일도에 의존하므로 스페이서 형상 최적화가 절실히 필요하다. 여러 가지 전자장 수치 해석기법이 발달하기 이전의 전극이나 절연물 설계는 해석적 방법에 의존하였으며, 이는 영상법과 등각사상법 등을 이용하는 방법이었다. 대부분의 설계조건은 균등한 전계분포를 만들기 위함이었다. 그러나 SF<sub>6</sub> 가스 등 최대 전계에 민감하며, 균등 전계에서 좋은 절연 특성을 띠는 부성기체들이 절연기에 사용됨으로써 해석적인 방법으로는 균등전계를 얻기 힘들다는 것이다. 결국 정확한 전계해석의 필요성이 대두되며, 전계최적화에서는 여러 가지 수치해석기법들이 사용되는데, 고압기의 최적화에는 전하중첩법(Charge Simulation Method)과 표면전하법(Surface Charge Method)이 주로 사용된다. 본 논문에서는, 종래의 보간곡선과 달리, 제어성, 국부성, 연속성이 우수한 보간곡선인 너브(NURB)곡선[6-10]을 사용하여 전계최적화를 수행한다. 본 최적화 문제는 비선형 프로그램이고, 비제약문제(Unconstrained Problem)로 정식화하여 계산한다[11-14]. 최적화 수행시 초기형상과 최적 설계 기준치를 설정하는 방법을 제안함으로써, 빠른 수렴성과 물리적으로 구현 가능한 형상 설계를 하고, GIS 내부의 스페이서 표면의 연면전계(Tangential

† 교신저자, 정회원 : 한국철도기술연구원 차세대고속철도 기술개발사업단 선임연구원

E-mail : ishan@krii.re.kr

\* 정 회원 : 호서대학교 안전보건학과 교수

\*\* 정 회원 : 순천향대학교 전기통신학과 교수

\*\*\* 정 회원 : 호서대학교 전기통신공학부 교수

§ 펠로우회원 : 서울대학교 전기공학부 교수

§§ 정 회원 : 한국철도기술연구원 차세대고속철도기술개발사업단 선임연구원

§§§ 비 회원 : 한국철도기술연구원 차세대고속철도기술개발사업단 책임연구원

접수일자 : 2008년 11월 19일

최종완료 : 2009년 12월 4일

Electric Field)와 전체 전계(Total Electric Field)를 균일하게 한다. 그리고, 면적효과(Area Effect)[15-17]를 고려한 전계최적화도 수행한다. 본 논문에서는 전계최적화를 통한 형상 설계와 물리적 의미 고찰을 통해 형상 설계 기법을 소개한다.

### 2. 형상 설계를 위한 너브(NURB) 곡선

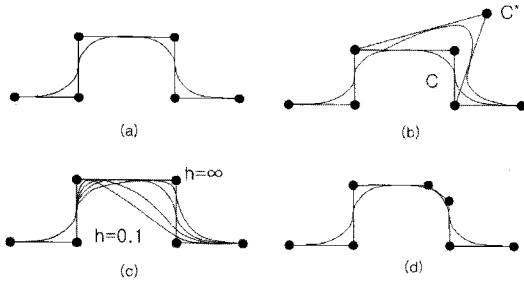


그림 1 너브 곡선의 특징

- (a) 너브곡선의 예
- (b) 제어점을 움직일 때의 효과
- (c) 가중치의 변화의 효과
- (d) knot를 삽입했을 때의 제어점의 첨가

Fig. 1 Properties of NURB curve

- (a) Example of NURB curve
- (b) Effect of moving control point
- (c) Effect of changes in weighting factor
- (d) Addition of control point by knot insertion

너브(NURB : Non-Uniform Rational B-spline)곡선의 접두사인 Non-Uniform은 각 매듭값(Knot) 배열의 구간에 기준을 두는 것으로서, 매듭값(Knot)이 시작과 끝이 중첩함을 의미한다. 매듭값(Knot)을 중첩시킴으로서 첫째 조정점과 마지막 조정점을 곡선이 지나게 되어 곡선의 시작점과 끝점을 조정할 수 있게 한다. 그림 1(a)는 너브(NURB)곡선의 예를 보여준다. 보간곡선으로서, 너브(NURB)곡선은 주어진 도형의 윤곽선으로 구성되어 있는 다각형을 근사화한다. 그림 1(b)는 곡선이 절점에 의하여 제어되는 것이 아니라, 그 곡선의 밖에 있는 제어점(Control Point)으로 제어되는 것을 보여준다. 그림 1(c)는 가중치가 변화함에 따라 곡선의 변화를 보여준다. 가중치는 고정된 다각형을 구성하고 있는 곡선을 변화시키는 변수로서 사용될 수 있고, 가중치가 크면 클수록 근사화가 잘 이루어짐을 볼 수 있다. 그림 1(b)과 1(c)는 너브(NURB)곡선의 국부성(Locality)과 제어성(Controllability)를 제각기 보여 주고 있다. 위에 언급된 특성 때문에, 전체의 도형을 적은 수의 제어점(Control Point)을 가지고, 효과적으로 제어할 수 있다. 너브(NURB)곡선은 제어점의 증가로도 똑같은 곡선을 나타내는 특성이 있다. 이 과정을 매듭값(Knot) 첨가라고 부른다. 매듭값(Knot) 첨가로 도형의 정확한 제어를 필요로 하는 곳에 새로운 제어점을 추가할 수 있다. 예를 들면, 그림 1(a)와 그림 1(d)는 각각 같은 도형을 나타낸다. 그러나, 그림 1(d)는 매듭값(Knot) 첨가에 의하여 추가로 하나의 제어점을 더 갖는다.

### 3. 전계 최적화 기법

계의 시스템 방정식이 주어진 경우 전극 모델의 법선 방향 전계 및 절연체 모델의 연면 전계와 전체 전계의 최적화가 가능하지만 본 절에서는 전극과 절연체가 혼합된 경우를 살펴본다.

$$\begin{bmatrix} A_p(X) \\ A_f(X) \end{bmatrix} \begin{bmatrix} Q_r \\ Q_s \end{bmatrix} = [A(X)] [Q] = [B] = \begin{bmatrix} \phi \end{bmatrix} \quad (1)$$

여기서,  $A_p$ : 모의전하에 의한 전위계수,  $A_f$ : 모의전하에 의한 전계계수,  $Q_r$ : 모의 링전하밀도,  $Q_s$ : 모의 띠전하밀도

$B$ : 경계조건(Boundary Condition)

식 (1)은 도체와 절연체가 혼합된 경우 전위연속조건과 전속밀도연속조건을 만족하는 식이다.

$$\begin{bmatrix} C_r(X) \\ C_s(X) \end{bmatrix} \begin{bmatrix} Q_r \\ Q_s \end{bmatrix} = [C(X)] [Q] = [D] \quad (2)$$

여기서,  $C_r$ : 링전하에 의한 전계계수,  $C_s$ : 띠전하에 의한 전계계수,  $D$ : 전계치,  $X$ : 형상을 결정하는 기하학적 변수

식 (2)는 식 (1)에서 구한 전하량으로 전계를 구하는 식이다. 절연체 모델에서는 전하중첩법과 표면전하법의 혼합법이 사용된다. 전극은 링전하로, 절연체는 상대적으로 미지수가 반감되는 띠전하로 모의하였다. 식 (3)은 식 (1)에서 구한 전하량을 식 (2)에 대입하여  $X$ 가 미지변수인 목적함수를 구성하기 위한 비선형 연립방정식이다. 즉, 설계기준전계  $[E_{ref}]$ 와 경계 조건  $[B]$ 가 결정된 상황 하에, 식 (2)를 만족시키는 행렬  $C$ 에 포함된 형상변수  $X$ 를 구하는 것이다.

$$\begin{aligned} [F] &= [E_{ref}] - [D] \\ &= [E_{ref}] - [C(X)] [A(X)]^{-1} [B] \end{aligned} \quad (3)$$

식 (3)으로부터 목적함수 식 (4)를 구성한다. 식 (4)의 최소값을 구하기 위해 본 논문에서는 Gauss-Newton method를 사용하였다.

$$\|F\| = \left\| [E_{ref}] - [C(X)] [A(X)]^{-1} [B] \right\|^T \left\| [E_{ref}] - [C(X)] [A(X)]^{-1} [B] \right\| = [F]^T [F]$$

$$\Delta X = [J^T J]^{-1} J^T [F_0] \quad (5)$$

$$J = \begin{bmatrix} \delta F \\ \delta X \end{bmatrix}$$

$$J_{ij} = \frac{\delta F_i}{\delta X_j} = A_{i1}\sigma_1 + A_{i2}\sigma_2 + \dots + A_{in}\sigma_n \quad (6)$$

$$= \frac{1}{\Delta X_j} \sum_{k=1}^n (A_{jk}(x_j + \Delta x_j) - A_{jk}(x_j)) \cdot \sigma_k$$

$$X_{k+1} = X_k + \lambda \Delta X \quad (7)$$

식 (5)의  $[F_0]$ 는 초기형상으로부터 계산되고,  $X_{k+1}$ 은  $\Delta X$ 의 방향으로, 선상 탐색(Line Search)의 방법으로 결정된다. 자코비안 행렬(Jacobian Matrix)은 수치적인 미분치로부터 계산이 되며,  $\Delta X_j$ 의 범위는 10<sup>-12</sup>에서 10<sup>-4</sup>사이가 된다.

#### 4. 실 모델에의 정식화

본 절에서는 실제의 주어진 GIS에서의 스페이서에 대한 모의를 소개하고, 3절에 언급한 최적화 기법을 적용한다.

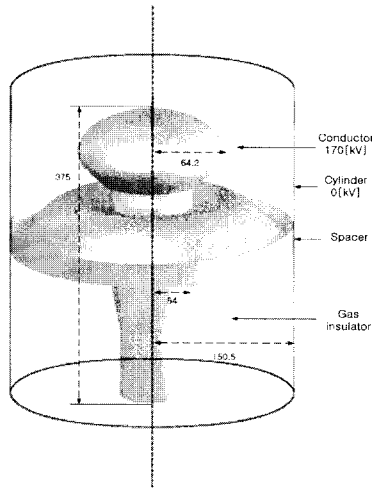


그림 2 GIS 내부의 스페이서  
Fig. 2 Spacer in cylindrical GIS

그림 2는 GIS 내부의 스페이서 형상이다. 스페이서 내부 170[kV] 인가도체와 접지외관 사이를 스페이서가 지지해 주고 있다. 스페이서는 보통 에폭시로 제작되며, 에폭시의 유전율은 5.3이므로 스페이서와 기체 유전율의 비는 5.3:1이다. 그림 3은 전계계산을 위한 가상 전하와 배치를 보여준다. Z 축을 중심으로 내부 고전압 인가 도체부와 접지 실린더 전극을 모의하기 위하여 링전하(Ring Charge)를 도체 내부의 실린더 바깥쪽에 배치하였으며 스페이서를 모의하기 위하여 락전하(Strip Charge)를 유전체 표면위에 배치시켰다. 내부 도체에 배치한 링전하의 개수는 84개이고, 접지 실린더에 배치한 링전하의 개수는 94개였으며, 스페이서에 배치한 락전하의 개수는 40개였다.

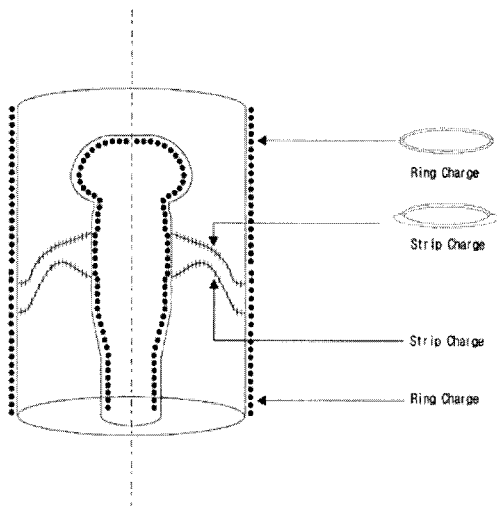


그림 3 혼합법에 사용된 모의 전하의 배치  
Fig. 3 Simulation charge in combination method

그림 2와 그림 3의 모델에서 모든 가상전하의 전하량을 구함으로써, 전계의 분포를 쉽게 계산할 수 있고, 시스템 방정식은 3절에서 언급했듯이 식 (8)과 같이 정식화한다.  $Q$ 와  $\sigma$ 는 각각 링전하와 락전하의 전하량이 되고  $[0 P]^T$ 는 경계조건이 된다.

$$\begin{pmatrix} 0 \\ P \end{pmatrix} = \begin{pmatrix} A(X) & B(X) \\ C(X) & D(X) \end{pmatrix} \begin{pmatrix} Q \\ \sigma \end{pmatrix} \quad (8)$$

여기서,  $A(X)$ : 링전하의 전계계수,  $B(X)$ : 락전하의 전계계수,  $C(X)$ : 링전하의 전위계수,  $D(X)$ : 락전하의 전위계수

$Q$ : 링전하의 전하량,  $\sigma$ : 락전하의 전하량,  $[0 P]^T$ : 경계조건 ( $P$ : 170kV, 0kV)

식 (8)은 다음 두 부분으로 나뉘어 진다.  $A(X)Q + B(X)\sigma = 0$ 은 스페이서 계면의 전속밀도 연속 조건을 만족하는 식이고,  $C(X)Q + D(X)\sigma = P$ 는 내부전압인가도체와 접지도체의 전위를 만족하는 식이다.

식 (8)에서  $[Q \ \sigma]^T$ 가 구해지면 이것을 식 (9)에 대입하여 스페이서 표면의 전계치  $E_{surface}$ 를 구하게 된다.  $E_{ref}$ 가 설계목표 전계치로 설정되었다면 두 벡터값의 차이의 norm은 식 (10)으로 나타나고, 이 값이 최소값을 갖도록 스페이서의 형상변수  $X$ 를 결정하게 되면, 최적화가 종료되고 형상이 결정된다.

$$[E_{surface}] = \begin{bmatrix} F(X) \\ G(X) \end{bmatrix} \begin{bmatrix} Q \\ \sigma \end{bmatrix} \quad (9)$$

$$F_{obj}(X) = \| [E_{ref}] - [E_{surface}] \| \quad (10)$$

여기서,  $F(X)$ : 링전하의 전계계수,  $G(X)$ : 락전하의 전계계수,  $E_{ref}$ : 스페이서의 전계 기준치,  $E_{surface}$ : 스페이서 표면의 전계치

#### 5. 초기 형상 및 최적 설계 기준 전계 결정

본 절에서는 최적화 초기형상의 설정과 최적 설계 기준 전계치의 결정 문제를 논한다. 초기치의 설정은 최적화 문제에서 해를 구하는데 중요한 문제이다. 전계최적화에서는 초기형상 및 최적 설계 기준 전계의 결정이 이 초기치 문제에 해당된다. 처음부터 최적 설계 기준치가 주어진 경우를 제외한 전계최적화에서는, 물리적으로 구현 가능한 최적 설계치를 설정함은 해의 유무를 결정하게 된다. 만약 주어진 초기형상에 물리적으로 구현 불가능한 최적 설계기준치를 지정할 경우, 물리적인 형상을 얻을 수 없으며, 수렴하더라도 균등한 전계분포를 얻기가 힘들다.

전계최적화 과정에서, 스페이서의 초기형상 및 물리적으로 가능한 최적 설계 기준 전계치를 결정한다.

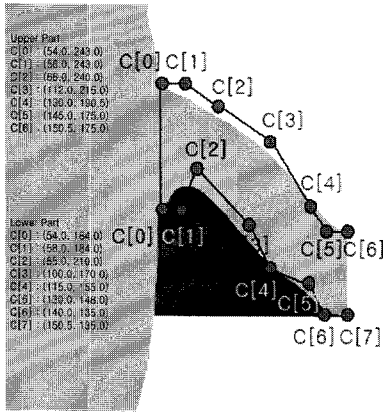


그림 4 스페이스의 주어진 형상  
Fig. 4 Given shape of spacer

그림 4는 스페이스의 주어진 형상이다. 스페이스 고압측 버스 부분과 접지측 버스 부분의 제어점 두 개는 평행이 되어야 한다. 도체, 스페이스, 절연기체가 만나는 곳, 그림의 C[0]를 삼중점이라 하는데 이 삼중점에서는 수직조건을 만족해야 하기 때문이다.

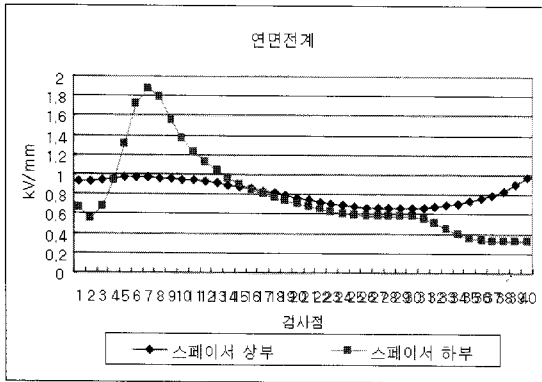


그림 5 주어진 스페이스 형상의 연면 전계  
Fig. 5 Tangential electric field at the given shape of spacer

그림 5에서 스페이스 상부는 거의 균등한 전계 분포를 띄므로 균등전계로 최적화할 수 있는 가능성이 보이나, 스페이스 하부는 고압측에서 감소했다가 접지측으로 갈수록 증가하다가 다시 감소하는 경향을 보인다. 그러므로, 스페이스 하부는 균등전계를 만들 수 있는 가능성을 보여주지 못한다.

주어진 형상의 연면 전계값이 하부가 높으므로, 하부를 먼저 최적화하여 초기형상을 구한다. 그림 4의 주어진 형상은 제어점이 많아서, 형상의 진동(Wiggle)이 발생한다. 그림 6과 같이 제어점이 적은 간단한 모델로부터 최적화를 수행하여 초기형상을 찾는다. 제어점이 많은 그림 4와 같은 주어진 형상 하부는 설계 변수가 C[2], C[3], C[4], C[5]의 R, Z좌표로서 8개로 정해지지만, 그림 6과 같이 제어점이 6개인 모델로 최적화를 수행하면 C[0], C[1]과 C[4], C[5]는 삼중점으로 고정되어 있으므로, C[2], C[3]의 R, Z좌표 4개만 가지고 최적화가 가능한 장점이 있다. 너브(NURB)곡선은 적은 변수로도 연속성, 제어성, 국부성이 탁월한 곡선의 모의가 가능하므로 위에 설명한 방법을 채택하였다.

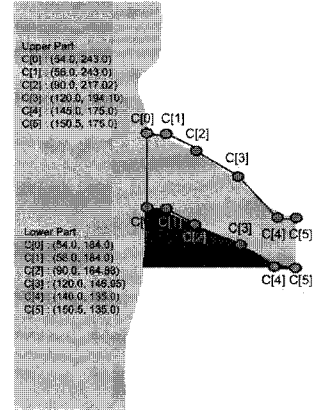


그림 6 초기형상의 일 단계  
Fig. 6 The first stage of the initial shape

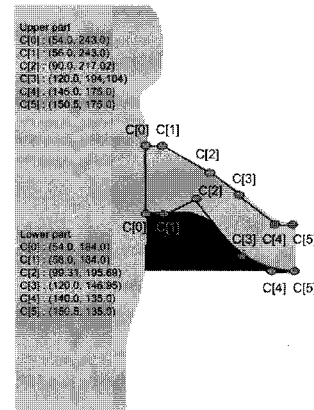


그림 7 초기형상의 이 단계  
Fig. 7 The second step of the initial shape

초기형상을 찾는 방법은 먼저 전계계산을 한 후, 전체적인 평균값을 구한다. 그 평균값이 목표 전계치가 되도록 최적화면, 이 단계에서는 평균값이 낮아짐을 알 수 있다. 이에 대한 설명은 그림 8에 나타나 있다.

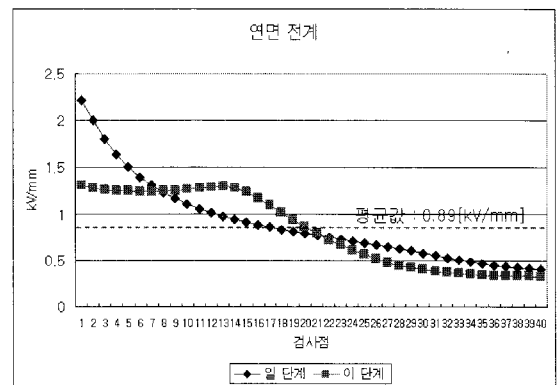


그림 8 스페이스 하부 초기형상의 이 단계  
Fig. 8 The second stage of the initial shape at the lower part of spacer

일 단계에서는 연면 전계의 전체적인 평균값이 0.89[kV/mm]이다. 이 값을 목표 전계치로 하여 전체적으로 균일하게 최적화를 하면 이 단계에서의 전계값이 나온다. 이 단계에서의 전체적인 평균값은 0.83[kV/mm]로 낮아진다.

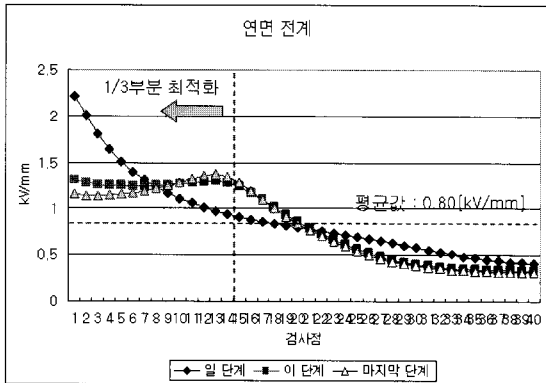


그림 9 스페이서 하부 초기형상의 마지막 단계  
 Fig. 9 The final stage of the initial shape at the lower part of spacer

마지막 단계에서 스페이서 하부의 전체적인 연면 전계 평균값은 0.80[kV/mm]로 나온다. 즉, 평균값을 목표전계치로 삼고, 최적화를 수행하면 위의 그림 9와 같이 스페이서 하부에서는 고압측 버스와 접지측 버스 사이 고압측 1/3부분을 균일하게 최적화할 수 있는 정보를 얻을 수 있다. 스페이서 하부를 최적화 하였기 때문에, 이번에는 상부를 최적화 하기로 한다.

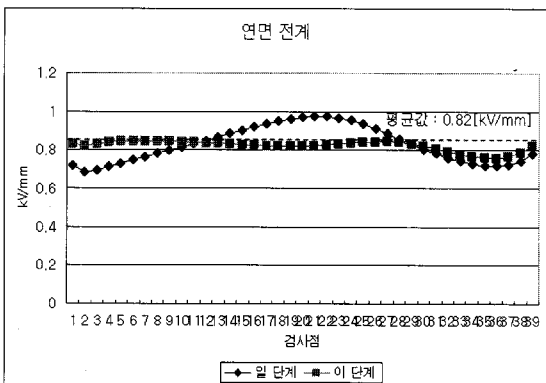


그림 10 스페이서 상부 초기형상의 이 단계  
 Fig. 10 The second stage of the initial shape at the upper part of spacer

그림 10에서 일 단계에서는 연면 전계의 평균값이 0.82[kV/mm]이다. 이 값을 목표 전계치로 하여 최적화를 수행하면 이 단계의 전계값이 나온다. 이 단계에서의 전체적인 평균값은 0.82[kV/mm]로 변화가 거의 없다. 결론적으로 하부보다도 최적화 하기가 수월했다.

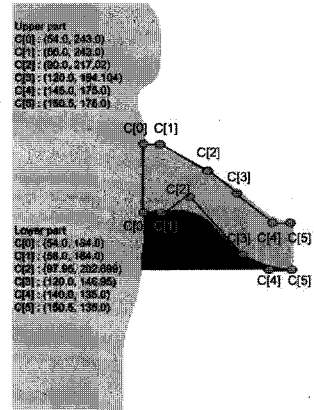


그림 11 스페이서의 초기 형상  
 Fig. 11 The initial shape of spacer

그림 11은 스페이서 하부와 상부의 평균값을 이용하여, 최적화를 수행함으로써 나타난 초기형상이다. 이 초기형상의 평균값을 토대로 최적 설계 기준치를 설정할 수 있었다.

5절을 요약하면, 먼저 주어진 형상을 너브(NURB)곡선으로 표현한다. 주어진 형상의 제어점이 많아서 형상의 진동(Wiggle)이 발생한다. 그러므로, 제어점이 적은 간단한 직선 모델을 만들어 형상 변수 조절을 한다. 전계 계산을 하여 평균값을 구한 후, 산출된 평균값을 목표치로 전계를 최적화한다. 최적화 과정 중 허용 오차(Tolerance Limit)내에 들면 초기형상이 구해진다. 이 과정은 그림 12와 같은 순서도로 정리된다.

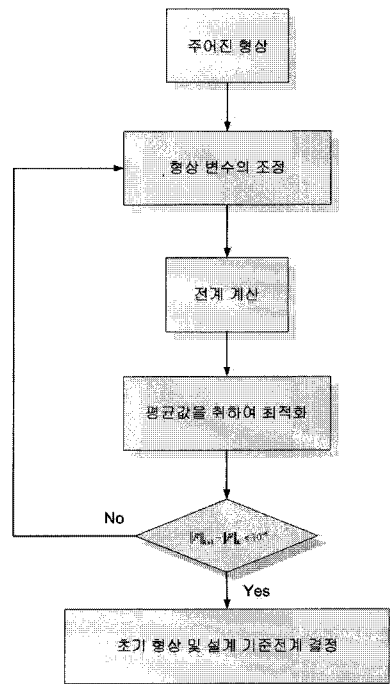


그림 12 초기 형상 및 설계 기준전계 결정 순서도  
 Fig. 12 Flowchart about initial shape and determination of the design criterion of electric field

### 6. 최적 형상 설계

초기 형상에서 구한 설계 기준치를 바탕으로, 본 절에서는 전계 최적화를 수행한다. 5절에서 언급했듯이, 스페이스 하부 고압측 버스와 접지측 버스 사이 고압측 1/3부분의 전계를 최적화한다. 초기형상에서 나온 전계값을 기준으로 최적설계 기준치를 결정한다. 초기형상에서 최적화한 결과, 스페이스 하부 고압측 1/3지점 부분의 연면 전계 평균값이 1.2[kV/mm]를 설계 기준치로 설정한다. 스페이스 상부는 전계치가 전체적으로 균일하게 나오기 때문에, 초기 형상으로부터 나온 연면 전계 평균값인 0.82[kV/mm]를 설계기준치로 설정한다.

연면 전계와 전체 전계를 최적화하는 방법은 다음과 같다.

1) 연면 전계 최적화 : 스페이스 하부 고압측 1/3부분을 1.2[kV/mm]로 최적화하고, 스페이스 상부는 전체적으로 균등하게 0.82[kV/mm]로 최적화한다.

2) 전체 전계 최적화 : 스페이스 하부 고압측 1/3부분을 1.23[kV/mm]로 최적화하고, 스페이스 상부는 전체적으로 균등하게 1.0[kV/mm]로 최적화한다. 왜냐하면, 전체 전계는 항상 연면 전계보다 크기 때문이며, 전체 전계는 법선 방향

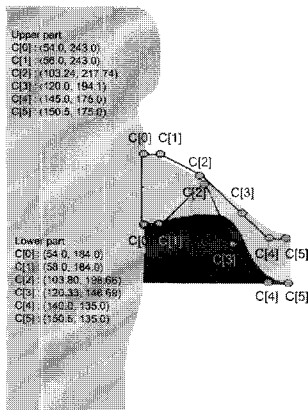


그림 13 연면 전계 최적화 형상  
Fig. 13 Tangential electric field optimized shape

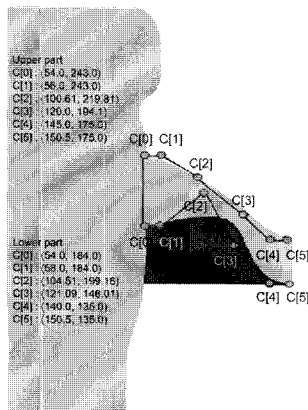


그림 14 전체 전계 최적화 형상  
Fig. 14 Total electric field optimized shape

성분과 연면 방향 성분의 두 가지가 존재하므로, 전체 전계를 무리하게 낮출 시 물리적인 형상을 얻을 수 없다. 식 (11)과 같이 각 검사점에서의 전계값을 최적 설계 기준치에 맞추어서 전계를 최적화한다.

$$\min|E| = \min|E - E_{ref}| = \min \sqrt{\sum_{i=1}^n (E - E_{ref})^2} \quad (11)$$

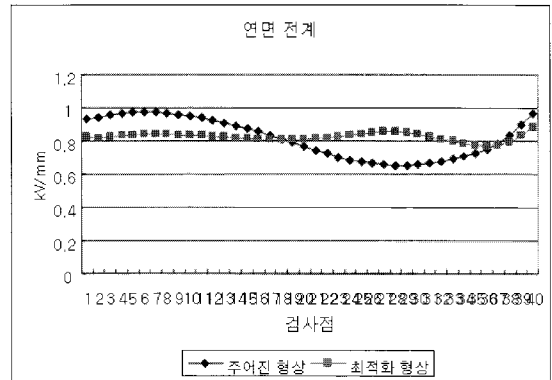


그림 15 스페이스 상부 연면 전계의 비교  
Fig. 15 Comparison of tangential electric field at the upper part of spacer

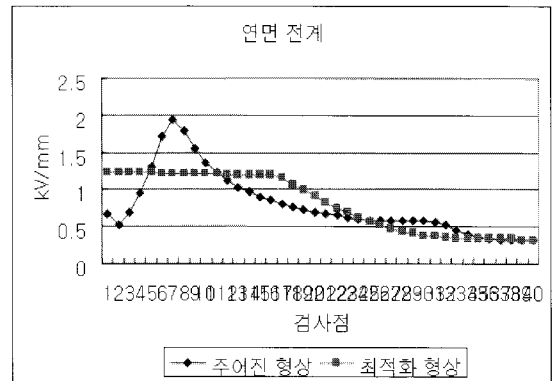


그림 16 스페이스 하부 연면 전계의 비교  
Fig. 16 Comparison of tangential electric field at the lower part of spacer

그림 15에서 스페이스 상부 연면 전계는 균일하게 나타남을 알 수 있다. 그러나, 그림 16에서 스페이스 하부 연면 전계는 고압측 1/3부분만 균등하게 나타남을 알 수 있다. 그림 13의 연면 전계 최적화 형상과 그림 14의 전체 전계 최적화 형상은 5절에서 언급한 embedding effect[18]에 의해서 스페이스가 고압측 버스에 이루는 각이 90°에 가까우므로, 고압측 삼중점에서의 전계가 낮게 나타난다.

전체 전계는 법선 방향 성분과 연면 방향 성분으로 이루어져 있으므로, 연면 전계를 최적화할 때보다 더욱 더 낮은 값으로 최적화할 수 없다.

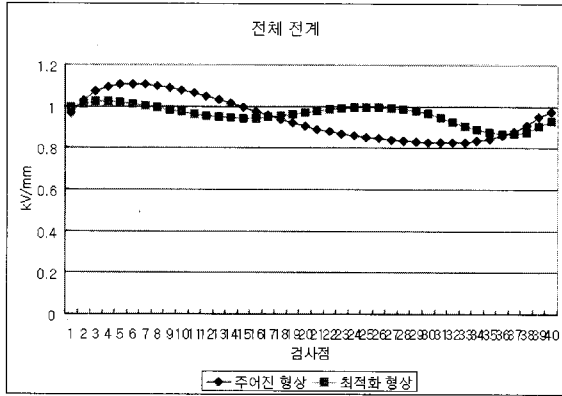


그림 17 스페이서 상부 전체 전계의 비교  
Fig. 17 Comparison of total electric field at the upper part of spacer

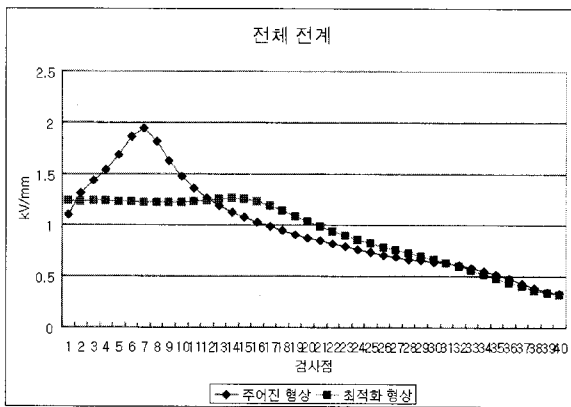


그림 18 스페이서 하부 전체 전계의 비교  
Fig. 18 Comparison of total electric field at the lower part of spacer

그림 15와 16에서 스페이서 상부 연면 전계 최대값은 주어진 형상에 비해 약 10[%]의 전계 감소를 보였고, 하부에서는 약 36[%]의 감소를 보였다. 그리고, 그림 17과 18에서 스페이서 상부 전체 전계 최대값은 주어진 형상에 비해 약 8[%]의 전계 감소를 보였고, 하부에서는 약 35[%]의 전계 감소를 보였다. 이상을 정리하면 표 1과 같다.

표 1 각 스페이서 형상의 최대 전계 최적화 결과  
Table 1 Optimization result of the maximum electric field in each shape of spacer

단위 [kV/mm]	스페이서 상부		스페이서 하부	
	연면 전계 최대값	전체 전계 최대값	연면 전계 최대값	전체 전계 최대값
주어진 형상	0.9728	1.1061	1.9342	1.9378
최적화 형상	0.8794	1.0252	1.2405	1.2606

### 7. 스페이서의 면적 효과

면적효과란 Area effect로 불리며, 또는 Size effect라고도 불린다. 면적의 증가에 따라, 불순물이나 방전의 확률의 증가로 인하여, 절연 파괴 전압이 낮아지는 것을 말한다. 이 원리는 그림 19를 보면 알 수가 있다.

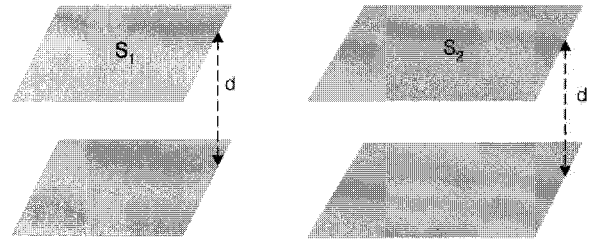


그림 19 면적이 다른 커패시터  
Fig. 19 Capacitors with the different size

그림 19에서 보듯이 면적 S2가 S1보다 더 큼을 알 수 있다. 그로 인해 두 번째 커패시터에의 내부의 용적이 크기 때문에, 이물질 등이 존재할 가능성이 크며, 방전의 확률 증가로 인해 플래쉬오버(Flashover)의 발생 가능성이 높아져서, 절연파괴전압이 낮게 나옴을 알 수 있다.

기존의 연구에서는 변압기 오일이나 SF6 가스의 방전에 대한 면적효과를 고려하였다. GIS내 내부전압인가도체에서의 방전은 스페이서 표면을 타고 흐르기 때문에, 스페이서 면적에 대한 의존성이 있다고 할 수 있다. 따라서, 절연체인 스페이서에 관한 면적 효과를 고려한다.

첫 번째로 면적을 최소화하고, 두 번째로 연면 전계와 면적을 곱한 값을 최소화하는 방법을 채택한다.

초기형상으로는 6절에서 구한 연면 전계 최적화 형상을 채택한다. 스페이서 하부가 전계가 크기 때문에, 스페이서 하부에 대해서 면적효과를 수행한다.



그림 20 스페이서의 면적 효과  
Fig. 20 Area effect of spacer

그림 20에서 알 수 있듯이 스페이서의 면적을 띠 모양의 미소면적의 합으로 나타낼 수 있다.

$$\min S = \min \sum_{i=1}^n 2\pi R_i \cdot \Delta l \quad (12)$$

여기서, S : 면적, Ri : 곡률 반경, Δl : 곡선의 미소길이

이 면적을 최소화 하므로, 그림 21의 스페이서 하부가 최단 길이인 일직선으로 나타난다.

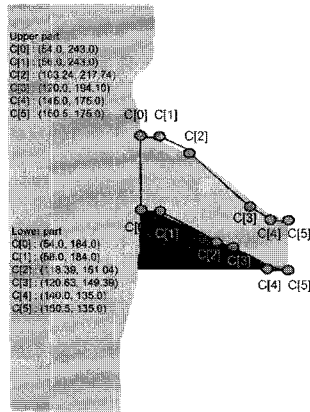


그림 21 면적 최소화 형상  
Fig. 21 Area minimized shape

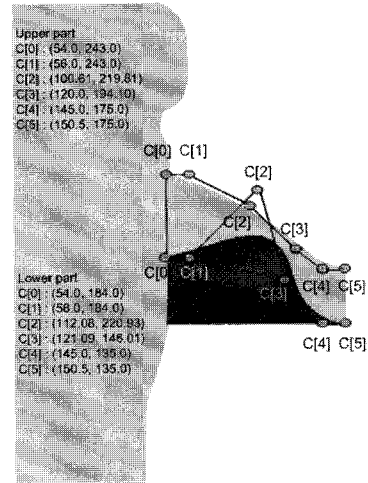


그림 23 면적 효과 최적화 형상  
Fig. 23 Area effect optimized shape

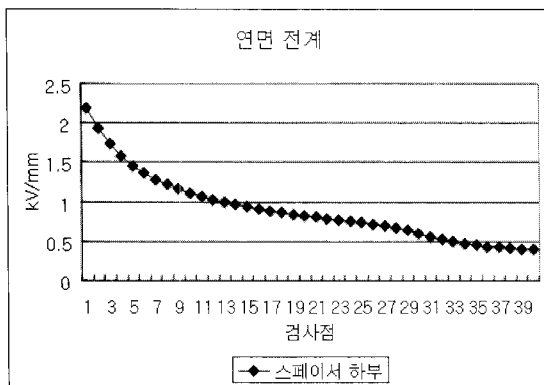


그림 22 면적 최소화시 스페이서 하부 연면 전계  
Fig. 22 Tangential electric field at the lower part of spacer in case of the minimization of area

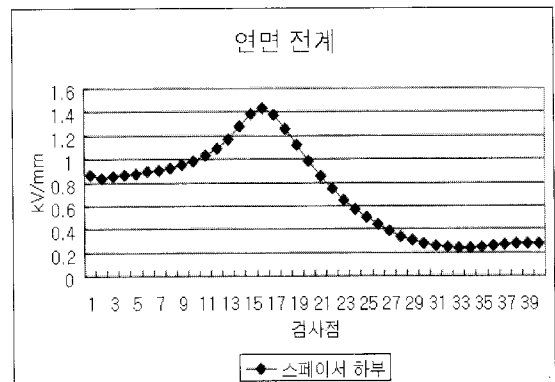


그림 24 면적 효과 최적화 형상의 스페이서 하부 연면 전계  
Fig. 24 Tangential electric field at the lower part of area effect optimized shape

그림 22에서 보듯이, 스페이서 하부의 연면 전계가 고압측 부분에서 상승함을 알 수 있다. 그림 21의 스페이서 하부에서 삼중점 부근의 스페이서가 버스에 대해서 예각으로 변하므로 embedding effect에 의해 전계가 상승하게 된다. 그러므로, 면적만 최소화 하는 것은 합당치 않음을 알 수 있다.

따라서, 연면 전계에 면적을 곱한 값을 최소화 한다.

$$\min E_{\tan} \cdot S = \min \sum_{i=1}^n E_{\tan_i} \cdot 2\pi R_i \cdot \Delta l \quad (13)$$

여기서,  $E_{\tan_i}$  : 스페이서 미소분의 연면 전계,  $R_i$  :

곡률반경,  $\Delta l$  : 곡선의 미소 길이

그림 23는 스페이서 하부의 제어점 C[2]가 위로 올라가게 되어 스페이서 하부 곡선이 스페이서 상부 방향으로 접근한다.

그림 23의 스페이서 하부 삼중점의 각도는 90°에 가까우므로, 그림 24에서 삼중점 부근의 전계가 낮게 나타난다. 그러나, 고압측 버스와 접지측 버스의 전위 경계 조건을 만족해야 하므로, 스페이서 하부 곡선의 위로 볼록한 부분에서 전계가 상승한다.

표 2 각 형상 스페이서 상하부의 연면 전계 최대값  
Table 2 The maximum tangential electric field at the upper and lower part of spacer in each shape

형상 타입 (단위 : kV/mm)	상부 연면 전계	하부 연면 전계
주어진 형상	0.9728	1.9342
연면 전계 최적화 형상	0.8794	1.2405
전체 전계 최적화 형상	0.9712	1.2461
면적 효과 최적화 형상	0.9719	1.4332

표 2에서 보듯이, 면적 효과 형상이 연면 전계 최적화 형상과 전체 전계 최적화 형상보다 최대 연면 전계값이 크게 나타남을 알 수 있다. 전계는 같은 전압 인가시 면적이 작을수록 커지고, 면적이 클수록 작아진다. 그러므로 전계와 면적은 서로 반비례의 경향을 띤다. 상승되는 전계와 면적



을 곱한 것을 최소화하였기 때문에 면적 효과 최적화 형상에서 더 이상 최소화가 이루어지지 않는다. 본 논문에서 언급한 면적 효과는 에너지의 관점에서 최소화를 한 것이므로, 에폭시 스페이서로 구성되어 있는 GIS의 등가 커패시턴스를 계산하였다. 각 형상에 대한 커패시턴스 값은 아래 표 3과 같다.

표 3 각 형상의 커패시턴스  
Table 3 Capacitance for each shape of spacer

형상 타입	Capacitance (pF)
주어진 형상	1.60
연면 전계 최적화 형상	1.52
전체 전계 최적화 형상	1.44
면적 효과 최적화 형상	1.12

스페이서라는 절연체 내부 경계 전하(Bound Charge)의 존재로 형성되는 전계에 의해 도체에 자유전하(Free Charge)가 모여서 에너지를 저장하게 된다. 면적 효과 최적화 형상에서는 연면 전계에 면적을 곱한 값을 최소화시키는 것이므로 단위가 [Joule]이 되어 에너지가 된다. 그리고, 에너지를 최소화한 것이므로, 커패시턴스도 작게 나왔고, 저장된 에너지도 작음을 알 수 있다.

절연파괴(Breakdown)시에 무효전력이 작게 방출되므로 스페이서 표면에 탄화물이 생기지 않고, 스페이서에 전기력(Electric Force)에 의한 충격을 덜 줄 수 있다는 결론을 얻을 수 있다. 그러나, 주어진 형상과 같이 커패시턴스가 커서 저장된 에너지가 큰 형상은 절연파괴시에 무효전력이 많이 방출되므로 스페이서 표면에 탄화물이 형성되고 스페이서에 충격을 주어서 스페이서가 손상된다. 그러므로 면적 효과를 고려한 형상은 에너지의 관점에서 설명할 수 있으며 저장된 에너지가 적으므로 무효 전력 방출시 GIS 시스템에 영향을 덜 준다는 것을 알 수 있다.

8. 결 론

본 논문에서는 GIS 내의 절연 내력을 향상시키기 위해, 적은 변수로도 곡선을 표현할 수 있는 보간곡선의 일종인 너브(NURB)곡선을 형상함수로 선정하고 전계를 최적화하는 알고리즘을 개발하여 스페이서 형상을 설계하였다. GIS가 도체인 버스 와 절연체인 스페이서로 구성되어 있으므로, 버스는 정밀도가 높은 전하중첩법으로, 스페이서는 계면처리가 용이한 표면전하법으로 모의하였다. 기존의 연구에서 사용된 보간곡선인 Cubic Spline이나 Hermite 곡선은 형상변수가 10~20개 정도로 많고, 후처리를 해야 하는 단점이 있기 때문에 본 논문에서는, 형상변수가 약 6개 정도이며, 국부성, 제어성, 연속성이 탁월한 너브(NURB)곡선을 사용하였다. 주어진 형상의 전계의 평균치를 최적 목표치로 결정하여 초기 형상을 구할 수 있었다. 초기형상 결정을 통해, 최적 형상의 전계는 스페이서 상부는 전체적으로, 스페이서 하부는 고압측 버스와 접지측 버스 사이 고압측 1/3부분이 균등하게 나타남을 알 수 있었다. 허용 오차(Tolerance Limit)가 너무 작으면 수렴하지 않고, 허용오차가 너무 크면 최적해에 도달하기 전에 수렴하므로, 경험적으로  $10^{-6}$ 을 허용오차로 설정

하였다. 연면 전계 최적화와 전체 전계 최적화 외에도 면적 효과에 대해 고려하였다. 기존의 연구에서는 도체인 전극(Electrode)의 면적을 줄이는 연구가 대부분이었으나, 본 논문에서는 방전 경로가 스페이서의 연면 방향이므로, 절연체인 스페이서의 면적 효과에 대해 연구하였다. 면적을 줄이는 경우와 연면 전계에 면적을 곱한 값을 최소화하는 경우를 고려하였다. 면적만 줄이는 경우에는 삼중점 부근의 스페이서가 버스에 대하여 예각이므로 embedding effect에 의해 고압측 전계가 급격하게 상승하였다. 연면 전계에 면적을 곱한 값을 최소화하는 경우는 면적이 줄면 전계가 증가하는 상충된 개념의 값을 곱하여 최적화한 것이므로, 연면 전계 최적화 형상 및 전체 전계 최적화 형상보다 연면 전계가 높게 나타났다. 연면 전계에 면적을 곱한 최적화 형상을 면적 효과 최적화 형상으로 정하였다. 전계의 관점에서는 연면 전계 최적화 형상, 전체 전계 최적화 형상, 면적 효과 최적화 형상 순이었으나, 면적 효과 최적화 형상은 커패시턴스가 낮아서, 스페이서의 경계 전하(Bound Charge)의 존재로 도체에 형성되는 자유전하(Free Charge)에 의해 저장되는 무효전력이 연면 전계 최적화 형상과 전체 전계 최적화 형상보다 낮게 나타난다. 방전시 스페이서에 탄화물이 형성되지 않고 스페이서에 전기력(Electric Force)에 의한 충격을 덜 줄 수 있음을 알 수 있었다. 향후 연구는 제안된 최적 설계 기법을 바탕으로 스페이서를 에폭시로 제작하여, SF<sub>6</sub> 가스내에서 실험을 수행함으로써 최적화의 타당성을 검증할 필요가 있다.

참 고 문 헌

- [1] Mazen Abdel-Salam, et al., High Voltage Engineering, New York : Marcel Dekker 2000, Ch. 10, pp. 291-334
- [2] 宅間 外, “高電壓 大電流 工學”, 日本 電氣 學會 1990. pp.8
- [3] K. D. Srivastgava and M. M. Morcos, "A Review of Some Critical Aspects of Insulation Design of GIS/GIL Systems", 2001 IEEE/PES Transmission and Distribution Conference and Exposition, Vol. 2, No. 28, pp. 787-792, November 2001
- [4] R. Feynmann, R. B. Leighton and M. L. Sands, Lectures on Physics Volume II, Addison-Wesley, 1989, Ch. 10. pp. 10-1-10-7
- [5] Reitz, Milford and Christy, Foundations of Electromagnetic Theory, Addison-Wesley, 1993, Ch. 4, pp. 97-126
- [6] M. E. Morten, Geometric Modeling, John Wiley & Sons., pp. 30-150
- [7] L. Piegl, Modifying the shape of rational B-splines. Part I : curves, ibid, Vol. 21, No. 8, 1989, pp. 509-518
- [8] Bruce R. Dewey, Computer Graphics for Engineers, HARPER & ROW, PUBLISHERS, NEW YORK, 1988, pp. 131-172
- [9] 森正, “曲線과 曲面”, 教育出版, pp. 21-27

- [10] 최병규, Surface Modeling for CAD/CAM, 한국과학기술원, 1990, pp. 95-126
- [11] M. S. Bazarra, Hanif D. Sherali and C. M. Shetty, Nonlinear Programming : Theory and Algorithms, John Wiley & Sons, Inc., 1993, Ch. 8, pp. 265-355
- [12] Mordecai Avriel, Nonlinear Programming : Analysis and Methods, Prentice Hall, 1976, Ch. 10, pp. 288-318
- [13] W. H. Press, et al., Numerical Recipes in C, Cambridge Univ. Press, 1997, Ch. 10, pp. 394-444
- [14] R. L. Burden, J. D. Faires and A. C. Reynolds, Numerical Analysis, Prindle, Weber & Schmidt, pp. 101-107
- [15] B. Mazurek and J. D. Cross, "An Energy Explanation of the Area Effect in Electrical Breakdown in Vacuum", IEEE Trans. on Electrical Insulation, Vol. EI-22, No. 3, pp. 341-346
- [16] J. D. Cross and M. Mazurek, "Effect of Area on Surface Flashover Voltage in Vacuum", IEEE Trans. on Electrical Insulation, Vol. 23, No. 1, pp. 43-45, February 1988
- [17] K. Kato, X. Han and H. Okubo, "Insulation Optimization by Electrode Contour Modification based on Breakdown Area/Volume Effects", IEEE Trans. on DEI, Vol. 8, No. 2, pp. 162-167, April 2001
- [18] J. Takagi, "On the Field at a Tip of a Conductor or Dielectric", Waseda Denkikogakkai Zasshi (J. Waseda Elect. Eng. Dept.), pp. 69-77, 1939 (in Japanese)

**감사의 글**

본 연구는 차세대고속철도기술개발 사업단의 분산형 고속철도 시스템엔지니어링 과제 연구비 지원에 의해 수행되었습니다.

**저 자 소 개**



**한 인 수 (韓寅洙)**

1975년 1월 12일생. 1996년 한국과학기술원 전기 및 전자공학과 졸업(학사). 1998년 서울대학교 전기공학부 졸업(석사). 2005년 서울대학교 전기공학부 졸업(공학박). 2005년~2007년 삼성 SDI 중앙연구소 CAE팀 근무. 2007년~현재 한국철도기술연구원 차세대고속철도기술개발사업단 선임연구원  
 Tel : 031) 460-5626  
 Fax : 031) 460-5649  
 E-mail : ishan@krri.re.kr



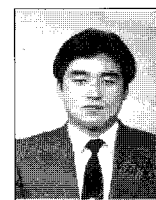
**김 응 식 (金應植)**

1961년 12월 26일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 동 대학원 전기공학과 졸업(석사). 1991년 동 대학원 전기공학과 졸업(공학박). 1992~1995년 호서대학교 전임강사. 1994~1997년 호서대학교 조교수. 1998~2000년 호서대학교 부교수. 현재 호서대학교 안전보건학과 교수.  
 Tel : 041) 540-5722  
 Fax : 041) 540-5728  
 E-mail : eskim@office.hoseo.ac.kr



**민 석 원 (閔錫源)**

1958년 1월 3일생. 1981년 서울대 공대 전기공학과 졸업. 1984년 동 대학원 전기공학과 졸업(석사). 1991년 동 대학원 전기공학과 졸업(공학박). 1984~1994년 한전기술연구원 계통연구실 근무. 1996년~1997년 일본 교토대학 방문 교수. 2005년~2006년 미국 신시내티 대학 방문 교수. 현재 순천향대학교 전기통신공학과 교수.  
 Tel : 041) 530-1338  
 Fax : 041) 530-1548  
 E-mail : swonmin@sch.ac.kr



**이 준 호 (李峻昊)**

1962년 3월 14일생. 1985년 서울대 공대 전기공학과 졸업(학사). 1987년 2월 동 대학원 전기공학과 졸업(석사). 1992년 동 대학원 전기공학과 졸업(공학박). 1993년~1994년 일본 전력중앙연구소 연구원. 2001년~2002년 미국 MIT High Voltage Research Laboratory 파견연구원(학술진흥재단 지원). 1994년~현재 호서대학교 전기정보통신공학부 부교수  
 Tel : 041) 540-5656  
 Fax : 041) 548-6685  
 E-mail : leejh@office.hoseo.ac.kr



**박 종 근 (朴鍾根)**

1973년 서울대학교 전기공학과 졸업. 1979년 일본 동경 대학교 대학원 전기공학과 졸업(석사). 1982년 일본 동경 대학교 대학원 전기공학과 졸업(공학박). 현재 서울대학교 전기공학부 교수  
 Tel : 02) 880-7258  
 E-mail : parkjk@snu.ac.kr



**이 태 형 (李 泰 亨)**

1970년 1월 3일생. 1995년 건국대학교 전기공학과 졸업(학사). 1997년 건국대학교 전기공학과 졸업(석사). 2005년 건국대학교 전기공학과 졸업(공학박사). 1997년~현재 한국철도기술연구원 차세대고속철도기술개발사업단 선임연구원

Tel : 031) 460-5624

Fax : 031) 460-5649

E-mail : thlee@krri.re.kr



**박 춘 수 (朴 春 洙)**

1963년 생. 1989년 연세대학교 기계공학과 졸업. 1991년 동 대학원 기계공학과 졸업(석사). 2005년 동 대학원 기계공학과 졸업(공학박사). 1991년~1996년 현대정공 연구원. 2006년 Johns Hopkins University 방문 연구원. 1996년~현재 한국철도기술연구원 차세대고속철도기술개발사업단 책임연구원

Tel : 031) 460-5621

Fax : 031) 460-5649

E-mail : cspark@krri.re.kr