

Dual Buck Half-Bridge Inverter with Zero Voltage Switching

박종연* · 임기승** · 신동석*** · 최현희†
 (Chong-Yun Park · Ki-Seung Lim · Dong-Seok Sin · Hyeon-Hui Choe)

Abstract - This paper proposes a high efficient Dual Buck Inverter design with a zero voltage switching (ZVS) control technique. The ZVS control is realized by adding a feedback loop circuit which is implemented by simple RS latch and TTL gate. The used load was 200W-Ceramic Metal Halide Lamp. The experimental results show that the proposed Inverter system could avoid the acoustic resonance and achieve high efficiency by Zero Voltage Switching.

Key Words : Dual Buck Inverter, Zero Voltage Switching, Ceramic Metal Halide Lamp

1. 서론

일반적인 구조의 Half-Bridge Inverter는 2개의 전력용 스위치를 부하와 연결하여 On/Off 반복을 통한 스위칭 동작을 이루고 있다. 이때 부하에서 고속의 스위칭 동작이 필요한 경우 스위칭 손실은 스위칭 주파수의 제곱으로 증가하고 전체 Inverter 시스템의 효율은 저하된다. 또한 스위칭 손실 에너지는 열에너지로 나타나는데 스위치가 정격온도 이상 올라갈 경우 정상적인 스위칭 동작이 이루어지지 않게 된다. 따라서 Inverter 설계 시 스위치에서 나타나는 열에너지를 외부로 전달하기 위한 방열처리가 필요하다. 이 방법은 스위칭 손실 에너지와 비례하여 방열판의 부피가 커져 전체 Inverter 시스템의 부피와 무게를 증가시킬 수 있다. 따라서 위와 같은 문제점을 해결하고자 Soft Switching Technic이 Inverter 설계 시 중요한 부분을 차지하게 되었다.[1]

또한 Half-Bridge Inverter는 High side 스위치와 Low side 스위치간의 단락을 방지하기 위해 두 스위치가 모두 Off되어 있는 dead time이 존재한다. 하지만 이 dead time은 부하에 공급되는 전압, 전류의 왜곡(Distortion)을 일으키는 또 다른 문제를 발생시킨다. 이 문제를 해결하고자 논문 [2]에서는 새로운 구조의 Inverter를 제안하였다. 이를 바탕으로 응용된 구조의 Inverter가 소개되었는데 이를 Dual Buck Inverter(DBI)라 한다.[3][4]

본 논문은 ZVS 기법을 적용한 고효율의 Dual Buck 하프브리지 인버터를 실현하였다. 구현을 위해 새로운 Inverter control algorithm을 제안 하였고 산업계에서 널리 사용되고

있는 IC들의 조합으로 실험결과를 도출해 내었다. 사용된 부하로는 현재 새로운 고출력 조명 광원으로 주목받고 있는 세라믹 메탈 할라이드 램프를 사용하였다. 새롭게 제안한 control algorithm을 적용한 Dual Buck Inverter 시스템은 50~60kHz의 스위칭 주파수를 가지지만 램프 부하에는 150Hz의 전압, 전류를 인가하여 음향공명현상을 제거하는 결과를 얻을 수 있었다.

2. Dual Buck Inverter

2.1 Inverter 구조

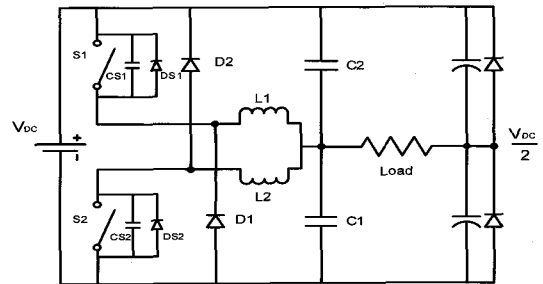


그림 1 Dual Buck Inverter
 Fig. 1 Dual Buck Inverter

인버터 구조는 그림 1과 같다. 스위치 S1(S2)과 병렬 연결되어 있는 $C_{S1}(C_{S2})$ 과 $D_{S1}(D_{S2})$ 은 Zero voltage에서 스위치가 Turn on을 할 수 있도록 스위치의 드레인-소스전압을 0V로 만드는 역할을 한다. 다이오드 D1, D2는 스위치가 Off된 시간동안 L1, L2 각각에 흐르던 전류를 환류 시키도록 전류 Loop를 제공한다. L1, L2, C1, C2는 스위치 S1과 S2의 On/Off에 따른 고주파성분이 섞인 전압을 필터링하여 부하에 저주파의 전압을 공급하는 역할을 담당한다.

* 정 회원 : 강원대학교 전기·전자공학과 교수 · 공박
 ** 준 회원 : 강원대학교 전기·전자공학과 석사과정
 *** 준 회원 : 강원대학교 전기·전자공학과 석사과정
 † 교신저자, 준회원 : 강원대학교 전기·전자공학과 석사과정
 E-mail : love2mani@naver.com
 접수일자 : 2009년 1월 28일
 최종완료 : 2009년 3월 18일

2.2 Inverter 동작 원리

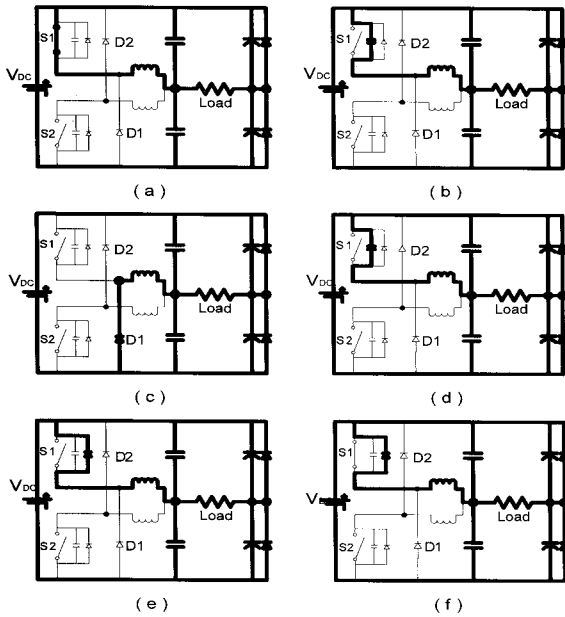


그림 2 mode1 High side 스위칭 동작
 (a) [t0, t1] (b) [t1, t2] (c) [t2, t3]
 (d) [t3, t4] (e) [t4, t5] (f) [t5, t6]

Fig. 2 mode1 High side Switching
 (a) [t0, t1] (b) [t1, t2] (c) [t2, t3]
 (d) [t3, t4] (e) [t4, t5] (f) [t5, t6]

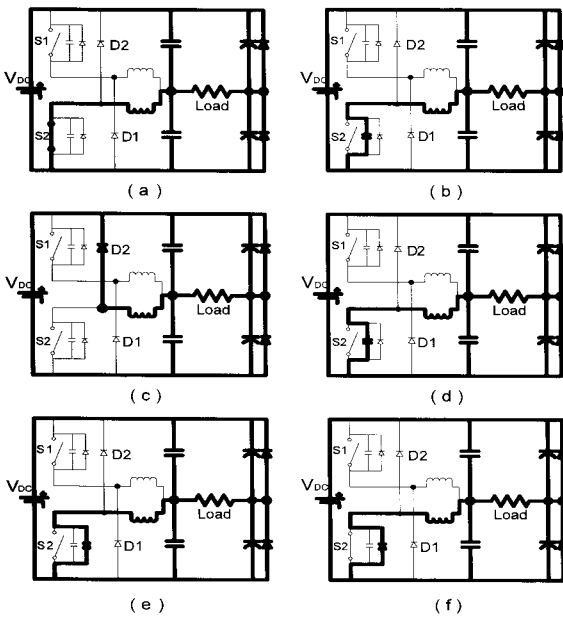


그림 3 mode2 Low side 스위칭 동작
 (a) [t0, t1] (b) [t1, t2] (c) [t2, t3]
 (d) [t3, t4] (e) [t4, t5] (f) [t5, t6]

Fig. 3 mode2 Low side Switching
 (a) [t0, t1] (b) [t1, t2] (c) [t2, t3]
 (d) [t3, t4] (e) [t4, t5] (f) [t5, t6]

Inverter는 크게 두 가지 모드로 동작한다. 한번은 스위치 S2가 Off된 상태에서 S1이 On/Off를 반복하는 것이고, 다른 한번은 S1이 Off된 상태에서 S2가 On/Off를 반복하는 것이다. 본 논문에서는 첫 번째를 mode 1, 두 번째를 mode 2라 정하겠다.

그림 2, 그림 3에 각 mode별 전류흐름을 표시 하였다. 또한 mode 1에서 스위치 S1의 On/Off에 따른 주요 전류, 전압 형태를 그림 4에 그려 넣음으로써 이해를 돕고자 하였다.[5]

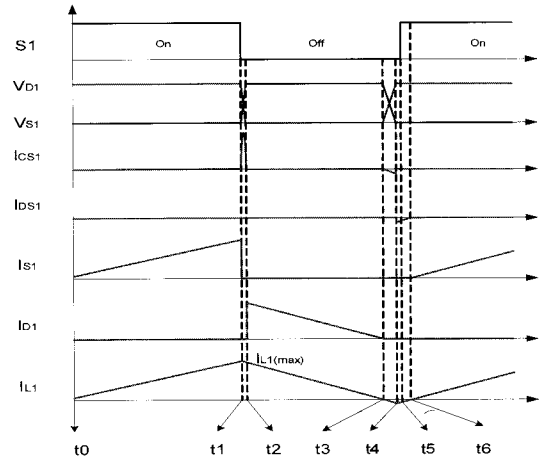


그림 4 인버터 스위치 동작 그래프
 Fig. 4 Inverter Switching Graph

- S1 : 스위치 S1의 Gate 전압
- V_{S1} : 스위치 S1의 Drain-Source 전압
- I_{S1} : 스위치 S1의 Drain전류
- V_{D1} : 다이오드 D1의 Anode-Cathode 전압
- I_{D1} : 다이오드 D1의 Anode전류
- I_{CS1} : 캐패시터 CS1에 흐르는 전류
- I_{DS1} : 다이오드 DS1에 흐르는 전류
- I_{L1} : L1에 흐르는 전류

(i) [t0, t1] Turn on state
 mode 1 : S1='On', D1='Off'

t0 이전부터 스위치 S1은 On되었다고 가정하면, L1에는 $I_{L1} = \frac{1}{L1} \int_{t0}^{t1} V_{L1} dt$ 의 전류가 증가하게 되고 일정 전류 (I_{L1max})에 도달하게 되면 t1인 순간에 스위치 S1은 Turn off된다.

(ii) [t1, t2] C_{S1} charging state

mode 1 : S1='On→Off', D1='Off→On'

순간적인 변화를 일으킬 수 없는 I_{L1}는 스위치 S1에서 C_{S1}로 경로를 변경하여 흐르게 된다. V_{CS1} = V_{S1}이므로 C_{S1}에 흐르는 전류는 $I_{CS1} = C_{S1} \frac{V_{S1}}{d} dt$ 만큼 흐르게 된다. 이 구간은 S1이 Turn off되고 D1은 Turn on되는 과도구간이다.

(iii) [t2, t3] Freewheeling state

mode 1 : S1='Off', D1='On'

t2부터 환류 다이오드 D1의 전압 V_{D1} 는 0V가 되고 C_{S1} 을 통해 정방향으로 흐르던 전류 I_{L1} 은 다이오드 D1을 통해 감소하면서 흐르게 된다. t3에서 $I_{L1}=0A$ 가 되고 C_{S1} 과 L1의 공진에 의해 역방향으로 전류가 흐르기 시작한다. ($I_{L1} < 0A$)

(iv) [t3, t4] Resonance state

mode 1 : S1='Off', D1='On'→'Off'

t3부터 전류 I_{L1} 은 스위치 S1과 병렬 연결되어 있는 C_{S1} 을 통해 역방향으로 흐르기 시작한다. 이때 스위치 S1의 드레인-소스전압이 낮아지고 다이오드 D1은 Turn off되는 과도구간이 형성되는데, V_{S1} 이 감소하는 기울기는 스위치 양단의 C_{S1} 의 값에 따라 달라진다. V_{CS1} 은 다음 식으로 표현된다.

$$V_{CS1}(t) = \frac{1}{C_{S1}} \int_{t3}^{t4} I_{CS1}(t) dt \quad (1)$$

$$(I_{CS1}(t) = I_{L1}(t), V_{S1}(t) = V_{CS1}(t))$$

식 (1)을 미분하면 다음과 같다.

$$\frac{d}{dt}(V_{CS1}(t)) = \frac{1}{C_{S1}} I_{CS1}(t4-t3) \quad (2)$$

따라서 C_{S1} 값이 너무 크면 V_{S1} 이 천천히 떨어지므로 이 구간이 길어지게 된다.

(v) [t4, t5] D_{S1} turn on state

mode 1 : S1='Off', D1='Off'

공진에 의해 역방향으로 흐르던 전류 I_{L1} 은 Resonance state 구간에서 C_{S1} 을 통해 흐르다가 C_{S1} 에 전하가 충전되면 C_{S1} 과 병렬 연결되어 있는 다이오드 D_{S1} 을 통해 흐르게 된다.

(vi) [t5, t6] Zero voltage turn on state

mode 1 : S1='On', D1='Off'

다이오드 D_{S1} 을 통해 역방향으로 흐르던 전류 I_{L1} 에 의해 스위치 양단전압 V_{S1} 은 0V($\approx 0.7V$)가 되고 이 구간에서 스위치 S1은 Turn on되면 Zero voltage switch turn on이 이루어진다. 이 구간에서 스위치의 Turn on이 이루어지기 위해서는 $V_{S1}=0V$ 가 되는 것을 Inverter 제어회로가 인식하여 스위치 Turn on gate 전압을 내주어야 한다. 이 부분에 대한 자세한 설명은 3.4에서 하겠다.

Zero voltage에서 Turn on이 이루어지는 구간 [t5, t6]이 형성되기 위해서는 C_{S1} charging state 구간이 필요하다. 이 구간은 회로내에 존재하는 L과 C의 과도 상태 응답(Under damping)에 의해 나타난 것이다. mode 1일 경우 입력전압 V_{DC} 에서 바라본 Inverter의 간략화 된 등가회로는 그림 5로 표현할 수 있다.[6] 일반적으로 C1는 C_{ds} 에 비해 매우 크고 기생 L_p 는 작은 값을 가진다. R_{on} , L1, C_{ds} 에 대한 직렬 등

가회로의 특성 근(λ)은 다음과 같이 표현할 수 있다.

$$\lambda = -\frac{R_{on}}{2L1} \pm \sqrt{\left(\frac{R_{on}}{2L1}\right)^2 - \frac{1}{L1C_{ds}}} \quad (3)$$

$\left(\frac{R_{on}}{2L1}\right)^2 < \frac{1}{L1C_{ds}}$ 면, 식 (3)은 Under damping 조건을 만족하게 된다. 따라서 제안된 Inverter의 L1, C1은 위의 식을 만족하도록 설계 되어야 ZVS turn on이 가능하다.

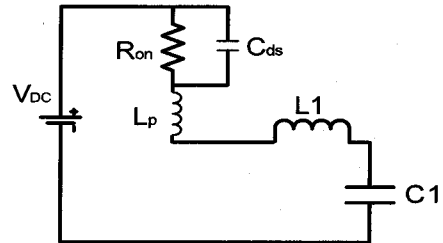


그림 5 간단화 된 스위치 등가 회로

Fig. 5 Simplified Equivalent Switch Circuit

3. ZVS를 위한 Inverter 제어

3.1 Inverter 제어기 원리

Inverter 제어회로는 그림 6과 같이 구성된다. 제어하기 위한 입력신호는 3개이다. S1 enable 신호는 High side switching 또는 Low side switching을 결정하는 mode 선택 신호로서 AND gate와 NOT gate를 통해 스위치의 gate 전압을 제어한다. V_{ZCD} 는 V_{ref} 와 비교된 후 3 state buffer를 통해 RS 래치의 Set 단자에 연결되어 스위치를 Turn on하는 역할을 담당한다. L1, L2의 2차 측에서 유기되는 $V_{Lsensing}$ 을 전압원으로 한 적분기의 출력 V_{CS} 는 V_{MULT} 와 비교된 후 RESET 단자에 입력되어 스위치를 Turn off하는 역할을 한다. Q와 \bar{Q} 의 출력에 연결되어 있는 Delay는 RS 래치의 입력 상태를 S='0', R='0'로 돌려놓아 현재의 Q값을 유지한 채 다음의 입력을 기다리게 하도록 한다. \bar{Q} 는 적분기의 TR base와 연결되어 V_{CS} 의 방전신호로 쓰인다.

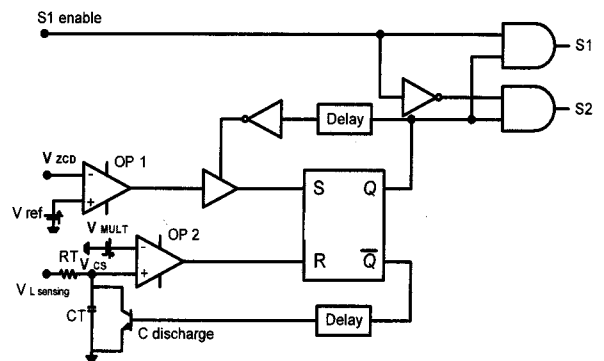


그림 6 제어기 블록 다이어그램

Fig. 6 Controller Block Diagram

3.2 제어기 동작 순서

Inverter 제어회로는 표 1의 Sequence를 따라 동작한다.(a → b → c → d → a) 스위치 Turn on 구간은 a와 d이고 Turn off 구간은 b와 c이다. 구간 b와 d는 Delay회로에 의해 생긴 구간으로 매우 짧은 시간동안 발생한다. 이 구간은 꼭 필요한 구간으로서 RS래치의 SET과 RESET단자 입력을 Low로 하여 Q를 이전과 같은 상태로 유지한 채 다음 입력을 기다리게 하는 역할을 한다.

표 1 제어기 논리 동작 순서도
Table 1 Logic Sequence of the Controller

Sequence	a	b	c	d	a	b	c	d	a
SET	0	0	0	1	0	0	0	1	0
RESET	0	1	0	0	0	1	0	0	0
Q	1	0	0	1	1	0	0	1	1

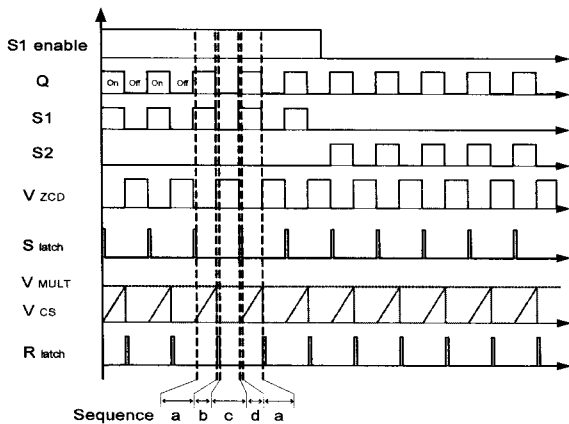


그림 7 제어기 동작 파형
Fig. 7 Operating Sequence of the Controller

3.3 제어기 동작 Sequence 설명

(i) [a] 구간 (S='0', R='0', Q='1')

초기에 Sequence a라고 가정하면, 스위치(S1 or S2)가 On되어 있는 [a]구간에서는 L1(L2)에 전류가 흐르므로 2차 측 전압에 의해 유기되는 전압을 적분하여 V_{CS} 와 같은 삼각파를 만들 수 있다. 상승전압 V_{CS} 는 V_{MULT} 인 기준전압보다 크게 되면 비교기 출력을 High로 출력하게 된다.

(ii) [b] 구간 (S='0', R='1', Q='0')

비교기(OP 2)에 의해 RESET단자에는 High입력이 들어 오게 되고 RS래치는 Reset되어 Q에서는 Low상태 출력을 나타낸다. 따라서 스위치(S1 or S2)는 Off된다. 원래 Low상태로 있던 C discharge신호는 Delay시간 후에 High가 입력되고 CT에 충전되었던 전압을 방전시켜 비교기(OP 2)의 출력을 다시 Low상태로 돌려놓는다.

(iii) [c] 구간 (S='0', R='0', Q='0')

스위치가 Off된 채 SET과 RESET단자 모두 Low상태를 유지한다.

(iv) [d] 구간 (S='1', R='0', Q='1')

High에서 Low상태로 변한 입력이 들어오는 V_{ZCD} 단자에 의해 비교기(OP 1)출력은 High상태가 된다. 이전에 Q와 NOT gate에 의해 Turn on되어 있던 3 state buffer를 통해 SET단자에는 High가 입력된다. Q는 High상태가 되어 스위치(S1 or S2)는 On되고 Delay된 Q에 의해 3 state buffer는 Turn off되어 Set단자 입력은 다시 Low상태로 변하고 현 상태(Q='high')를 유지한 채 다음 입력을 기다리게 된다.

3.4 영 전압 스위치 Turn on

Zero voltage에서 스위치의 Turn on을 위한 조건은 스위치 S1, S2의 드레인-소스전압 V_{S1} , V_{S2} 이 0V일 때 Turn on을 하는 것이다. 이를 위해 V_{S1} (mode 2 : V_{S2})이 V_{DC} 에서 0V로 떨어질 때 제어기가 인식하기 위한 sensing회로가 필요하다. 그래서 그림 8과 같이 회로를 구성하였다.

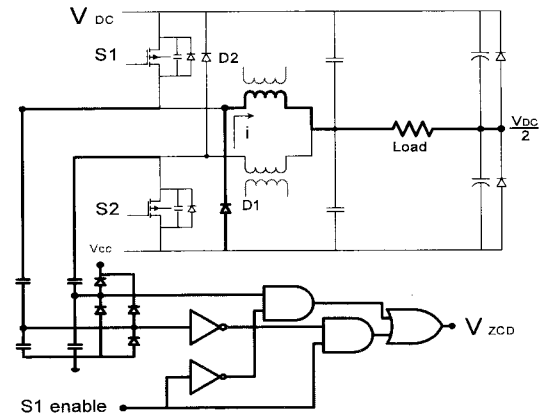


그림 8 영 전압 스위치 Turn on을 위한 검출 회로
Fig. 8 Sensing Circuit for Zero Voltage Switch Turn On

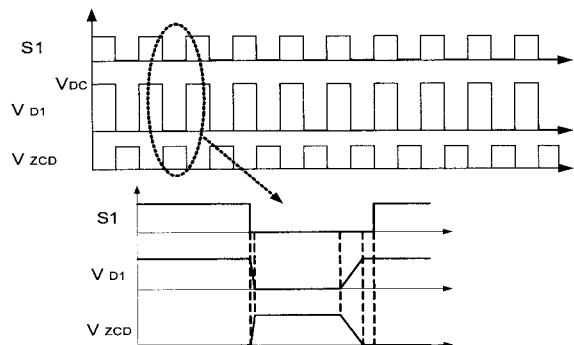


그림 9 스위치 Turn on 동작 파형
Fig. 9 Switch Turn On Waveforms

예를 들어 mode 1의 동작일 경우, 환류 다이오드 D1에 걸리는 전압을 캐패시터 2개로 전압분배 후 클리핑시켜

NOT, AND, OR gate를 이용 해 Zero voltage가 되는 시점을 제어기가 인식할 수 있도록 한다. mode 2일 경우는 V_{s2} 의 전압을 캐패시터를 이용, 전압 분배하여 AND, OR gate를 거쳐 Zero voltage switching을 위한 제어신호를 만들게 된다. 클리핑된 신호와 함께 AND gate에 입력신호로 사용되는 S1 enable신호는 mode 1, mode 2 각각의 상황일 경우에만 sensing되는 신호를 입력받기 위한 제어신호이다. 따라서 S1 enable은 S1의 게이트 신호와 동기 되어야 한다.

V_{ZCD} 는 제어기 Block diagram(그림 6)에서 볼 수 있듯이 이 비교기(OP 1)의 (-)입력에 들어가 V_{ref} 와 비교되기 때문에 V_{ZCD} 가 High에서 Low로 떨어지는 falling edge에서 RS 래치가 스위치를 Turn on하는 High신호를 출력하게 한다.

3.5 스위치 Turn off

스위치 Turn off를 위한 sensing회로는 그림 10과 같이 구성하였다. On상태로 되어있는 S1에 의해 L1에는 전류가 흐르기 시작하고 L1의 2차 측에는 전압 $V_{L1'}$ 이 유기된다. $V_{L1'}$ 을 전압원으로 R과 C를 이용한 적분기출력 V_{CS} ($= V_{CT}$)와 V_{MULT} 를 비교하여 $V_{CS} = V_{MULT}$ 가 되면 RS래치는 Reset되어 스위치를 Turn off한다. $V_{L\ sensing}$ 전압은 mode에 상관없이 L의 2차측 전압을 얻으면서 0V이상의 구형파를 만들기 위해 순방향으로 다이오드를 직렬연결 후 적분회로에 입력하였다.

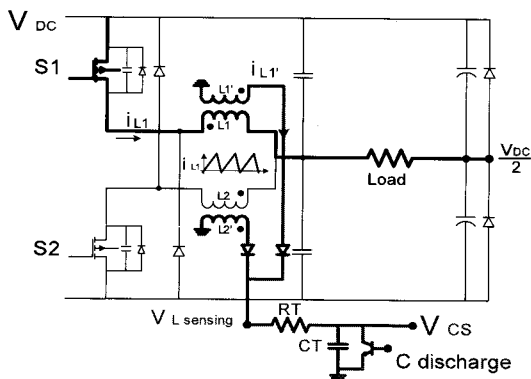


그림 10 스위치 Turn off를 위한 검출 회로
Fig. 10 Sensing Circuit for Switch Turn Off

제안한 제어 회로는 부하가 short인 상황에서도 스위치에 흐르는 전류를 일정전류 이하로 제한하므로 단락 보호회로를 추가할 필요가 없는 이점이 있다. Charge control algorithm을 이용한 이 회로는 RT과 CT의 값에 따라 스위치가 Turn on되는 시간(DT_s)이 달라지게 된다.[7] 따라서 RT와 CT의 오차는 매우 작아야 정확한 제어가 가능하다. $V_{L1'}$ 에 나타나는 전압은 다음과 같이 표현할 수 있다.

$$V_{L1'} = \sqrt{\frac{L1'}{L1}} V_{L1} \quad (4)$$

$V_{L1'}$ 을 전압원으로 하고 L1의 2차 측에서 바라본 등가회

로를 그리면 그림 11과 같다.

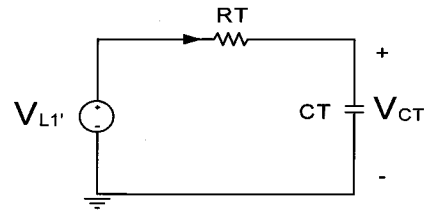


그림 11 적분회로
Fig. 11 The Integration Circuit

따라서 $V_{CT}(t)$ 는 다음 식으로 유도할 수 있다.

$$V_{CT}(t) = \sqrt{\frac{L1'}{L1}} V_{L1} (1 - e^{-\frac{t}{RT \cdot CT}}) \quad (5)$$

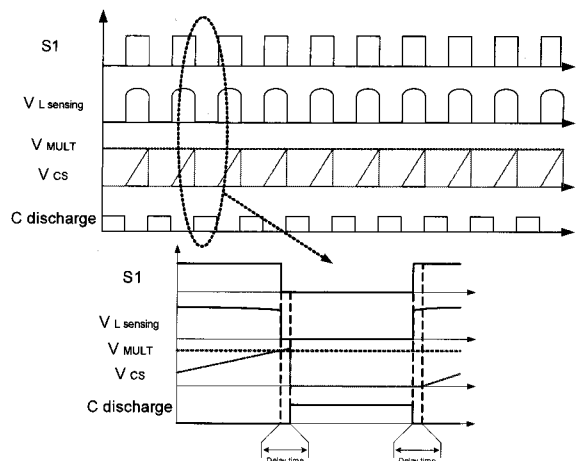


그림 12 스위치 Turn off 동작 파형
Fig. 12 Switch Turn Off Waveforms

$V_{CS}(= V_{CT}) \geq V_{MULT}$ 인 시점에 스위치는 Turn off되지만 Delay time후에 TR 방전 신호를 인가하여 CT에 쌓인 전하를 방전하고 다음 스위칭을 기다리게 된다.

4. 시뮬레이션 및 실험 결과

제안된 Inverter에 사용된 부하로 (주)삼립社-200W 세라믹 메탈 할라이드 램프를 사용하였다. 또한 Inverter 앞에 그림 13과 같이 능동 역률보상회로를 추가하여 400V의 DC 전압을 Inverter에 공급하였다. 램프의 정격은 표 2에 나타내었다.

표 2 200W-ecoCM 정격
Table 2 200W-ecoCM rated V, I, Power

정격 전압	정격 전류	정격 출력
130±15 V	1.6 A	200 W

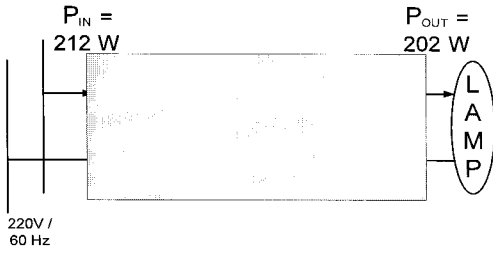


그림 13 능동 PFC를 추가한 Inverter

Fig. 13 Inverter system with Active Power Factor Correction.

부하정격에 맞도록 설계된 Inverter에 사용된 주요 소자 값은 다음과 같다.

- $L1, L2 = 240\mu\text{H}$,
- $L', L' = 5.9\mu\text{H}$,
- $C1, C2 = 220\text{nF}$,
- $CS1, CS2 = 1\text{nF}$,
- $RT = 30\text{k}\Omega, CT = 4.7\text{nF}$
- 스위치(S1, S2) = W26NM60 (ST社)

여기서 CS1, CS2는 스위치 내부 구조상 원래 가지고 있던 C_{ds} 에 C를 외부에 병렬 연결하여 측정된 값이다. 램프를 순수 저항성분($R_{Lamp}=72\ \Omega$)으로 등가화 하여 시뮬레이션 하였다.

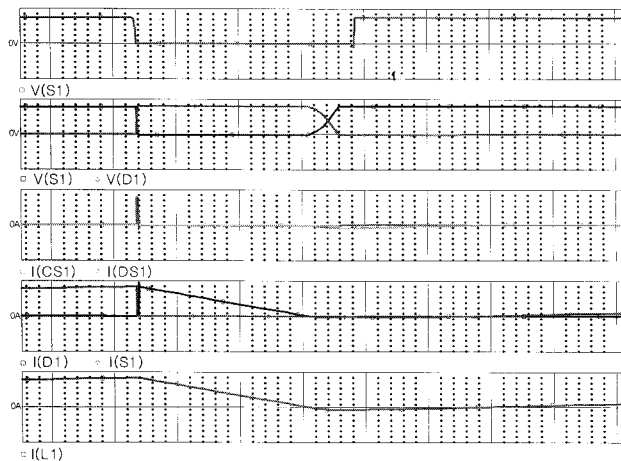


그림 14 Inverter 시뮬레이션 결과

Fig. 14 Simulation results of the Inverter

Inverter 제어기는 능동 PFC IC인 MC33262와 ATmega128, 그리고 TTL gate를 사용하여 제안된 알고리즘을 구현하였고 램프 점등을 위한 Ignition회로를 추가하여 램프를 점등하였다.

다음은 측정된 파형이다.

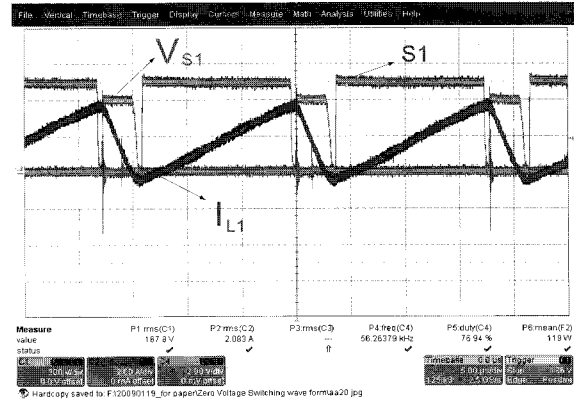


그림 15 L1전류, S1의 게이트 전압, S1의 DS간 전압

Fig. 15 Current of the L1, Gate voltage of the S1, Drain-Source voltage of the S1

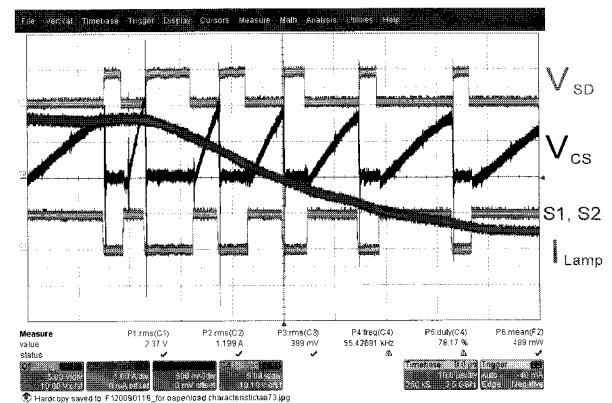


그림 16 램프전류와 제어기 파형

Fig. 16 Lamp Current and Controller Waveforms

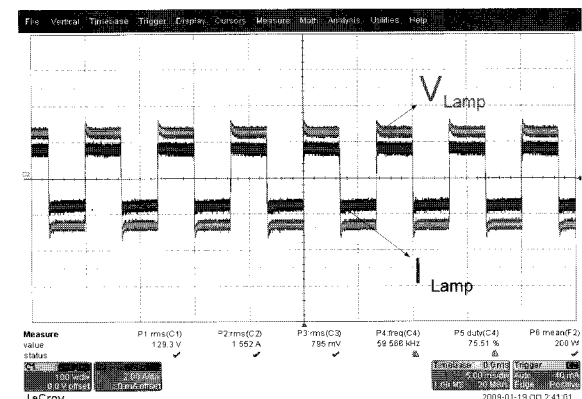


그림 17 램프 전압, 램프 전류

Fig. 17 Lamp Voltage and Lamp Current

제안된 Inverter는 50~60kHz의 고속 스위칭을 하지만 부하에는 150Hz의 저주파-구형파를 공급함으로써 세라믹 메탈 할라이드 램프의 가장 큰 단점인 음향공명 현상을 제거할 수 있었다.[8]

5. 결 론

Dual Buck Inverter 구조에서 새롭게 제안한 제어 알고리즘을 적용하여 Zero voltage switching을 구현하였다. 부하로는 200W 세라믹 메탈 할라이드 램프를 사용하였고 150Hz의 구형파 전압, 전류를 램프에 공급함으로써 음향공명현상을 제거하였다. 스위치는 50~60kHz의 주파수로 구동되고 Duty는 약 75~80%로 램프에 정격 전압, 전류를 공급한다. Zero voltage switching technique을 적용하여 스위칭 손실을 줄임으로서 고효율(95.2%)의 Dual Buck Inverter 시스템을 구현하였다

참 고 문 헌

- [1] Liu, K.-H., Lee, F.C.Y., "Zero-voltage switching technique in DC/DC converters", Power Electronics, IEEE Transactions on Volume 5, Issue 3, pp. 293 - 304, July 1990
- [2] Stanley, G.R., Bradshaw, K.M., "Precision DC-to-AC power conversion by optimization of the output current waveform-the half-bridge revisited", Power Electronics Specialists Conference, PESC '97, vol.2, pp. 993 - 999, June 1997
- [3] Jun Liu, Yangguang Yan, "A novel hysteresis current controlled dual buck half bridge inverter", Power Electronics Specialist Conference, PESC '03, vol.4, pp. 1615 - 1620, June 2003
- [4] Zan Wang, Lan Xiao, Yangguang Yan, "Simulation Study of Charge Controlled Half-cycle Modulated Dual Buck Half Bridge Inverter", Power Electronics Specialists Conference, PESC '06, pp. 1 - 4 June 2006
- [5] Zhuang Zuo, Dianguo Xu, Xiangjun Zhang, Hankui Liu, "Design of a Novel Low-Frequency Square-Wave Digital Electronic Ballast for HID Lamps", Power Electronics Specialists Conference, PESC 2007, pp. 3112 - 3116, June 2007
- [6] Nassif, S.R., Booth, R.V., "A Simple MOSFET Model Suitable for Fast Timing Analysis", ICICDT '07, IEEE International Conference on May, pp. 1 - 6, Jun 2007
- [7] Tang, W., Lee, F.C., Ridley, R.B., Cohen, I., "Charge control: modeling, analysis, and design", Power Electronics, IEEE Transactions on Vol 8, pp. 396 - 403, Oct 1993
- [8] Miaosen Shen, Zhaoming Qian, Peng, F.Z., "A novel two-stage acoustic resonance free electronic ballast for HID lamps", 37th IAS Annual Meeting, Conference Record of the Vol 3, pp. 1869 - 1874, Oct 2002

저 자 소 개



박 종 연 (朴 鐘 演)

1951년 2월 23일생. 1973년 고려대 전기공학과 졸업. 1990년 경북대 대학원 졸업(석사). 1984년 경북대 대학원 졸업(박사). 1977~1984년 울산공대 조교수, 부교수. 1984년~현재 강원대 전기전자 정보통신공학부 교수
Tel : 033-250-6292
Fax : 033-241-3775
E-mail : cypark@kangwon.ac.kr



임 기 승 (林 起 勝)

1982년 9월 13일생. 2008년 강원대학교 전기전자정보통신공학부 전기전자 전공 졸업. 2008년~현재 동 대학원 전기전자공학과 석사과정
Tel : 010-3709-3304
Fax : 033-241-3775
E-mail : kjk2379@naver.com



신 동 석 (申 東 碩)

1985년 2월 22일생. 2007년 강원대학교 전기전자정보통신공학부 전기전자 전공 졸업. 2007년~현재 동 대학원 전기전자공학과 석사과정
Tel : 010-4177-1415
Fax : 033-241-3775
E-mail : lovevirus222@nate.com



최 현 희 (崔 賢 熙)

1982년 5월 23일생. 2008년 강원대학교 전기전자정보통신공학부 전기전자 전공 졸업. 2008년~현재 동 대학원 전기전자공학과 석사과정
Tel : 010-3802-0523
Fax : 033-241-3775
E-mail : love2mani@naver.com