

동적전압보상기의 전압제어를 위한 PLL 방식의 개선

논문
58-5-11

Improvement of PLL Method for Voltage Control of Dynamic Voltage Restorer

김병섭* · 최종우†
(Byong-Seob Kim · Jong-Woo Choi)

Abstract – Dynamic voltage restorer (DVR) is now more preferable enhancement than other power quality enhancement in industry to reduce the impact of voltage faults, especially voltage sags to sensitive loads. The main controllers for DVR consists of PLL(phase locked loop), compensation voltage calculator and voltage compensator. PLL detects the voltage faults and phase. Compensation voltage calculator calculates the reference voltage from the source voltage and phase. With calculated compensation voltage from PLL, voltage compensator restores the source voltage. If PLL detect ideal phase, compensation voltage calculator calculates ideal compensation voltage. Therefore, PLL for DVR is very important.

This paper proposes the new method of PLL in DVR. First, the power circuit of DVR system is analyzed in order to compensate the voltage sags. Based on the analysis, new PLL for improving transient response of DVR is proposed. The proposed method uses band rejection filter (BRF) at q-axis in synchronous frame. In order to calculate compensation voltage in commercial instruments, the PQR theory is used. Proposed PLL method is demonstrated through simulation using Matlab-Simulink and experiment, and by checking load voltage, confirms operation of the DVR

Key Words : DVR(Dynamic Voltage Restorer), PLL(Phase Locked Loop), PQ theory, Voltage controller, Voltage sag, Voltage swell.

1. 서 론

산업의 발달로 인하여 전원에 민감한 부하가 늘어나면서 전원에 대한 품질의 의미가 대두되었고, 전력품질개선을 위한 여러 종류의 기기들이 개발되었다. 그 중에서 가격대 성능비가 우수하다고 평가된 동적전압보상기(DVR, Dynamic Voltage Restorer)는 전압보상을 주목적으로 만들어졌으며 그 연구가 계속 진행되고 있다.[1-4]

동적전압보상기의 보상전압계산에는 위상정보가 필수적이며, 위상정보를 구하기 위하여 위상고정루프(PLL, Phase Locked Loop)를 사용한다. PLL은 여러 분야에서 사용하고 있으며 또한 다양한 방식이 개발되어 있다. 그 중 기존방식인 동기좌표계 PLL방법은 위상뿐만 아니라 주파수, 전압의 크기를 구할 수 있으므로 매우 효과적이다. 하지만 전원전압의 사고에 의해 정상분 성분과 역상분 성분이 함께 존재하는 경우, 역상분의 고려 없는 동기좌표계 PLL방식에 여러가지 문제점이 발견되었다. 개선방안으로 전원전압을 정상분과 역상분으로 나누어 검출하고 정상분 성분으로 동기좌표계 PLL방식을 적용하는 노력이 있었다.[1,3,5] 이에 대

한 대표적인 연구는 정상분 검출기를 이용한 동기좌표계 PLL이 있다.[1-50p] 하지만 전원전압의 크기 변화만 있을 경우 사고시작시점과 사고복구시점에서 심한 변동이 발생하는 문제가 있다. 그러므로, 평행사고시의 동기좌표계PLL 방법의 성능과 불평행사고시의 정상분 동기좌표계PLL 방법을 적용하는 장점을 둘 다 만족하는 방식이 필요로 한다.

제안한 위상고정루프방식은 평행사고와 불평행사고에 대해 기존의 동기좌표계 PLL를 개선하였고 이렇게 구한 위상각으로 다양한 전원사고에 대해 모의실험과 실험을 행하였다. 마지막으로 동적전압보상기가 사고전원에 보상전원이 더해져 부하에 전압변동이 없는 일정한 전원을 가짐을 모의실험과 실험을 통하여 검증하였다.

2. 동적전압보상기

동적전압보상기의 구성은 그림 1과 같으며, 제어부분은 크게 3부분으로 나누어 진다. 전원의 정보를 측정하는 위상고정루프와 전원의 위상과 전원전압으로 지령보상전압을 계산하는 부분 그리고 보상전압이 지령보상전압을 잘 추종하도록 제어하는 전압제어기부분으로 나눌 수 있다. 전압제어기의 출력은 인버터의 전압지령으로 사용하여 인버터전압 발생 후 LC필터를 통과 후 결합변압기를 사용하여 전원전압과 더해져서 전압사고의 영향이 없는 부하전압이 된다.

* 정회원 : 경북대 전기공학과 석사졸업

† 교신저자, 정회원 : 경북대 전자전기컴퓨터학부 부교수

E-mail: jwchoi@ee.knu.ac.kr

접수일자 : 2008년 2월 25일

최종완료 : 2009년 3월 13일

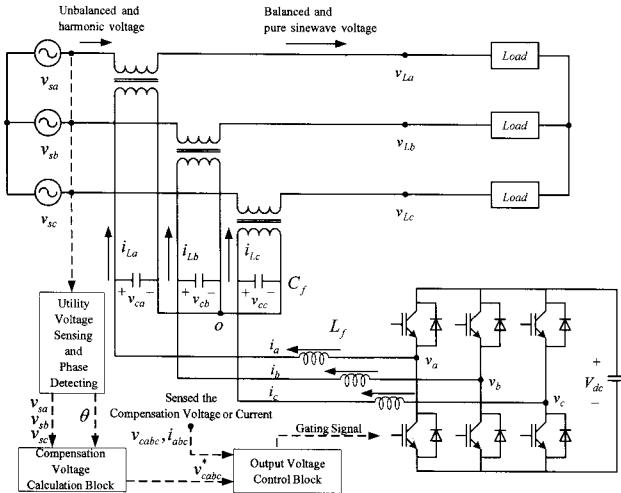


그림 1 동적전압보상기 구성도

Fig. 1 DVR system.

2.1 위상고정루프 (Phase locked loop)

일반적으로 PLL은 위상의 정보만 구한다. 하지만 다양한 용용분야에서는 위상뿐 아니라 전원의 크기, 주파수도 필요하다. 동기좌표계 PLL은 위상, 크기, 주파수를 구할 수 있는 대표적인 PLL방식의 하나로 현재 많이 사용되고 있다.

2.1.1 동기 좌표계 위상고정루프 (Synchronous frame PLL)

이상적인 3상 전원의 식은 아래의 식 (1)과 같다.

$$\begin{aligned} e_a &= E \cos(\theta^*) = E \cos(\omega t) \\ e_b &= E \cos(\theta^* - \frac{2\pi}{3}) = E \cos(\omega t - \frac{2\pi}{3}) \\ e_c &= E \cos(\theta^* + \frac{2\pi}{3}) = E \cos(\omega t + \frac{2\pi}{3}) \end{aligned} \quad (1)$$

식 (1)을 실제 전원전압의 위상각인 실제위상각(θ^*)으로 동기좌표계로 변환하면 식(2)와 같다.

$$\begin{aligned} e_d^e &= E \\ e_q^e &= 0 \end{aligned} \quad (2)$$

제어기가 검출한 위상각이자 동기좌표계에서 좌표축을 회전이동 하는 각을 제어위상각(θ)이라 가정하면, 제어위상각으로 변환된 동기좌표계 q축 전압은

$$e_q^e = E \sin(\theta^* - \theta) \quad (3)$$

이 되고, 각 오차가 작은 경우에는

$$e_q^e \approx E(\theta^* - \theta) \quad (4)$$

가 된다. 그러므로 동기 좌표계 q축 전압을 영이 되도록 제어위상각을 수정해 나가면 실제위상각에 제어위상각을 일치시킬 수 있다.

위의 설명을 블록도로 표현하면 그림 2와 같다.

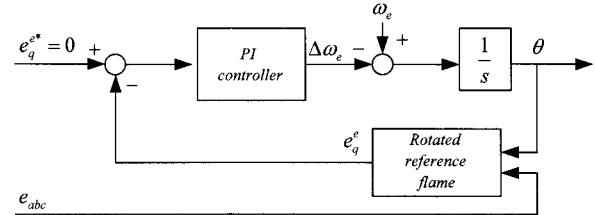


그림 2 동기좌표계 위상고정루프

Fig. 2 Synchronous frame PLL.

불평형 전원이 발생한 경우 3상 불평형전원은 2개의 평형된 3상의 전원으로 나눌 수 있으며 식은 아래와 같다.

$$\begin{bmatrix} E_a \\ E_b \\ E_c \end{bmatrix} = E_p \begin{bmatrix} \cos(\theta^* + \theta_p) \\ \cos(\theta^* - \frac{2\pi}{3} + \theta_p) \\ \cos(\theta^* + \frac{2\pi}{3} + \theta_p) \end{bmatrix} + E_n \begin{bmatrix} \cos(\theta^* + \theta_n) \\ \cos(\theta^* + \frac{2\pi}{3} + \theta_n) \\ \cos(\theta^* - \frac{2\pi}{3} + \theta_n) \end{bmatrix} \quad (5)$$

전력품질에서 전원은 정상분, 역상분, 고조파성분등으로 나눌 수 있으며 위의 식은 고조파성분을 포함하지 않은 식이다. 여기서 첨자 p와 n은 각각 정상분 변수와 역상분 변수를 의미하며 정상분은 전원사고가 발생하지 않은 상태와 같이 반시계 방향으로 회전하며 반대로 역상분은 시계방향으로 회전하여 동기좌표계로 좌표변환하면 정상분은 직류성분이 되며 역상분은 2배의 위상각으로 회전하는 교류성분으로 나누어진다. 그리고 여기서 E_p 와 E_n 은 정상분전압 및 역상분전압의 크기를 의미하며 θ_p 와 θ_n 은 각각 정상분과 역상분의 초기위상각을 의미한다. 정상분과 역상분의 초기위상각 θ_p 와 θ_n 는 정상분과 역상분의 위상차를 표현하는데 사용된다. 그러므로, 일반적으로 θ_p 를 '0'으로 두는 경우가 많고, 본 논문에서도 θ_p 를 '0'으로 둔다. 실제위상각은 정상분 a상 상전압이 최대가 되는 지점을 0° 로 정의하고 위수식에서 $\theta^* + \theta_p$ 이 된다. 만약, θ_p , '0'이라면 실제위상각은 θ^* 가 된다. 평행사고의 경우 정상분 전원의 크기가 변화하지만 위상은 변하지 않는다.

여러 분야에서 사용하고 있는 동기좌표계 위상고정루프는 평형 전원일 경우 정상분 전압만 존재하므로 큰 문제가 없으나, 계통의 전압이 불평형 전원일 경우 역상분 전압이 존재하여 역상분성분에 의하여 위상의 변화가 나타나 위상검출에 어려움이 있다.

2.1.2 정상분 동기좌표계 위상고정루프 (Positive sequence synchronous frame PLL)[1-50p]

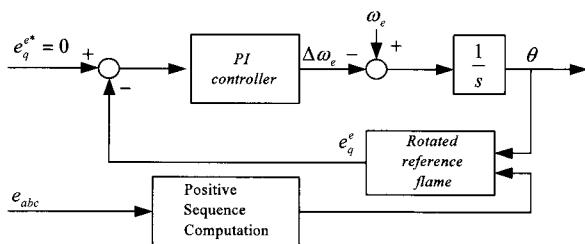


그림 3 정상분 동기좌표계 위상고정루프

Fig. 3 Positive sequence synchronous frame PLL.

그림 3는 정상분 동기좌표계 PLL로서 정상분의 위상을 검출하여 동기좌표계상에서 위상을 구하는 방법이다. 정상분 성분 계산은 대칭좌표법을 사용하며 아래의 식(6)와 같다. 이 식에서 허수의 부분을 APF(All Pass Filter)로 구현한다. 그러므로 불평형전원일 경우 정상상태에서의 특성은 우수하지만 평형전원시에 사고시점과 복구시점에서 APF의 시지연에 의한 과도상태가 발생하고 정상분성분 계산부의 구현이 복잡하다는 단점이 있다.

$$\begin{bmatrix} E_{pa} \\ E_{pb} \\ E_{pc} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & a & a^2 \\ a^2 & 1 & a \\ a & a^2 & 1 \end{bmatrix} \begin{bmatrix} E_a \\ E_b \\ E_c \end{bmatrix} = \begin{bmatrix} \frac{1}{2}E_a + \frac{j}{2\sqrt{3}}(E_b - E_c) \\ -(E_{pa} + E_{pc}) \\ \frac{1}{2}E_c + \frac{j}{2\sqrt{3}}(E_a - E_b) \end{bmatrix} \quad (6)$$

$$a = \exp(j \frac{2\pi}{3})$$

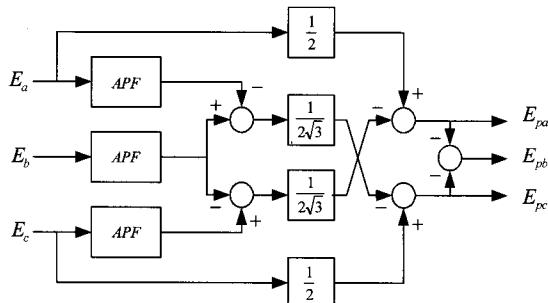


그림 4 정상분 성분 계산부

Fig. 4 Positive sequence computation.

2.1.3 제안한 위상고정루프 (Proposed synchronous frame PLL)

동기좌표계 위상고정루프는 평형사고시에 위상의 변화가 없어 우수한 성능을 나타내지만 불평형사고시 정상상태에서 역상분성분에 의해 2배의 전원주파수 성분이 생겨난다. 그리고, 정상분 동기좌표계 위상고정루프는 불평형사고시 역상분이 제거된 상태이므로 정상상태에서의 오차는 없지만 평형사고시에 사고시점과 사고복구 시점에서 과도상태가 발생한다. 그러므로 평형사고시와 불평형사고시에서 기존 방식들을 특성을 모두 만족하는 위상고정루프가 필요하다.

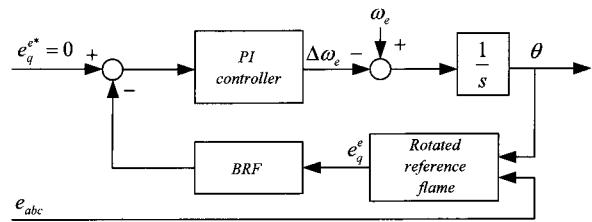


그림 5 제안한 위상고정루프

Fig. 5 Proposed phase locked loop.

그림 5는 제안한 위상고정루프이다. 동기좌표계 q축이 위상의 정보를 가지고 있으므로 q축이 외란에 둔감하게 조정하기 위해 대역제거필터(BRF, Band Rejection Filter)을 사용하였고 고차의 BRF를 사용하게 되면 위상검출의 제어기의 차수가 증가하여 시스템의 불안정을 가져올 수 있어 1차의 BRF를 사용하였으며 식은 아래와 같다.

$$T(s) = \frac{s^2 + \omega_{c1}\omega_{c2}}{s^2 + (\omega_{c2} - \omega_{c1})s + \omega_{c1}\omega_{c2}} \quad (7)$$

특히 불평형사고시 전원주파수의 2배에 해당하는 성분이 발생하게 하므로 대역제거필터의 차단주파수를 2배의 전원주파수로 설정하고 대역폭(Bandwidth)은 80Hz로 설정하여 불평형사고시의 특성을 보완하였고 그림 4에서 APF의 차단주파수가 전원주파수와 동일한데 비해 전원주파수의 2배의 차단주파수를 가지므로 시간지연을 줄여 들수 있다. 그리고 평형사고시에는 동작하지 않으므로 아무런 변화가 없다. 그리고 구현함에 있어 정상분 위상고정루프 보다 간단하며 기존의 동기좌표계 위상고정루프에는 대역제거필터를 추가하면 된다. 부가적으로 BRF의 대역폭(Bandwidth)을 적당히 크게 설정하면 미세하지만 3차 고조파 노이즈를 줄여주는 효과를 가질수 있다.

2.2 PQR 이론을 이용한 보상전압 계산 (Calculation of compensation voltage using the PQR theory)[1-68p,5,9]

사고시에 전원이 사고 전의 전원과 동일하게 동작하기 위하여 사고시에 보상 전압을 생성하여 더해주어야 한다. 이를 생성하기 위해서 일단은 보상전압을 계산하는데 계산 방법에는 여러 가지 이론들이 있으나 전력이론 중에 그림 6에서 보여주는 PQR이론을 사용하였다. 이 PQR 이론은 가장 널리 보편화 되어 있으며 실제 DVR, UPS 그리고 UPQC 등 제품으로 출시된 전력품질 보상기기에서 가장 많이 사용하고 이론이다.

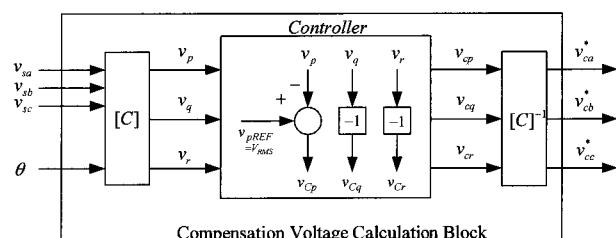


그림 6 PQR 이론을 이용한 보상전압 계산

Fig. 6 Calculate compensation voltage using the PQR theory.

그림 6에서 $[C]$ 와 $[C]^{-1}$ 은 PQR이론의 transform(좌표변환)이다. PQR이론에서 p축성분은 기준전압(전원사고없는 경우의 전원전압)과 같은 방향을 갖는 검출전압 공간벡터의 회전성분이며 q축성분은 기준전압 공간벡터보다 90° 도 앞서는 검출전압 공간벡터의 회전성분이고 r축성분은 검출전압 공간벡터의 영상 성분을 의미한다. 여기서, p축과 q축성분의 직류값은 불평형전압에서의 정상분 전압에 의한 것이며 교류성분은 불평형이나 고조파 성분에 기인한 것이므로 q축과 r축은 검출값을 -1로 곱하여 지령을 만들고 p축은 전원의 출력 지령값(v_{pREF})에서 검출한 값을 빼어 지령을 만든다. 그러므로, Controller는 PQR이론에 근거하여 그림 6과 같이 설계되었다.[2,5,6,9]

2.3 보상전압제어기 (Compensation voltage controller)[1-69p,9]

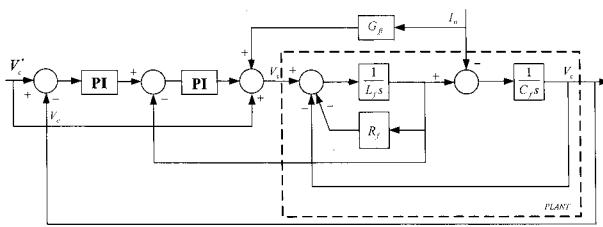


그림 7 폐루프 전압제어기

Fig. 7 Closed loop voltage controller.

그림 7은 폐루프(Closed loop) 형태의 전압제어기이다. 이 형태는 커패시터 전압과 전류를 측정하고 피드백(Feedback)하여 각각 PI제어를 함으로써 과도상태를 개선하였다. 폐루프 방식은 다른 전압제어기에 비해 측정해야 할 부분이 상대적으로 많아 경제적으로 효율적이지 않다. 하지만 다른 전압제어방식에 비해 안정적인 과도상태의 성능은 가지게 된다. 본 논문은 그림 7의 폐루프방식의 전압제어기를 사용하여 모의실험을 하였다.

3. 모의실험 결과

모의실험은 실제실험과 동일한 표 1의 동적전압보상기를 대상으로 하였으며, 널리 사용되는 Matlab/Simulink로 구현되었다. 사용된 인버터 출력 LC필터의 주파수는 기본 주파수에 13배의 크기로 설정하였으며 약1kHz의 주파수대역을 가진다. 여기서 인덕턴스와 커패시턴스는 인버터출력전류와 커패시터의 용량과 부피를 고려하여 설정하여야 한다.

그림 8은 전체 실험 구성도이다. 실험장치는 크게 제어부과 인버터 전력회로부 그리고 필터부분으로 구분된다. 제어부분은 DSP(TMS320F2812)를 사용하였으며 인버터 전력회로부는 정격전압 600[V], 정격전류 30[A]인 IPM을 사용하였다. DSP를 사용하여 매 $100\mu s$ 마다 제어를 수행하고 PWM파를 발생시켜 동적전압보상기를 구동하도록 구성하였다.

표 1 플랜트의 제원

Table 1 Parameters of plant.

필터 커패시턴스 용량	240uF
변압기 내부 저항	0.5Ω
변압기 변압비	1:1
부하 저항	85Ω

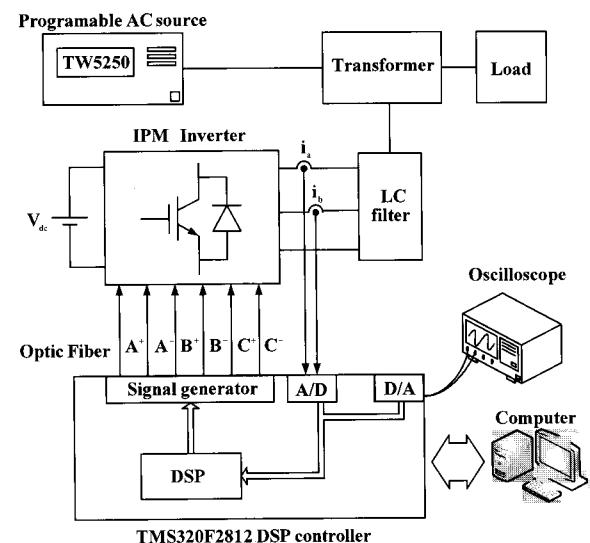


그림 8 실험장치 구성도

Fig. 8 Experimental system setup.

3.1 위상고정루프의 모의 실험

사고 형태에 따라 위상고정루프의 성능이 달라진다. 표 2에서와 같이 불평형사고, 평형사고 그리고 영상분이 있는 평형사고로 모의 실험하였으며 사고는 0.1초에 발생하여 0.1485초에 복구된다. 참고로 불평형 지수(UF)와 불평형 크기지수(MF)는 각각 다음과 같이 정의된다.

$$\frac{E_n}{E_p} = |UF| \angle \phi_{UF}, \frac{E_p}{E_{rate}} = |MF| \angle \phi_{MF} \quad (8)$$

E_p : 정상분전압 E_n : 역상분전압 E_{rate} : 정격전압

표 2 모의 실험 사고 형태

Table 2 Voltage faults at simulation.

불평형사고	MF=83.5% UF=20%
평형사고	50% sag
영상분 불평형사고	B상 50% sag, +15도 C상 50% sag, -15도

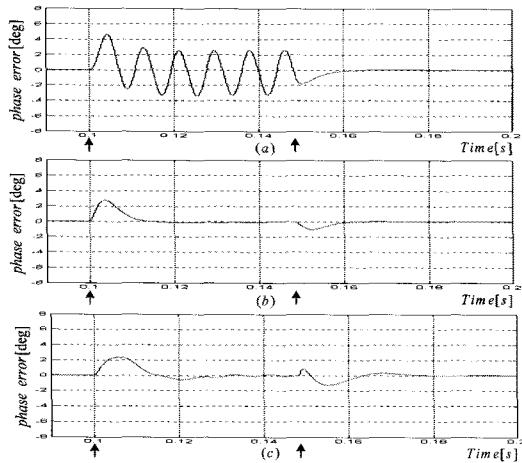


그림 9 불평형사고시의 위상오차

- (a) 동기좌표계 PLL
- (b) 정상분 동기좌표계 PLL
- (c) BRF 동기좌표계 PLL

Fig. 9 Phase error at unbalanced voltage source.

- (a) Synchronous flame PLL.
- (b) Positive sequence synchronous flame PLL.
- (c) BRF synchronous flame PLL.

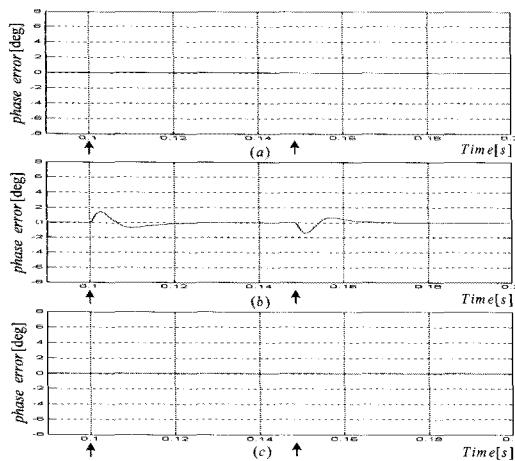


그림 10 평형사고시의 위상오차

- (a) 동기좌표계 PLL
- (b) 정상분 동기좌표계 PLL
- (c) BRF 동기좌표계 PLL

Fig. 10 Phase error at balanced voltage source.

- (a) Synchronous flame PLL.
- (b) Positive sequence synchronous flame PLL.
- (c) BRF synchronous flame PLL.

그림 9은 불평형사고에서 위상각오차를 나타내었다. 여기서 기존의 동기좌표계 PLL은 역상분 성분의 의해 2배의 전원주파수에 해당하는 오차를 가지게 된다. 그리고 정상분성분 추출하여 동기좌표계로 구한 위상각에서는 위상오차는 사고시점과 사고복구시점에서 과도상태가 나타나며 사고 정상상태에서는 위상오차는 존재하지 않는다. 마지막으로 제안한 방식인 BRF을 사용하여 동기좌표계 PLL에서 구한 위상에서는 사고시점과 복구시점에서 최고치값들이 비교적 작게 나타났으며, 또한 사고시의 정상상태에서 오차는 발생하

지만 0.5° 이하의 흔들림으로 무시할 수 있다. 그러므로 불평형사고시의 제안한 방식이 정상분 동기좌표계 PLL의 성능과 비교적 비슷하게 나타났고 동기좌표계PLL에 비하여도 우수한 성능을 보였다.

그림 10과 같이 평형사고시에는 동기좌표계를 통한 PLL과 제안한 BRF를 이용한 동기좌표계 PLL은 과도상태에서 변동 없는 위상을 구할 수 있다. 그러므로 가장 좋은 성능을 가지게 된다. 하지만, 정상분성분을 추출하여 동기좌표계에서 구한 위상은 사고시점과 사고복구시점에서 과도상태를 보인다. 이러한 이유는 정상분 계산부에서 전역통과필터(APF)을 사용하여 구성함으로써 정상분 계산이 다소 지연이 발생하기 때문이다. 그래서 제안한 방식인 BRF를 이용한 동기좌표계 PLL은 평형사고시 성능이 우수함을 보였다.

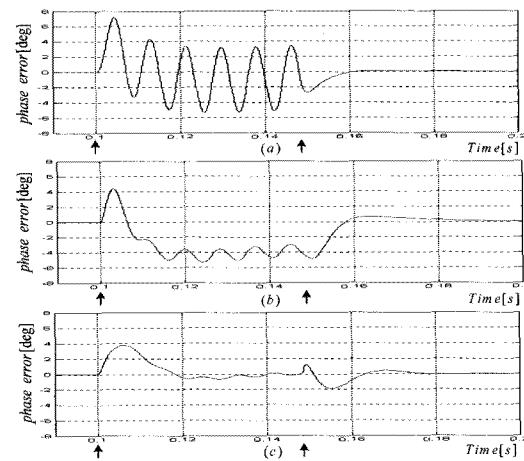


그림 11 불평형사고 및 영상분 있는 사고시의 위상오차

- (a) 동기좌표계 PLL
- (b) 정상분 동기좌표계 PLL
- (c) BRF 동기좌표계 PLL

Fig. 11 Phase error at unbalanced and zero sequence voltage source.

- (a) Synchronous flame PLL.
- (b) Positive sequence synchronous flame PLL.
- (c) BRF synchronous flame PLL.

그림 11은 B상 50% sag 와 $+15^\circ$ 위상부가, C상 50% sag 와 -15° 위상부가시의 위상오차를 나타낸다. 동기좌표계를 이용한 PLL은 불평형사고일 경우 성능이 좋지 못함을 언급하였다. 그림 9의 사고에서도 불평형사고시 성능이 매우 좋지 않음을 확인할 수 있다. 정상분성분 추출 후 동기좌표계를 이용한 PLL은 과도상태에의 오차의 변동이 생기고 또한 사고정상상태에서 옵셋을 가지면서 주기적인 오차가 발생한다. 이러한 이유는 정상분성분을 추출하는 부분이 실제 3상 3선식에서만 정의되어 3상 4선식의 시스템에서 영상분이 있는 경우에는 사용하지 못하는 단점을 가진다. 하지만, 제안한 BRF를 이용한 동기좌표계 PLL은 3상 4선식에서도 활용이 가능하며 기존 방식에 비해 제어 성능이 효과적이라 할 수 있다.

결과적으로 제안한 방식은 평형사고시의 동기좌표계를 이용한 PLL의 성능과 불평형사고시의 정상분검출에 의한 동기좌표계를 이용한 PLL의 성능을 적절히 결충한 방식으로

써 다양한 사고 조건에서 일정하게 좋은 성능을 가짐을 모의 실험으로 확인하였다.

3.2 동적전압보상기의 모의실험 결과

여러 사고에 대해 제안한 방식의 위상고정루프를 사용하여 보상전압을 계산하고 전원단 전압과 더함으로써 크기변동 없는 부하 전압을 확인하여 동적전압보상기의 보상전압이 제어됨을 보이고자 모의 실험을 하였다. 사고는 0.1초에 발생하여 0.1485초에 사고복구된다.

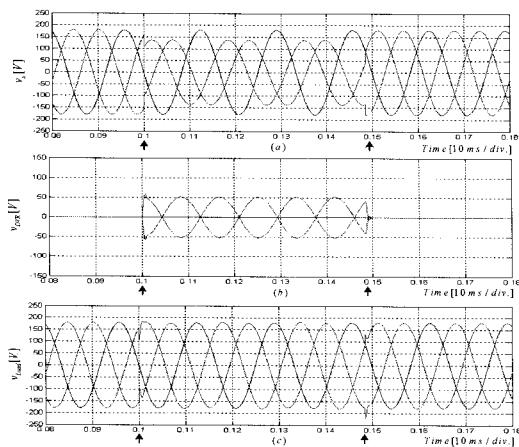


그림 12 불평형사고시의 보상 파형

- (a) 사고 전압
- (b) 계산된 보상 전압
- (c) 보상된 부하 전압

Fig. 12 Compensation voltage waveform at unbalanced source voltage.
(a) Unbalanced source voltage.
(b) Calculated compensation voltage.
(c) Compensated load voltage.

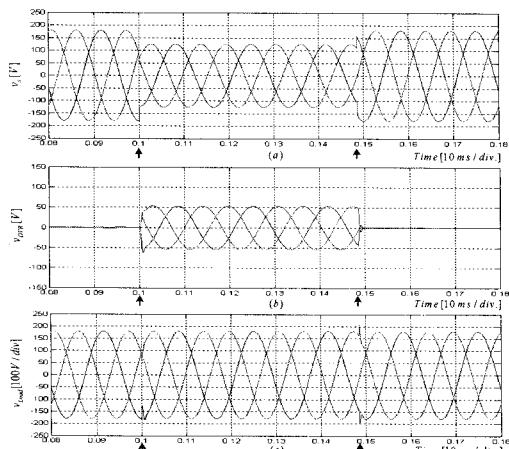


그림 13 평형사고시의 보상 파형

- (a) 사고 전압
- (b) 계산된 보상 전압
- (c) 보상된 부하 전압

Fig. 13 Compensation voltage waveform at balanced source voltage.
(a) Unbalanced source voltage.
(b) Calculated compensation voltage.
(c) Compensated load voltage.

그림 12와 13에서 평행사고와 불평행사고에 대해 보상전압을 부하에 더함으로써 사고전과 같은 일정한 부하전압을 유지할 수 있음을 보였다. 이 외의 다른 형태의 사고에 대해서도 같은 원리로 보상되어진다.

4. 실험 결과

실험은 모의실험과 같은 조건에서 이루어 졌으며 전원의 사고발생은 TW5250(Programmable AC source)을 사용하여 주기적으로 사고 발생시켜 실험하였다. 그리고 모의실험에서는 전원의 실제 위상을 알 수 있으나 실험에서는 실제 위상을 알 수 없으므로 모의실험에서와 같이 위상오차나 보상전압계산오차를 표시할 수 없다. 또한 B상,C상 50% sag 및 B상 15도, C상 -15도 위상부가 사고는 TW5250에서 구현의 제약이 있어 실험하지 못하였다.

4.1 위상고정루프의 실험 결과

모의실험에서 실제 위상각정보를 바탕으로 위상오차를 통해 성능을 평가하였으나 실제 실험에서는 실제 위상각정보를 구하는 것은 불가능하다. 그러므로 위상각의 정보가 포함된 동기좌표계 q축 전압을 관찰함으로써 성능을 평가하였다. 그림 14와 15에서 20ms 가 지난 시점에서 사고가 발생하여 모의 실험과 같이 0.0485초 동안 지속된다.

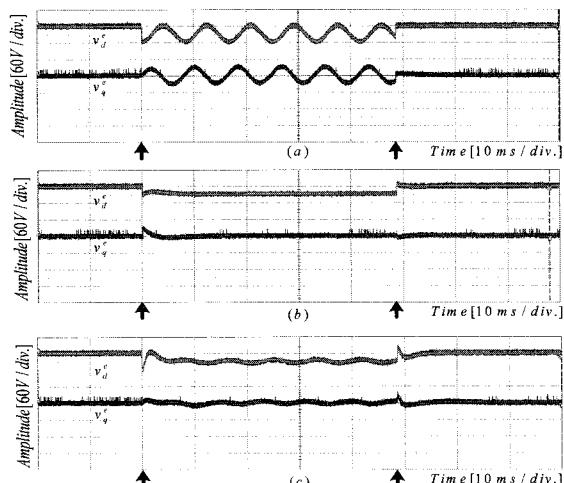


그림 14 불평형사고시의 dq전압 파형

- (a) 동기좌표계 PLL
- (b) 정상분 동기좌표계 PLL
- (c) BRF 동기좌표계 PLL

Fig. 14 dq voltage waveform(unbalanced source voltage).
(a) Synchronous flame PLL.
(b) Positive sequence synchronous flame PLL.
(c) BRF synchronous flame PLL.

그림 14에서 불평형사고에서의 동기좌표계PLL에서는 전원주파수의 2배의 성분이 나타난다. 그리고 정상분추출 동기좌표계 PLL은 사고구간에서는 오차가 거의 없으나 사고시점과 사고복구시점에서 약간의 과도상태가 나타난다. 제안된 방식은 그림 15에서와 같이 평행사고시에는 정상분동

기좌표계 PLL은 사고시점과 복구시점에서 과도 상태가 발생하지만 제안한 방식과 동기좌표계PLL 경우에 q축성분은 변화가 없음을 확인할 수 있다.

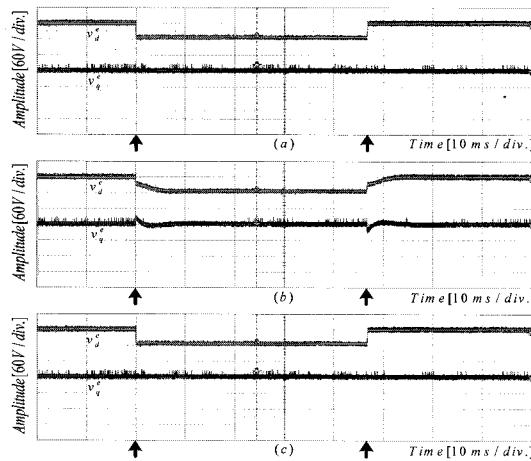


그림 15 평형사고시의 dq전압 파형

- (a) 동기좌표계 PLL
- (b) 정상분 동기좌표계 PLL
- (c) BRF 동기좌표계 PLL

Fig. 15 dq voltage waveform(balanced source voltage).

- (a) Synchronous flame PLL.
- (b) Positive sequence synchronous flame PLL.
- (c) BRF synchronous flame PLL.

4.1 동적전압보상기의 실험 결과

모의 실험과 같은 조건으로 실험을 행하였다. 사고 전원은 불평형사고와 평형사고에 대해 20ms가 지난 시점에서 0.0485초 동안 지속된 후 복구된다.

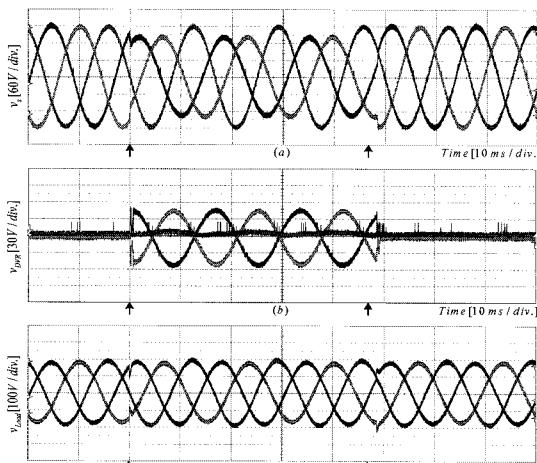


그림 16 불평형사고시의 보상 파형

- (a) 사고 전압
- (b) 보상 전압
- (c) 보상된 부하 전압

Fig. 16 Compensation voltage waveform at unbalanced source voltage.

- (a) Unbalanced source voltage.
- (b) Compensation voltage.
- (c) Compensated load voltage.

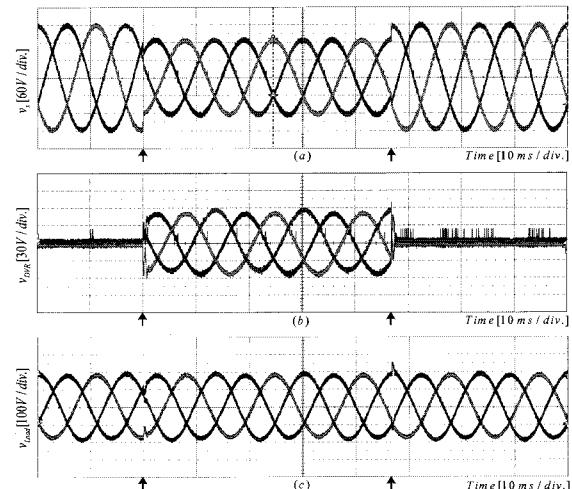


그림 17 평형사고시의 보상 파형

- (a) 사고 전압
- (b) 보상 전압
- (c) 보상된 부하 전압

Fig. 17 Compensation voltage waveform at balanced source voltage.

- (a) balanced source voltage.
- (b) Compensation voltage.
- (c) Compensated load voltage.

그림 16과 그림 17는 모의 실험 그림 12와 그림 13와 같이 불평형사고와 평형사고의 사고전압에 보상전압이 더해져 사고의 영향이 없이 일정한 부하전압을 유지하였다. 그러므로, 실제 실험을 통해 동적전압보상기의 전압제어를 위한 PLL방식의 성능을 확인할 수 있었고 전압보상을 통해 동적전압보상기를 구현해 보았다.

5. 결 론

본 논문은 제안한 방법으로 위상각정보를 구하고 저령보상전압을 계산하여 변동 없는 부하전압을 확인하였다. 기존 방식인 동기좌표계 PLL방법은 평형사고시에는 사고시작시점과 사고복구시점에서 변동이 없으며 또한 사고구간에서 위상각 오차도 없다. 하지만, 불평형사고시에 전원주파수의 2배의 성분이 주기적으로 나타나는 문제점이 있다. 그리고 기존방식인 대칭좌표변환을 이용하여 정상분 성분만을 추출한 후 동기좌표계 PLL방법으로 구한 위상각은 불평형사고에서 비교적 우수한 성능을 나타내지만 평형사고에서도 사고시작시점과 사고복구시점에서 과도상태가 존재한다.

제안한 위상고정루프방식은 평형사고시에 동기좌표계PLL과 비슷한 성능을 보이며 또한 불평형사고시에는 정상분동기좌표계PLL과 비슷한 성능을 보여 두방식의 단점을 개선하였다. 모의실험과 실제실험에서 위상각오차의 파형을 통해 성능의 개선을 확인하였고 사고전원과 보상전원이 더해져 부하에 전압변동이 없는 일정한 전원을 가짐을 보였다.

감사의 글

본 과제(결과물)는 지식경제부의 지원으로 수행한 에너지자원인력양성사업의 연구결과입니다.

참 고 문 헌

- [1] 이상준 “순간 전압 보상용 직렬 보상기를 위한 새로운 PLL 및 전압 제어기에 관한 연구”, 박사학위논문, 2003.
- [2] 김효성, 이상준, 설승기, “PQR순시전력이론에 의한 Dynamic Voltage Restorer의 제어기설계 I -기준전압 폴형의 발생, 전력전자학술대회 논문집, 2003.
- [3] Chris Fitzer, Mike Barnes, Member, IEEE, and Peter Green, “Voltage Sag Detection Technique for a Dynamic Voltage Restorer”, IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS, VOL. 40, NO. 1, JANUARY/FEBRUARY 2004.
- [4] D. Mahinda Vilathgamuwa, A. A. D. Ranjith Perera, and S. S. Choi, “Voltage Sag Compensation With Energy Optimized Dynamic Voltage Restorer”, TRANSACTIONS ON POWER DELIVERY, VOL. 18, NO. 3, JULY 2003.
- [5] 김효성, 이상준, 설승기, “PQR순시전력이론에 의한 Dynamic Voltage Restorer의 제어기설계 II - 보상전압의 결정, 전력전자학술대회 논문집, 2003.
- [6] Sang-Joon Lee, Hyosung Kim, Seung-Ki Sul, Frede Blaabjerg, “A Novel Control Algorithm for Static Series Compensators by Use of PQR Instantaneous Power Theory”, IEEE Trans. on Vol. 19, No. 3, 2004.
- [7] Mahmda Vilathgamuwa, A.A.D. Ranjith Perera, S.S. Choi and K.J.Tseng, “CONTROL OF ENERGY OPTIMIZED DYNAMIC VOLTAGE RESTORER”, IEEE, 1999.
- [8] Hyosung Kim, “Minimal Energy Control for A Dynamic Voltage Restorer”, IEEE, 2002.
- [9] Hyosung Kim, IEEE, Frede Blaabjerg, IEEE, and Birgitte Bak-Jensen, “Spectral Analysis of Instantaneous Powers in Single-Phase and Three-Phase Systems With Use of p - q - r Theory”, IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 17, NO. 5, SEPTEMBER 2002.
- [10] Mahinda Vilathgamuwa, A. A. D. Ranjith Perera, and S. S. Choi, “Performance Improvement of the Dynamic Voltage Restorer With Closed-Loop Load Voltage and Current-Mode Control”, IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 17, NO. 5, SEPTEMBER 2002.

저 자 소 개



김 병 섭 (金 柄 煥)

1978년 04월 15일생. 2005년 경북대 공대 전자전기공학부 졸업. 2008년 동 대학원 전기공학과 졸업(석사). 현재 포스콘 기술연구소 주임연구원.

Tel : (053) 940-8515

Fax : (053) 940-8615

E-mail : winfran@naver.com



최 종 우 (李 舜 信)

1969년 02월 25일생. 1991년 서울대 전기 공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 현재 경북대 전자전기 컴퓨터학부 부교수.

Tel : (053) 950-5515

Fax : (053) 940-8615

E-mail : jwchoi@ee.knu.ac.kr