

논문 2009-46TC-10-4

VDL Mode-2 시스템을 위한 수신 알고리즘 설계 및 구현

(Design and Implementation of Receiver Algorithms for VDL Mode-2 Systems)

이희수*, 강동훈*, 박효배*, 오왕록**

(Huisoo Lee, Donghoon Kang, Hyobae Park, and Wangrock Oh)

요약

본 논문에서는 항공시스템의 데이터 및 음성 통신을 위한 VHF (Very High Frequency) digital link mode-2 (VDL Mode-2) 시스템에 적합한 수신 알고리즘을 제안한다. VDL Mode-2 시스템은 패킷 방식으로 동작하며 이에 따라 최적화된 패킷 검출 알고리즘을 설계하여야 한다. 또한 VDL Mode-2 시스템에서는 송수신 여파기로 각각 제공된 상승 코사인 여파기를 사용하는 일반적인 디지털 통신 시스템과 달리 점유 주파수 대역 요구사항에 따라 송신 여파기로 상승 코사인 여파기를 사용한다. 따라서 수신기에서는 ISI (inter-symbol interference)와 잡음 특성을 고려하여 최적화된 저역 통과 여파기를 설계하여야 한다. 이와 함께 VDL Mode-2 시스템의 안정적인 동작을 위해서는 송수신기의 반송파 주파수 차이와 도플러 주파수 천이에 의한 주파수 오프셋을 추정하고 보상하여야 한다. 본 논문에서는 VDL Mode-2 시스템을 위한 패킷 검출, 수신 여파기 및 주파수 오프셋 추정 및 보상 알고리즘들을 제안하고 제안한 기법들을 적용한 VDL Mode-2 시스템의 성능을 분석하였다.

Abstract

In this paper, we propose the receiver algorithms suitable for the VHF (Very High Frequency) digital link mode-2 (VDL Mode-2) system. Unlike conventional digital communication systems using the root raised cosine filter as a transmit and receive filter, raised cosine filter is used as a transmit filter in the VDL Mode-2 system. Hence, it is crucial to design and implement the optimum lowpass receive filter by considering inter-symbol interference and noise performance. On the other hand, due to the short preamble pattern, it is crucial to develop an efficient packet detection algorithm for reliable communication link for the VDL Mode-2 system. Also, frequency offset due to the carrier frequency difference between transmitter and receiver and doppler frequency shift must be estimated and compensated for reliable communication. In this paper, the optimum receive filter, packet detection and frequency offset compensation algorithms are proposed and the performance of the VDL system employing the proposed algorithms are evaluated.

Keywords : VHF digital link mode-2, D8PSK, false alarm probability, missing probability

I. 서론

국제민간항공기구는 향상된 데이터 통신과 디지털 음성 서비스를 지원하기 위하여 VHF (Very High Frequency) 대역 데이터 통신 방식 및 기술지침을 다양한 모드의 VDL (VHF Digital Link) 표준으로 지정하였으며 각 모드별 주요 특징은 표 1과 같다¹⁻³⁾.

본 논문에서 고려하고자 하는 VDL Mode-2 시스템은 변조방식으로 D8PSK (Differential 8-Phase Shift Keying)를 사용하고 접속방식은 CSMA (Carrier Sense Multiple Access)를 사용하며 데이터 전송율 (data

표 1. VDL 시스템의 모드별 주요특징
Table 1. Key features of each VDL system mode.

	Mode-2	Mode-3	Mode-4
변조방식	D8PSK	D8PSK	GFSK
전송속도	31.5 kbps	31.5 kbps	19.2 kbps
접속방식	CSMA	TDMA	STDMA
용도	데이터	음성/데이터	감시

* 학생회원, ** 정회원, 충남대학교
(Department of Electronics and Computer
Engineering, Chungnam National University)
접수일자: 2009년6월3일, 수정완료일: 2009년10월14일

rate)은 31.5 kbps이다. 그리고 사용할 수 있는 주파수 대역 요구 사항에 부합하기 위하여 송신 여파기로 제공된 상승 코사인 여파기 (root raised-cosine filter) 대신 상승 코사인 여파기 (raised-cosine filter)를 사용한다. 따라서 수신기에서는 송신 여파기에 정합된 수신 여파기를 사용할 수 없으며 수신여파기 설계 시 ISI (inter-symbol interference)와 잡음 성능 측면에서 최적화된 저역통과 여파기를 설계하여 수신 여파기로 사용하여야 한다.

접속방식으로 CSMA를 사용하므로 VDL Mode-2 수신기에서는 패킷의 존재 유무를 파악할 수 있는 패킷 검출을 수행하여야한다. 패킷 검출을 위하여 VDL Mode-2 시스템에서는 16 심볼로 이루어진 비교적 짧은 프리앰블 (preamble) 패턴을 이용하여 패킷 검출을 수행하여야 한다. 그리고 VDL Mode-2 시스템의 안정적인 동작을 위해서는 송수신기의 반송파 주파수 오차와 도플러 주파수 천이에 의한 주파수 오프셋 (frequency offset)에 대한 추정 및 보상이 필요하다. 본 논문에서는 ISI와 잡음 성능을 고려한 최적의 수신 여파기를 설계하였으며 패킷 검출 알고리즘과 수신 프리앰블 패턴을 이용한 주파수 오프셋 추정 및 보상 알고리즘을 설계 및 구현하였다.

본 논문의 구성은 다음과 같다. II장에서 본 논문에서 고려한 VDL Mode-2 시스템 모델을 제시하고 수신 여파기, 프리앰블 검출 알고리즘 및 주파수 오프셋 추정 및 보상 알고리즘을 제안한다. III장에서는 제안한 수신 알고리즘을 적용한 수신기의 성능을 전산실험을 통하여 확인하고 IV장에서 결론을 맺는다.

II. 본 론

1. 시스템 모델

VDL Mode-2 시스템의 주요 사양을 정리하면 표 2와 같으며 시스템 구조는 그림 1과 같다.

표 2. VDL Mode-2 시스템의 주요 사양
Table 2. Specification of VDL Mode-2 System.

주요 항목	사양
Intermediate frequency	45.00 MHz
Bit Rate	31.5 kbps
Modulation	D8PSK
Tx / Rx filter	RC / Low Pass filter
Maximum frequency offset	960 Hz

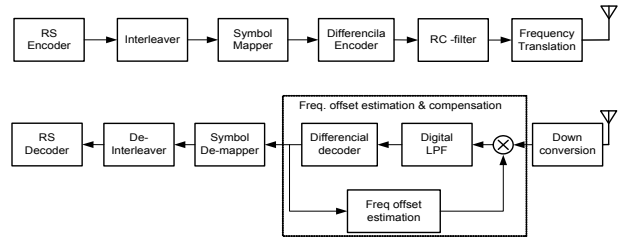


그림 1. VDL Mode-2 시스템의 블록다이어그램
Fig. 1. Block Diagram of VDL Mode-2 system.

일반적으로 디지털 통신 시스템에서는 정합된 송수신 여파기를 사용하며 이를 통하여 ISI 및 잡음 성능을 최적화한다. 그러나 표 2에서 볼 수 있는 바와 같이 VDL Mode-2 시스템에서는 점유 주파수 대역 요구 사항을 충족시킬 수 있도록 송신 여파기로 제공된 상승 코사인 여파기 대신 상승 코사인 여파기를 사용한다. 따라서 수신기에서는 송신 여파기에 정합된 수신 여파기를 사용할 수 없으며 이에 따라 ISI와 잡음 성능 측면에서 최적화된 저역 통과 여파기를 설계하여야 한다.

2. 수신 저역 통과 여파기

수신기 저역 통과 여파기 설계에 있어 ISI의 양과 잡음 성능 측면에서 최적화된 수신 저역 통과여파기를 설계하기 위하여 저역 통과여파기의 3 dB 차단주파수, f_c 에 따른 심볼오율 (SER, symbol error rate)을 확인하였으며 그 결과는 그림 3과 같다. 이때 각 수신 여파기의 탭 (tap) 길이는 64 탭으로 설정하였으며 고려한 저역 통과 수신 여파기들의 주파수 응답은 그림 2와 같다.

그림 3에서 살펴볼 수 있는 바와 같이 f_c 가 7.35 kHz

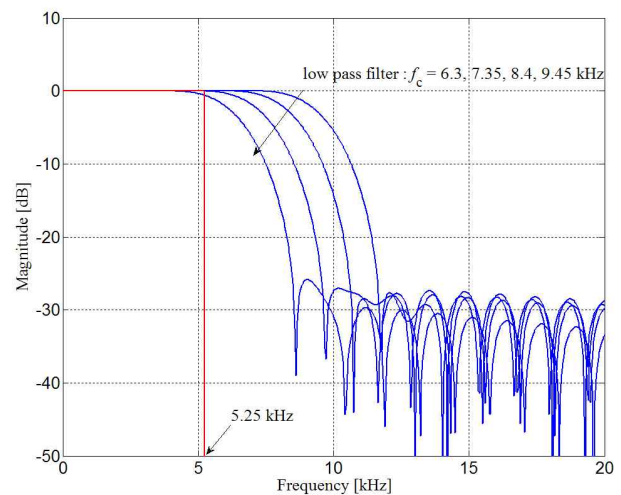


그림 2. 고려한 수신 여파기들의 주파수 응답
Fig. 2. Frequency response of candidate received filters.

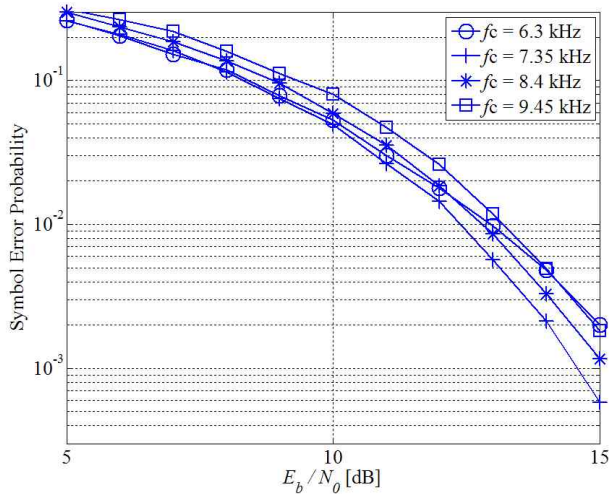


그림 3. f_c 에 따른 심볼오율
Fig. 3. Symbol error probability versus f_c .

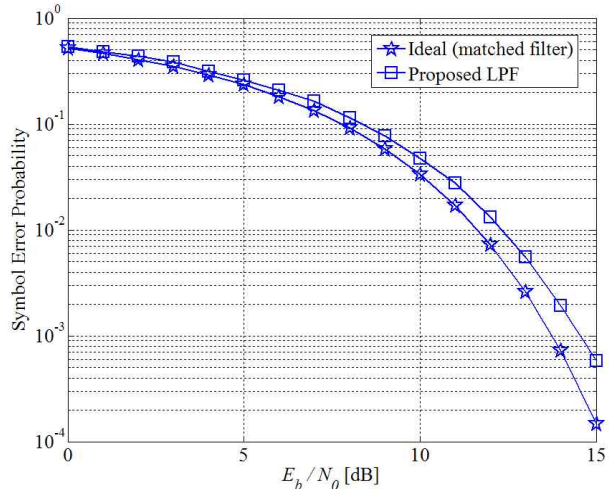


그림 4. 제안하는 비정합 여파기 심볼오율 성능
Fig. 4. Symbol error probability of the proposed receive filter.

인 경우 E_b/N_0 가 10 dB 이상에서 심볼오율이 가장 낮은 것을 확인할 수 있다.

심볼오율 측면에서 최적의 성능을 보이는 저역 통과 수신 여파기 ($f_c=7.35$ kHz)를 사용한 경우의 심볼오율 성능과 D8PSK 변조 방식의 이론적인 성능을 비교하였으며 그 결과는 그림 4와 같다. 그림 4에서 살펴볼 수 있는 바와 같이 E_b/N_0 가 10 dB 이상 (심볼오율 < 10^{-2})에서 이론적인 성능과 제안하는 수신 여파기의 성능이 0.7 dB 이내로 근접함을 확인할 수 있다.

3. 프리앰블 검출

VDL Mode-2 시스템은 접속방식으로 CSMA를 사용

함에 따라 수신기에서는 프리앰블 검출을 통하여 수신 신호의 존재 여부를 판단할 수 있어야 하며 프리앰블 검출을 통하여 초기 심볼 타이밍 동기를 획득하여야 한다. VDL Mode-2 시스템에서는 프리앰블 패턴으로 16개의 심볼을 사용하며 제안된 프리앰블 패턴은 식 (1)과 같다.

$$\text{preamble} = [000\ 010\ 011\ 110\ 000\ 001\ 101\ 110\ 001\ 100\ 011\ 111\ 101\ 111\ 100\ 010] \quad (1)$$

위 식의 프리앰블 패턴을 8PSK 심볼로 변환한 패턴, $P = [p_0, p_1, \dots, p_{15}]$ 는 식 (2)와 같다.

$$P = [e^{j0\pi/4}, e^{j3\pi/4}, e^{j2\pi/4}, e^{j4\pi/4}, e^{j0\pi/4}, e^{j1\pi/4}, e^{j6\pi/4}, e^{j4\pi/4}, e^{j1\pi/4}, e^{j7\pi/4}, e^{j2\pi/4}, e^{j5\pi/4}, e^{j6\pi/4}, e^{j5\pi/4}, e^{j7\pi/4}, e^{j3\pi/4}] \quad (2)$$

본 논문에서는 비교적 구현 복잡도가 낮으며 검출 성능이 우수한 것으로 알려져 있는 상관기 (correlator)를 이용한 프리앰블 검출 기법을 제안한다.

수신 여파기를 거친 수신 신호, y_k 는 그림 5와 같은 구조의 프리앰블 검출기로 입력된다. 본 논문에서는 프리앰블 검출을 위하여 수신 신호에 대하여 4배 과표본화 (over-sampling)하는 경우를 가정하였다.

그림 5에서 u_k 는 다음의 식 (3)과 같이 표현할 수 있으며

$$u_k = y_k \times y_{(k-4)}^* \quad (3)$$

여기에서 y_k^* 는 y_k 의 켈레 복소수 이고 $k < 0$ 이면 $u_k = 0$ 이다. 그리고 상관기의 출력 값, C_k 는 식 (4)와 같이 구할 수 있다.

$$C_k = \left| \sum_{l=0}^{15} u_{k-4l} \times p_{15-l} \right| \quad (4)$$

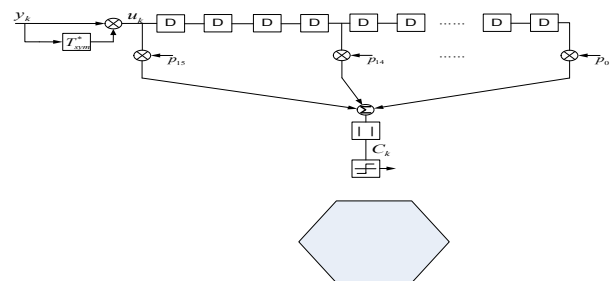


그림 5. 프리앰블 검출기 블록 다이어그램
Fig. 5. Block diagram of preamble detection block.

식 (4)의 상관기의 출력 값, C_k 을 검출 임계값, V_{th} 와 비교하여 패킷 존재 여부를 판단하며 이를 수식으로 표현하면 식 (5)와 같고 여기에서 H_0 는 패킷이 존재하지 않는 경우이고 H_1 는 패킷이 존재하는 경우를 나타낸다.

$$C_k \underset{H_1}{\overset{H_0}{\leq}} V_{th} \quad (5)$$

초기 심볼 타이밍 동기를 위해서는 앞에서 기술한 프리엠블 검출기에서 임계값을 최초로 넘는 샘플을 중심으로 한 16×4 (프리엠블 심볼 개수×과표본화율)개의 프리엠블 검출기 신호 중 가장 큰 값을 가지는 타이밍을 초기 심볼 타이밍으로 설정하여 나머지 수신 과정을 수행한다.

프리엠블 검출은 주파수 오프셋이 보상되지 않는 신호를 바탕으로 수행되며 이에 따라 주파수 오프셋이 존재하는 환경 하에서도 안정적으로 동작하여야 한다. 주파수 오프셋이 존재하는 환경 하에서 제안하는 검출기의 분실 확률 및 오경보 확률을 확인하였으며 그 결과는 그림 6과 같다.

이때 고려한 주파수 오프셋은 VDL Mode-2에서의 최대 주파수 오프셋 값인 960 Hz를 고려하여 1 kHz의 주파수 오프셋을 가정하였다. 그림 6에서 살펴볼 수 있는 바와 같이 제안하는 프리엠블 검출기의 임계값을 0.75로 설정하면 고려한 모든 신호대잡음비에서 오경보 및 분실 확률을 모두 10^{-5} 이하로 낮출 수 있다.

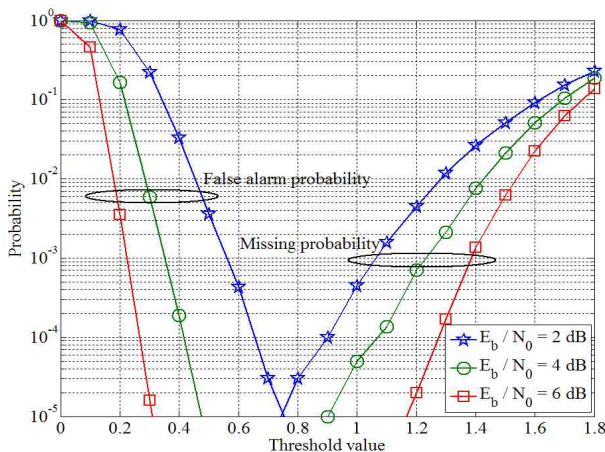


그림 6. 상관기를 이용한 프리엠블 검출기의 오경보 및 분실 확률
Fig. 6. False alarm and missing probability of the using correlator.

D8PSK 변조 방식의 심볼오율이 10^{-1} 이하인 경우에 해당하는 신호대잡음비가 8 dB 이상인 것을 고려하면 제안하는 프리엠블 검출기는 일반적인 동작 신호대잡음비 영역에서 10^{-5} 이하의 분실 확률 및 오경보 확률을 보장할 수 있다.

4. 주파수 오프셋 보정

VDL Mode-2 시스템에서는 송수신기의 반송 주파수 오프셋과 도플러 주파수 천이에 의한 최대 주파수 오프셋이 960 Hz이다. 따라서 안정적인 통신을 위해서는 주파수 오프셋의 추정 및 보상이 필수적이다.

본 논문에서 제안하는 주파수 오프셋 추정 및 보상 알고리즘에서는 수신 프리엠블 패턴을 이용하여 주파수 오프셋을 추정하고 그림 1과 같이 추정된 값을 수신 여파기 입력 신호에 보상한다. 주파수 오프셋 보상을 수신 여파기 이전에서 수행하는 이유는 신호 대역폭에 비하여 최대 주파수 오프셋 값이 차지하는 비중이 커서 이로 인하여 수신 여파기 출력 신호에서 주파수 오프셋을 보상할 경우 수신 여파기 입력 신호에 존재하는 주파수 오프셋으로 인하여 수신 신호 전력 손실이 야기되기 때문이다.

주파수 오프셋 Δf 가 존재할 경우 수신 프리엠블 패턴, g_k 는 식 (6)과 같이 표현될 수 있다.

$$g_k = p_k e^{j2\pi\Delta f n T_{sym} + N_k}, \quad n = 1, 2, \dots \quad (6)$$

위의 식에서 p_k 는 식 (2)에 주어진 P 의 k 번째 프리엠블이고 T_{sym} 는 심볼 주기이다. 그리고 N_k 는 평균이 0 이고 분산이 $N_0/2$ 인 복소 가산성 백색 가우시안 잡음 (complex additive white Gaussian noise) 샘플이다. 수신 신호의 프리엠블 패턴, g_k 에서 주파수 오프셋의 추정 값, $\Delta \hat{f}$ 는 식 (7)과 같이 추정 할 수 있다.

$$\Delta \hat{f} = \frac{1}{2\pi T_{sym}} \left[\frac{1}{16} \sum_{k=0}^{15} \angle (p_k g_k^*) \right] \quad (7)$$

제안하는 주파수 오프셋 추정 알고리즘의 신호대잡음비에 따른 $\Delta \hat{f}$ 의 오차 제곱 평균 (mean square error)은 그림 7과 같다.

그림 7에서 살펴 볼 수 있는 바와 같이 일반적으로 동작 신호대잡음비 영역에서 잔류 주파수 오프셋의 값이 0에 수렴한다.

본 논문에서 제안한 VDL Mode-2 시스템을 위한 수

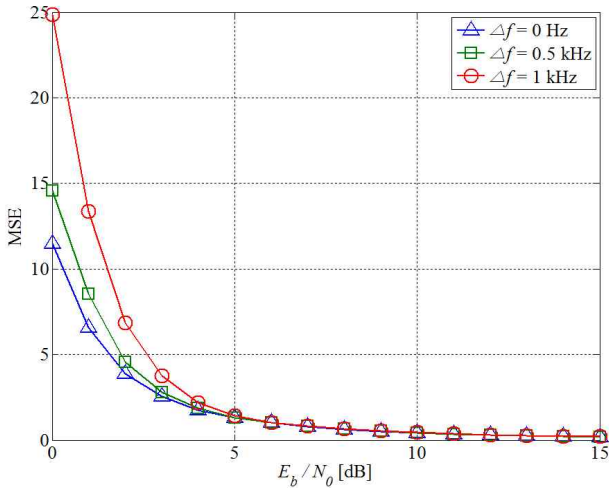


그림 7. 제안하는 주파수 오프셋 추정기의 오차의 제곱 평균
 Fig. 7. MSE of the proposed frequency offset estimator.

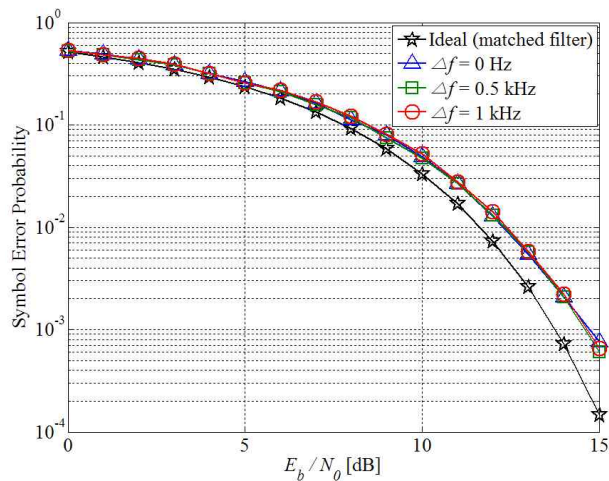


그림 8. 제안한 알고리즘을 적용한 VDL Mode-2 시스템의 심볼오율
 Fig. 8. SER of the VDL Mode-2 system applied the proposed algorithms.

신 여파기, 프리앰블 검출기 그리고 주파수 오프셋 추정 및 보상 알고리즘을 적용한 시스템의 신호대잡음비 및 주파수 오프셋 값에 따른 심볼오율 성능은 그림 8과 같다.

그림 8에서 확인 할 수 있는 바와 같이 제안하는 알고리즘들을 적용할 경우 고려한 모든 주파수 오프셋 하에서 동일한 성능을 보이며 이론적인 D8PSK 성능에 비하여 심볼오율 10^{-2} 에서 0.7 dB 이내의 성능 열화를 확인하였다.

IV. 결론

본 논문에서는 VDL Mode-2 시스템을 위한 수신 여파기, 패킷 검출기 그리고 주파수 오프셋 추정 및 보상 기법들을 제안하였다. 제안하는 알고리즘들을 적용한 VDL Mode-2 시스템의 경우 일반적인 동작 신호대잡음비 영역에서 이론적인 성능에 0.7 dB 이내로 근접한 성능을 제공한다.

참고 문헌

- [1] "Signal-in-space minimum aviation system performance standards (MASPS) for advanced VHF digital data communications including compatibility with digital voice techniques," *RTCA Standard DO-224A*. Sept. 2000.
- [2] ARINC, SAIC, and TRW, Inc, "Communications system architecture development for air traffic management and aviation weather information dissemination - subtask 4.6, develop AATT 2015 architecture," *NASA Glenn Research Center*, May. 2000.
- [3] Hung, B.T., "A performance study of the VDL Mode 3 Subnetwork aircraft MAC sublayer random access algorithm," in *Proc. IEEE ICNS Conf 2004*, vol.2, p353-3

저 자 소 개



이 희 수(학생회원)
2008년 충남대학교 전기정보통신
공학부 학사.
2008년~현재 충남대학교 전자전
파정보통신공학과
석사과정

<주관심분야 : 이동통신 시스템, STBC, 재밍 알
고리즘>



박 효 배(학생회원)
2008년 충남대학교 전기정보통신
공학부 학사.
2008년~현재 충남대학교 전자전
파정보통신공학과
석사과정

<주관심분야 : 이동통신 시스템, UWB 시스템,
협력 통신>



강 동 훈(학생회원)
2009년 충남대학교 전기정보통신
공학부 학사.
2009년~현재 충남대학교 전자전
파정보통신공학과
석사과정

<주관심분야 : 채널 코딩, STBC, 이동통신 시스
템>



오 왕 록(정회원)-교신저자
1994년 포항공과대학교 전자전기
공학과 학사
1997년 포항공과대학교 정보통신
공학과 석사
2003년 포항공과대학교 전자전기
공학과 박사

1994년~1995년 스탠더드텔레콤 연구원
2003년~2006년 포항공과대학교 정보통신연구소
전임연구원
2006년~현재 충남대학교 전기정보통신공학부
교수

<주관심분야 : 터보 코드, MIMO 시스템, 유무선
디지털 통신>