

스위칭 손실 저감을 위한 기준전류 기울기를 이용한 단상 히스테리시스 전류 제어에 관한 연구

(A Study of Single Phase Hysteresis Current Control Using Reference Current Slope for Reducing Switching Loss)

홍선기*
(Sun-Ki Hong)

요 약

히스테리시스 전류 제어방식은 원리와 구조가 간단하여 널리 사용되었으나, 전류 오차 허용 밴드폭이 너무 작거나, 전원 전압이 상대적으로 너무 큰 경우 등에는 스위칭 주파수가 급격히 증가하여 많은 열을 발생시킬 수 있는 등의 단점이 있었다. 이에 본 연구에서는 단상 전류제어에서 0 모드를 추가하고, 기준 전류의 기울기를 비교하여 히스테리시스 전류 제어를 수행함으로써 대폭적인 스위칭 주파수 감소와 안정적인 전류제어가 가능하게 하였다. 또한 이를 컴퓨터 시뮬레이션을 통해 그 타당성을 확인하였다.

Abstract

Hysteresis current regulator has been used widely because of its simple principle and structure. However, when the current band width is too narrow or the applied voltage is relatively too high, the switching frequency increases abruptly and it makes large amount of heat. In this study, for single phase current control, the hysteresis current control is executed by adding 0 mode state and comparing the slope of the current reference, which decreases the switching frequency so much and make the current control much stable. These were proved with computer simulations.

Key Words : Hysteresis Current Control, Single Phase Current, 0 Mode Switching, Slope of Reference

1. 서 론

전류원이 별도로 준비되어 있지 않고 직류 전압원을 사용하는 많은 경우에 있어 전류제어를 하여야 하는 경우가 있다. 이 경우, 히스테리시스 전류 제어 방식은 원리와 구조가 간단하여 적용하기 간편한 방식이고, 과거에 널리 사용되었다. 그러나 스위칭 주파수가 일정하지 않고 직류 링크 전압이 너무 크거

* 주저자 : 호서대학교 시스템제어공학과 교수
Tel : 041-540-5674, Fax : 041-540-5587
E-mail : skhong@hoseo.edu
접수일자 : 2008년 10월 24일
1차심사 : 2008년 10월 27일
심사완료 : 2008년 11월 14일

나 밴드폭이 작을 때 등에는 스위칭 주파수가 급격히 증가할 수가 있다. 또한 3상의 경우에서는 비선형 제어 특성을 갖게 되며 0 모드를 유용하게 이용하기 어렵고, 상 간에 간섭이 발생할 수 있다. 이러한 단점들을 개선하고자, 3 레벨 히스테리시스 전류제어 등과 같이 밴드폭을 2중 또는 3중으로 하여 전류 상태에 따라 스위칭 주파수를 낮추고자 하는 연구들이 수행되었다[1-5]. 이러한 연구들은 스위칭 주파수를 감소시켜 스위치에서 발생하는 스위칭 손실을 감소시킬 수 있었지만 하드웨어와 제어 알고리즘이 복잡해져서 적용하기 어렵거나 경제성을 떨어 뜨리기도 했다. 제어되는 전류의 오차를 미분하여, 미분의 음, 양에 따라 0 전압을 인가하여 스위칭 주파수를 낮추려는 경우[1]는 에러가 급격히 변할 경우 등에는 제어에 어려움을 야기할 수 있고, 단상 멀티레벨 인버터에서 전류제어를 하고자 이중밴드 히스테리시스 전류제어 [2]를 제안한 경우도 있지만 역시 제어알고리즘 뿐 아니라 하드웨어도 복잡하게 되는 경향이 있다.

본 연구에서는 단상의 전류제어에 있어서, 부하에 인가되는 전압을 +Vdc, -Vdc뿐 아니라 스위치의 상단 또는 하단 스위치를 오프시키는 0 모드를 추가하고, 기준 전류의 기울기를 비교하여 전류가 증가 시는 전류가 상위밴드에 이르렀을 때 -Vdc를 인가하지 않고 0 모드를 만들어 서서히 감소하게 하고, 반대로 기준전류가 감소 시에는 전류가 하위 밴드에 이르렀을 때 +Vdc가 아니라 0 모드를 만들어 전류가 급격히 증가하는 것을 막는다. 이런 알고리즘을 이용하여 전류가 증가하여야 할 때 급격히 떨어지는 것을 막고, 감소하여야 할 때 급격히 상승하는 것을 방지하여 필요없는 스위칭을 방지함으로써 히스테리시스 전류제어에서 스위칭 손실을 대폭 저감시키는 효과를 얻는다. 이것은 다시 좀더 전류를 정밀하게 제어하고 싶을 때 밴드폭을 대폭 감소시킬 수 있는 효과가 있어, 스위칭 손실을 줄이고자 하거나, 정밀 전류제어를 요할 때 유용하게 이용될 것이다.

2. 히스테리시스 전류 제어

히스테리시스 전류 제어는 기준 전류 레퍼런스를 실제 전류가 추종하도록 하는 방법 중의 하나이다.

대부분 전류를 공급하는 전원은 전압원으로 구성되어 있기 때문에 전압원의 전압을 이용하여 전류를 제어하게 된다. 즉, 전류가 바로 전류 레퍼런스를 추종하는 것이 아니라, 전압을 부하에 인가하는 방법에 따라 전류가 증가 또는 감소하게 함으로써, 어느 정도의 오차 범위를 허용하면서 전류를 제어하게 된다. 이 중에 히스테리시스 전류 제어란, 그림 1과 같이 히스테리시스 오퍼레이터에서, 전류가 허용 범위 오차 안에서 변화함을 허용하면서 전류가 추종하게 하는 것이다.

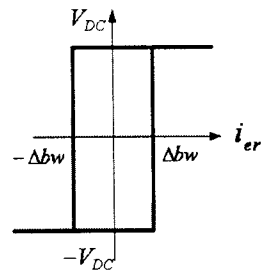


그림 1. 히스테리시스 오퍼레이터
Fig. 1. Hysteresis operator

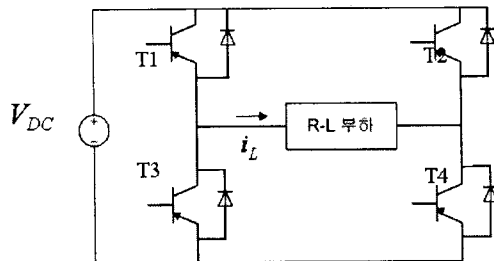


그림 2. 단상 인버터와 부하
Fig. 2. Single phase inverter and load

그림 1에서 $i_{er}=0$ 이 기준 전류가 되고, 이를 벗어나면 그 만큼이 전류의 오차가 된다. 그림 2와 같이 단상 인버터에 부하가 연결된 경우, 기준 전류와 궤환(feedback)된 실제 전류 i_L 을 비교하여 그 오차가 양인 경우는 기준 전류보다 실제 전류가 더 큰 것이므로 계속해서 양의 전압을 인가하여 전류를 증가시키고, 오차가 음이 되면, 실제 전류는 기준 전류보다 크게 되는 것이므로 음의 전압을 인가하여 전류를

낮추게 된다.

그러나, 단순히 오차의 음양만 기준하면 시스템의 제어 속도에 비례하는 스위칭 주파수를 갖게 되고 이론적으로 무한대의 스위칭이 발생할 수도 있다. 따라서, 일정한 밴드 폭을 갖고 오차를 허용하게 되면 이러한 과도한 스위칭을 방지할 수 있다. 그림 1의 $+\Delta bw$ 와 $-\Delta bw$ 는 이러한 오차 허용 범위를 나타내고, 이에 따라 부하에 $+ [V]$ 또는 $- [V]$ 전압을 인가하게 된다. 이를 간단히 블록화하여 시뮬링크 (simulink)로 프로그래밍 하면 그림 3과 같이 된다.

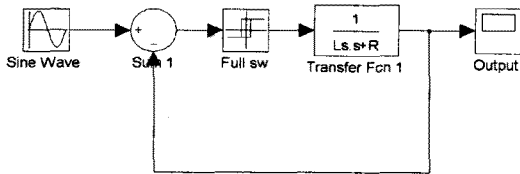
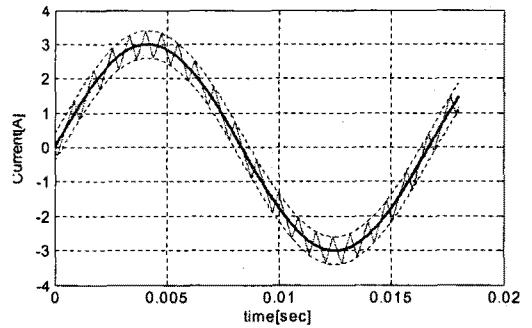
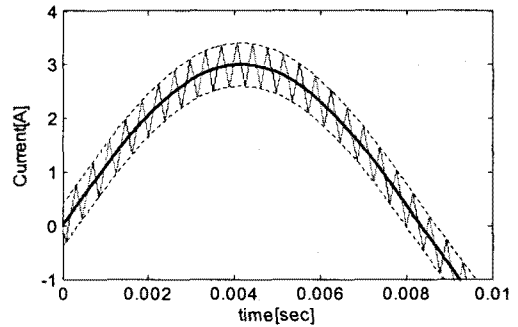


그림 3. 기존 히스테리시스 전류 제어 블록도
Fig. 3. Hysteresis current control block diagram

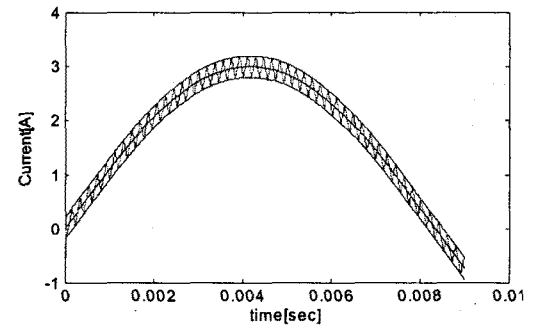
이 방법은 매우 간단한 개념과, 비교기 등으로 쉽게 구현할 수 있기 때문에 이전에 많이 사용되어 왔다. 그림 4는 기존의 방법에 대한 시뮬레이션 예이다. 인가전압은 110[V], 기준 전류 최대치는 3[A], 주파수는 60[Hz]이다. 부하는 1[Ω]의 저항과 50[mH]로 하였다. 그림 4 (a)에서 볼 수 있듯이, 부하와 인가 전압이 적절히 균형을 이루고 있을 경우는 좋은 성능을 보일 수 있지만, 전압이 증가하거나, 부하 인덕턴스가 작아지거나, 밴드폭을 좁히고자 하는 등의 경우에는 스위칭 주파수는 급격히 증가할 수 있고, 이는 스위치의 열로 나타나게 되며 인버터의 성능을 저하하거나 열에 의한 스위치의 파손에 이르게 하는 원인이 된다. 그림 4 (b)는 그림 4 (a)에 비해 DC 링크단 전압을 2배 증가시킨 경우이다. 시간축을 절반으로 감소시켜 보았을 때 파형이므로, 주파수가 더 증가한 것을 알 수 있다. 그림 4 (c)는 이보다 밴드 폭을 2배 감소시킨 경우이다. 기준 전류에 대한 에러의 폭이 절반으로 감소한 대신, 그림에서 알 수 있듯이, 조건이 가혹해 짐에 따라 스위칭 주파수는 상당히 증가하게 되며, 그림 4 (a)에 비하면 스위칭 주파



(a) 전류제어 파형
(a) Current control waveform



(b) 전원 전압이 2배 큰 경우
(b) In case of 2 times of voltage source



(c) 밴드폭이 2배 작은 경우
(c) In case of half times of band width

그림 4. 기존 히스테리시스 전류 제어 파형
Fig. 4. Hysteresis current control waveform

수는 급격히 증가되었음을 알 수 있다. 실제로 전류 오차는 그림보다는 더욱 작게 만들며, 파형을 매끈하게 만들고자 하면, 스위칭 주파수는 수십 [kHz] 이

상에 이를 수 있다.

히스테리시스 전류 제어의 간단한 구성에 비해, 스위칭 주파수가 급격히 상승하는 문제점 등을 극복하고자 밴드 폭을 조절하거나, 2중 밴드, 3 레벨 전류 제어를 사용하거나 전류 오차의 변화를 감지하여 스위칭 주파수를 낮추려고 하는 등의 방법이 제안되기도 했었지만, 구현이 복잡해 지기 때문에, 간단한 구조를 갖아야 하는 히스테리시스 전류 제어기의 장점이 소멸되어, 널리 이용되기에 어려움이 있다.

3. 개선된 히스테리시스 전류 제어기

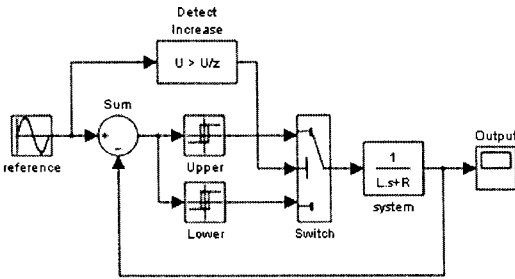
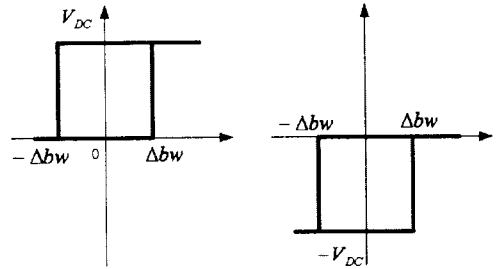


그림 5. 제안된 블록도
Fig. 5. Proposed block diagram

그림 5는 개선된 히스테리시스 전류 제어를 설명해주는 블록도이다. 블록도에서 기존의 히스테리시스 전류제어와 다른 점은 기준 전류의 증감을 판단하여, 증가 시와 감소 시 다른 히스테리시스 오퍼레이터를 이용하는 점이다. 그림에서 Upper와 Lower 라고 써 있는 블록은 증가, 감소시의 히스테리시스 오퍼레이터이며, 그림 6은 이러한 증가시와 감소시의 오퍼레이터를 보여준다.

기준 전류가 상승 시는 그림 6 (a)의 오퍼레이터에 의해서, 전류 오차가 Δbw 이상으로 커지면 전류를 증가시켜야 하므로 DC 링크 전압이 인가되지만, 오차가 $-\Delta bw$ 이하로 작아지면, -DC 링크 전압이 인가되는 것이 아니라, 전원을 차단한다. 이 경우 환류 다이오드를 통해 전류가 서서히 감소하게 된다. 기준 전류가 감소하는 경우에는 위와 반대로 전류 오차가 Δbw 이상으로 커지면 0전압, 오차가 $-\Delta bw$ 이하로 작아지면, -DC 링크 전압이 인가되어 스위칭 주파수가 증가하는 것을 억제한다.

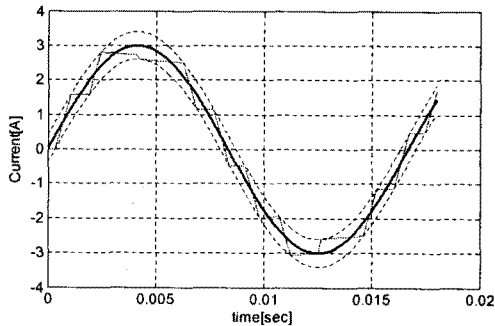


(a) 전류 증가 시 (b) 전류 감소 시
(a) Current is increasing (b) Current is decreasing

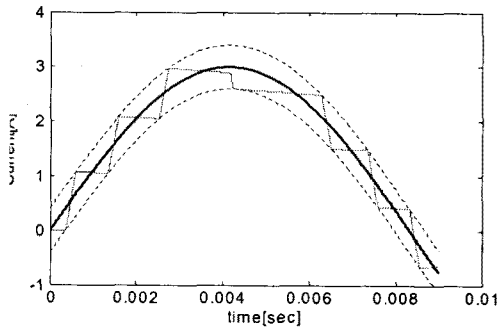
그림 6. 제안된 히스테리시스 오퍼레이터
Fig. 6. Proposed hysteresis operator

그림 7은 제안된 방법에 의한 히스테리시스 전류 제어 파형이다. 스위칭 주파수를 저감하고자 부하에 인가되는 전압이 양 또는 음 이외의 영전압 상태를 추가하는 것을 보이고 있다. 그림 7은 그림 4와 동일한 부하 조건의 경우이다. 그림 7에서 알 수 있듯이, 기준 전류가 증가할 때, 부하에 흐르는 전류가 하한 밴드 폭 이하가 되면 전류를 증가하도록 양의 전압을 인가하고, 전류가 증가하여 Δbw 이상이 되면 다시 전류를 감소시켜야 하는 경우는 음의 전압을 인가하지 않고 그림 2에서 T1을 오프 함으로써 환류 다이오드를 통해 전류를 서서히 감소시킨다. 이 경우, 그림 7 (a)에서처럼 기준 전류 증가시는 전류가 전원전압이 양의 값으로 인가되어 증가하지만, 상위 밴드와 전류가 만났을 때는 환류다이오드를 통해 전류가 서서히 감소하기 때문에 하위 밴드와 실제 전류가 만나는 것은 기존 방법의 경우보다 매우 지연되며, 스위칭 횟수를 크게 감소시킬 수 있다. 반대로 기준 전류가 감소할 때는, 전류가 음의 전압이 인가되어 감소하다가, 하위 밴드와 만나면 스위치 T2를 오프하여 환류 다이오드를 통해 환류 전류가 흐르게 된다. 이 때는 전류가 급격히 증가하지 않고 서서히 감소하게 되기 때문에 상위밴드와 만나는 시간은 크게 지연된다. 그러나, 모든 경우에 있어 밴드 폭 안에 전류가 존재하기 때문에 전류의 오차는 기존 방법처럼 밴드 폭 안으로 유지된다. 그림 7 (b)는 전압을 2 배 증가시킨 경우이며, 그림 7 (a)에 비해 주파수는 약간 증가한다. 그림 7 (c)는 이보다 밴드 폭도 2배 감소시킨 경우이다. 그림 7 (b)와 (c)를 비교하면 물

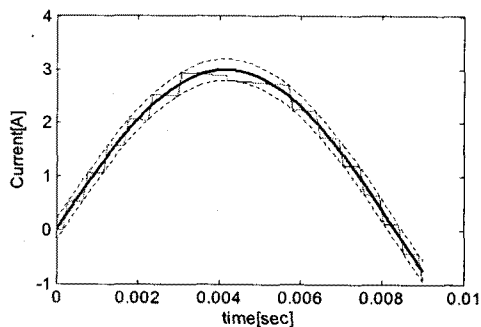
스위칭 손실 저감을 위한 기준전류 기율기를 이용한 단상 히스테리시스 전류 제어에 관한 연구



(a) 전류제어 파형
(a) Current control waveform



(b) 전원 전압이 2배 큰 경우
(b) In case of 2 times of voltage source



(c) 밴드폭이 2배 작은 경우
(c) In case of half times of band width

그림 7. 제안된 히스테리시스 전류 제어 파형
Fig. 7. Proposed hysteresis current control waveform

론 스위칭 주파수는 증가하지만, 그림 4 (c)와 비교하면 대단히 큰 차이가 보임을 알 수 있다.

이상에서와 같이, 제안된 방법은 기준 전류의 증감을 판단하여, 증가시는 양의 전압이나 0 전압, 기준전류가 감소시는 음의 전압이나 0 전압을 인가하게 된다. 이 방법은 기준 전류의 증감만 판단하면 되며, 부하 전류나 전류 오차를 검출하는 방법처럼 부하 전류를 검출하는 것이 아니기 때문에 기준 값을 명확히 알고 있으므로 부하전류 검출시의 노이즈 문제나 시간 지연 등의 문제를 발생시키지 않는다. 또한 기준 전류의 증감만을 판단하므로 제안된 알고리즘을 구현하기 위해 하드웨어로 구성하거나 소프트웨어를 이용하여 구현할 경우도 매우 간단히 구현이 가능하다.

그림 8은 밴드 폭을 그림 7 (a)의 밴드 폭보다 8분의 1(0.05[A])로 줄인 경우이다. 그림에서 알 수 있듯이 비교적 매끈하면서도 스위칭에 의한 굴곡의 수는 매우 적다. 기존 방법은 스위칭 주파수가 급격히 증가하게 되지만, 제안된 방법에 의하면 상당량의 스위칭 수를 줄일 수 있다.

그림 9는 그림 8과 같은 밴드폭을 갖는 경우, 제안된 방법과 기존 경우에 대한 시뮬레이션 파형의 부분을 보여 준다. 삼각파가 매우 조밀하게 나타난 파형은 기존 방법에 의한 전류의 파형이며, 이 중간에 굵게 나타난 파형은 제안된 방법에 의한 전류의 파형을 나타내고 있다. 스위칭 주파수의 차이는 조건에 따라 더욱 큰 차이를 보일 수 있다. 이 경우는 기존 방법의 스위칭 주파수가 21.6[kHz]에 이르는 반면, 제안된 방법에 의한 경우 5.4[kHz]로 4배 감소하고 있다.

그림 10은 그림 9에서 기준전류에 대한 오차의 파형을 보여 준다. 밴드 폭이 $\pm 0.05[A]$ 로 되어 있기 때문에 기존 방법에 의한 파형이나, 제안된 방법에 의한 파형 모두 전류 오차는 밴드 폭 안에서 제어된다. 그러나, 파형에서 알 수 있듯이 이 조건에 있어서 제안된 방법에 의한 스위칭 주파수는 위치에 따라 크게 감소시킬 수 있음을 알 수 있다. 위 시뮬레이션의 예에서는 스위칭 주파수가 4배로 감소하였으며, 이는 스위치에서의 발열량도 4배로 감소하게 된다는 것이다. 즉, 동일 발열 양에 대해 밴드 폭을 감소시켜 전류 오차를 더욱 감소시킬 수 있다는 의미가 된다.

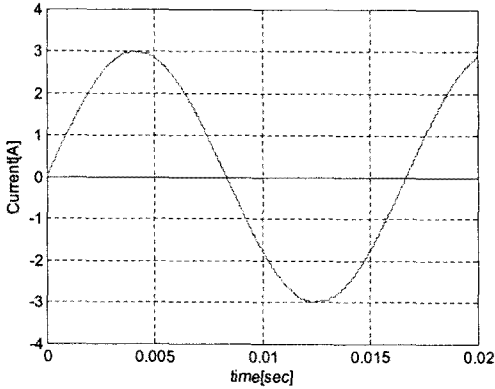


그림 8. 밴드폭을 1/8 배로 줄인 경우
Fig. 8. In case of 1/8 times of band width

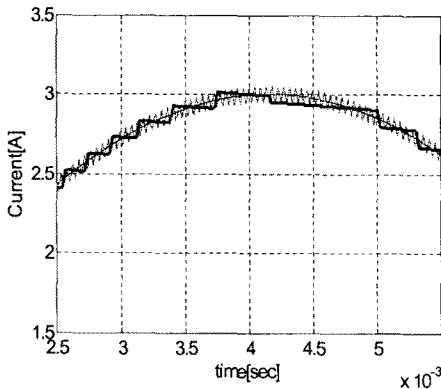


그림 9. 제안된 방법에 의한 파형 비교
그림 9. Wave comparison for proposed method

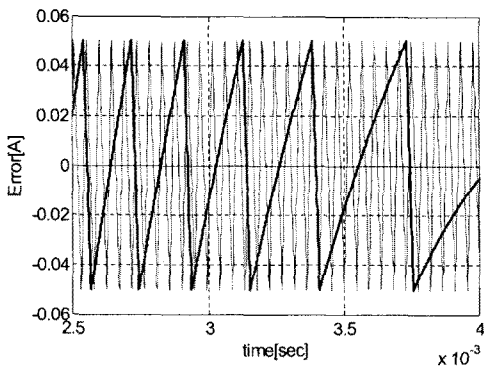


그림 10. 기준전류에 대한 전류 에러 파형
Fig. 10. Error waveforms to current reference

4. 결 론

기존 히스테리시스 전류 제어방식은 운전 조건에 따라 스위칭 주파수가 급격히 증가하여 많은 열을 발생시킬 수 있는 등의 단점이 있었다. 이에 본 연구에서는 단상 전류제어에 대하여 영 모드를 추가하고, 기존 전류의 기울기를 비교하여 기준 전류가 증가할 경우 전류가 상위 밴드를 만났을 때, 기준 전류가 감소할 때는 전류가 하위 밴드를 만났을 때 0 모드로 운전하는 방법을 제안하였다. 제안된 방법은 기존 방법에 비해 조건에 따라 스위칭 주파수를 대폭적으로 감소시킬 수 있었다. 또한 방법이 간단하여 다른 방법들에 비해 하드웨어 적으로나 소프트웨어 적으로 간단히 구현이 가능하다. 제안된 방법은 컴퓨터 시뮬레이션을 통해 그 타당성을 보였으며, 전류 제어에 널리 사용될 것이 기대되는 바이다.

References

- [1] C. Pan and T. Chang, "An Improved Hysteresis Current Controller for Reducing Switching Frequency", IEEE Trans. on Power Electronics, pp.97-104, Vol. 9, No. 1, Jan., 1994.
- [2] P. Loh, G. Bode, D. Holmes and T. Lipo, "A Time-Based Double-Band Hysteresis Current Regulation Strategy for Single-Phase Multilevel Inverters", IEEE Trans. on IA, vol. 39, no. 3, pp.883-892, May/June 2003.
- [3] E. Aldabas, L.Romeral, J. Llaquet and A. Arias, "Current Controller for Low Switching Frequency by means of Increasing the Null Vectors Time Application," IECON02, Vol. 2, pp.1277-1281, Nov., 2002.
- [4] 김윤호, 이병송, "N.P.C 구조에 의한 히스테리시스 전류 제어기의 전압파형 개선", 전력전자학회 논문지, pp.51-57, 2권 3호, 1997.2.
- [5] G.H.Bode and D.G.Holmes, "Load Independent hysteresis Current Control of a Three Level Single Phase Inverter with Constant Switching Frequency", IEEE PESC, pp.14-19, Vol1, June 2001.

◇ 저자소개 ◇

홍선기 (洪瑄基)

1965년 1월 24일생. 1987년 서울대학교 전기공학과 졸업. 1989년 서울대학교 대학원 전기공학과(석사). 1993년 서울대학교 대학원 전기공학과(박사). 1993~1995년 텍사스전 선임연구원. 1995년~현재 호서대학교 시스템 제어공학과 교수.