

◆ 특집 ◆ 나노 패터닝 기술

다층 나노임프린트 리소그래피 공정장비 기술

Technology for the Multi-layer Nanoimprint Lithography Equipments

이재종^{1,2,✉}, 최기봉¹, 김기홍¹, 박수연²
JaeJong Lee^{1,2,✉}, KeeBong Choi¹, GeeHong Kim¹ and SooYeon Park²

1 한국기계연구원 나노공정장비연구실 (Nano-mechanical Systems Research Division, KIMM)

2 과학기술연합대학원대학교 나노메카트로닉스학과 (Department of Nanomechatronics, University of Science and Technology)

✉ Corresponding author: jilee@kimm.re.kr, Tel: 042-868-7145

Key Words: Nanoimprint Lithography (나노임프린트 리소그래피), Multi-layer Nanoimprint (다층 나노임프린트), Nanostage (나노스테이지), Overlay and Alignment (오버레이/정렬시스템), Compliance Mechanism (컴플라이언스 기구)

1. 서론

실리콘웨이퍼에 Sub-50nm 급의 패턴을 균일하게 전사시킬 수 있는 나노임프린트 기술이 개발되면서 Sub- μm 패터닝을 포함하여 다양한 나노패터닝기술과 응용기술이 요구되고 있다. 이러한 나노패터닝기술 중의 하나가 나노임프린트 기술이며, 나노임프린트 기술은 미국, 유럽, 일본을 비롯하여 우리나라에서 많은 연구가 이루어지고 있다. 반도체소자 제조공정 국제기술로드맵(ITRS2005)에서 차세대 리소그래피장비로 알려진 나노임프린트장비는 현재 세계적으로 몇 개의 기업에서 상품화하고 있으며, 국내에서는 나노메카트로닉스 기술개발사업단(과학기술부 21 세기 프론티어사업)의 지원으로 Sub-50nm 급 나노임프린트 장비가 개발되어 상품화되었으며, 완성도가 높은 나노임프린트 리소그래피 장비가 개발되고 있다. 이러한 나노임프린트 기술은 특히 MOSFET, ReRAM 등과 같은 16nm hp 메모리, 1Terabit/in² 하드디스크 드라이브(hard disc drive), 나노바이오센서, 기능성 나노소자 및 기능성 디스플레이를 포함하여 차세대 소형 LCD, FPD, DVD, 마이크로 렌즈, 광통신부품 및 고에너지 부품(Solar Cell)의 고기능화 및 고집적도가 요구되면서 sub- μm ~수십 μm 수준의 극초미세형상

을 대량으로 제작할 수 있는 차세대 리소그래피 기술 중의 하나이며, 나노기술을 이용하여 제품에 적용할 수 있는 나노제조기술이다. “구슬이 서말이라도 꿰어야 보배”라는 속담에 있듯이 나노기술을 제품에 적용해야만이 의미가 있고 가치가 있다. 특히 메모리, 광통신소자 및 기능성소자와 같이 여러 개층의 나노패턴을 구현해야 하는 경우 반드시 다층화가 가능한 나노임프린트 기술이 반드시 필요하다. 여기서는 국외적으로 중요한 이슈로 부각되고 있으며, 나노제품을 생산하는데 있어 생산비용과 품질의 측면에서 우수한 나노임프린트에 대해서 기술하고자 한다.

2. 나노임프린트장비 기술개발 동향

나노 임프린팅 리소그래피 장비는 최근 5 년 동안 미국, 유럽을 중심으로 선폭 100nm 이하를 실현하고, 실현된 기술을 이용하여 제품에 적용하기 위한 방법으로 나노 임프린팅 리소그래피(NIL, Nano-Imprint Lithography) 장비를 개발하여 상품화를 시도하고 있다. 개발된 장비는 사용하는 재료의 특성에 따라 자외선에 경화가 되는 광경화재료(photoresist)를 사용하는 UV 방식의 나노 임프린트 리소그래피 장비(UV-NIL)와 일정한 천이온도(glass

temperature)이상에서 상 변화가 생긴 후 냉각하면 원래의 형상으로 변화하면서 경화되는 열가소성 레진(thermoplastic resin)과 일정 온도이상에서 상변화 후 또 다시 가열을 하더라도 변화가 없는 열경화성 레진(thermoset resin)을 사용한 고온방식 나노임프린트(TH-NIL)장비가 있다. 최근에는 광경화방식과 열경화방식을 동시에 사용할 수 있는 나노임프린트 장비도 개발되어 나노소자를 제작하는데 사용되고 있다.

나노 임프린팅 리소그래피 장비를 개발하여 상품화하고 있는 업체는 오스트리아의 EVG 사, 독일의 Suss Microtec, 미국의 MII, Nanonex 및 스웨덴의 Obducat 등이 있다. EVG와 Suss Microtec은 Fig. 1과 같이 기존의 생산되던 반도체 정렬장비와 플립칩 본더(Flip Chip Bonder)의 구조를 수정하여 나노 임프린팅 공정을 할 수 있는 방식의 장비를 개발했으며, MII, Nanonex, Obducat은 공정기술을 바탕으로 나노 임프린팅장비를 개발하여 상품화를 시도하고 있고, 스웨덴의 Obducat은 알루미늄 포일을 이용한 진공방식을 채용한 단층 나노임프린트 장비를 상품화하고 있다.^{2,4}

EVG는 Fig. 1과 같이 마스크정렬장치를 기반으로 6인치 웨이퍼, XY-θ 스테이지, DC-motorized 이송계를 이용하여 위치정렬오차(Align accuracy)가 240nm~450nm, 분해능 100nm 이하인 UV 방식의 나노 임프린팅 장비와 온도와 압력을 이용한 고온 나노임프린트장비를 개발하여 상품화하고 있다. Fig. 2는 개발장비를 사용한 DNA chip, Microfluidics, Insulin pump 등에 적용된 결과이다.

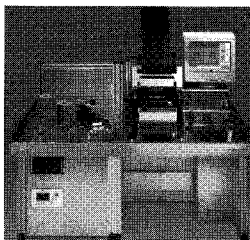


Fig. 1 EVG 620 nanoimprint tools

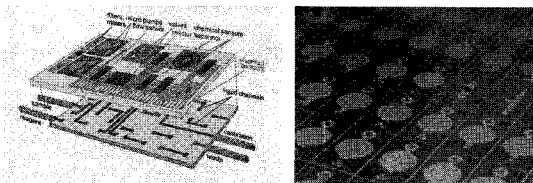


Fig. 2 Microchannel and micro insulin-pump (EVG)

MII는 Fig. 3과 같이 수동 컴플라이언스 기구를 사용하여 작은 작업영역(field size)의 스텝프를 이용하여 연속적인 작업을 수행하는 SFIL(step & flash imprint lithography) 방법을 이용하여 장비의 분해능 100nm 이하, CD(critical dimension) 제어값 $\pm 2nm(3\sigma)$, 패턴막 두께 60nm(3σ), Field size 25x25 mm²으로 2in~8in 크기의 웨이퍼에서 임프린팅을 구현할 수 있는 UV 방식의 나노 임프린팅 장비를 개발하고 있으며, 최근에는 레이저를 이용한 정렬 시스템을 탑재하여 다층 나노임프린트가 가능한 장비를 개발하여 상품화하고 있다.^{2,4} MII 장비는 1인치 크기의 스텝프를 사용함으로써 스텝프 제작 비용을 줄일 수 있으나 패턴에지를 포함한 스텝프의 형상한계로 인한 문제를 가지고 있다. Fig. 4는 개발된 장비를 이용하여 얻어진 실험결과이다.

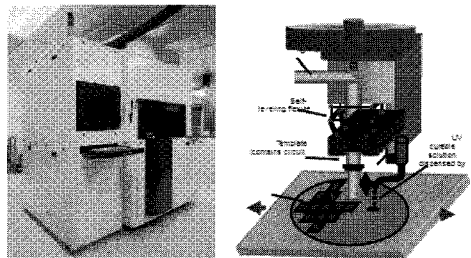
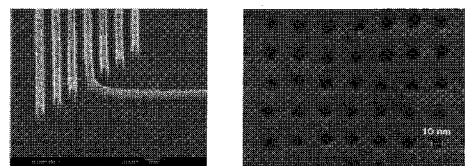


Fig. 3 MII nanoimprint tools (Imprio 100) and SFIL imprint mechanism



(a)30nm Line (b)10nm dia/40nm period

Fig. 4 Nanoimprinting results (MII)

Suss MicroTec은 EVG와 유사하게 종래의 플립칩본더를 기반으로 선폭 100nm 이하, 오버레이 500nm(3σ), 최대압력 2kpsi, 웨이퍼크기 2~8in, Field Size 40x40mm와 가열온도 450℃까지 올릴 수 있는 방법으로 UV 방식과 고온엠보싱 방식의 장비를 개발하고 있다. 임프린팅방법은 MII와 유사하게 연속적으로 필드크기의 스텝프 또는 마스터를 이동시키면서 임프린팅공정을 수행한다. Fig. 5는 개발장비를 이용하여 제작된 바이오센서 패턴이다.

NanoNex는 선폭 100nm를 구현하기 위해서 UV 방식과 고온 엠보싱방식의 장비를 개발하고 있

으며, MII, EVG, Suss MicroTec 과는 다르게 한 번의 작업으로 전체 웨이퍼에 패턴을 전사하는 One-shot 방식의 패터닝방식을 적용하고 있다. NanoNex 장비는 오버레이 500nm(3σ), 필드크기 4in~6in, 압력 300psi/600psi 를 구현하고 있으며, CMOS, 정보저장 메모리, 센서 등의 다양한 공정을 개발하고 있다. Fig. 6 은 MOSFET 에 적용된 실험결과이다.

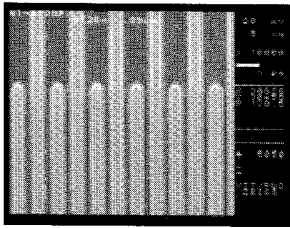
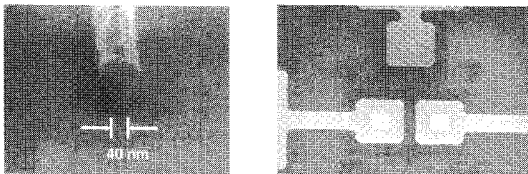


Fig. 5 Nanoimprinting results (Suss MicroTec)



(a) 40 nm resist patterns (b) 60nm channel of MOSFET

Fig. 6 Nanoimprinting results (Nanonex)

Obducat 은 온도와 압력을 이용한 고온 엠보싱 방식의 임프린팅장비를 개발하여 상용화하고 있으며, 최근에는 UV 방식의 나노임프린트 장비를 개발하여 상용화하고 있고, Si, GaAs, InP, 폴리머, 세라믹, 금속을 이용하여 프린팅균일도 ±10nm, 최대 온도 250° C, 최대압력 50bar, 스탬프 크기 ϕ 65mm 로 작업을 하도록 되어있고, 임프린팅시의 하중영향을 줄이기 위해서 소프트 프레스기능을 부가하여 기능을 가지고 있다. Fig. 7 은 Obducat 의 실험결과이다. 국내에서는 한국기계연구원이 나노 메카트로닉스 사업의 지원으로 6 인치 실리콘 및

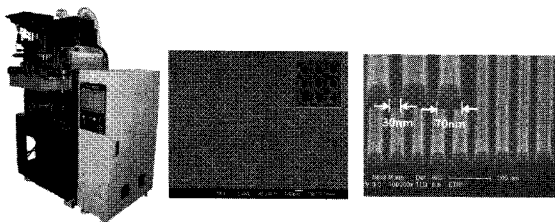


Fig. 7 Hybrid nanoimprint tools and 30nm nanoimprinting results (ANT-6H)

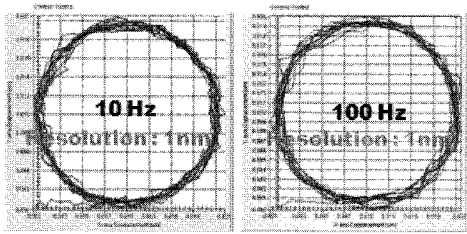
PC, PDMS 등과 같은 플렉시블한 기판에 Sub-50nm 패턴을 패턴균일도 95%, 최소가능 선폭 15nm, 소프트 스탬프를 사용할 수 있는 멀티헤드 유닛을 사용한 UV 및 열방식 나노임프린트 장비를 개발했으며, 개발된 기술은 (주)새한나노텍에 이전되어 장비의 상용화를 했다. 다음 Fig. 8 은 개발된 6 인치급 하이브리드방식 나노임프린트장비와 15nm 의 나노임프린트 실험결과이다.^{1,6}

3. 다층 나노임프린트 기술

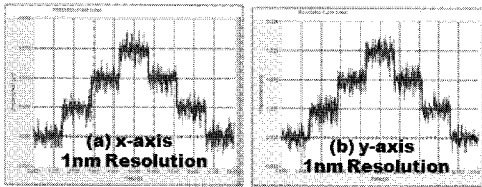
MOSFET 및 기능성 광전소자와 같은 다층 레이어에서 나노구조 패턴이 요구되거나 구조적으로 입체형상의 채널과 같은 구조를 나노임프린팅을 할 경우 반드시 필요한 기술이 다층화 나노임프린트 기술이다. 여기에서는 다층 나노임프린트 기술과 관련된 핵심요소기술에 대해서 간략히 기술하고자 한다.

3.1 나노 스테이지

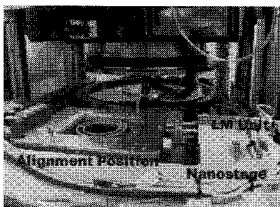
나노임프린팅시 패턴이 있는 임프린팅 스탬프는 경사진 상태에서 임프린팅을 할 경우 웨지(wedge)현상이 발생하기 때문에 구조적으로 스탬프와 웨이퍼 면을 서로 평행하게 유지해 주는 것이 매우 중요하다. 하지만 기구의 가공 및 조립 오차로 인하여 완벽하게 평행을 유지하는 것이 매우 어렵기 때문에 미소한 비평형면을 기구적 운동에 의해 평행 면을 이루도록 보상해 주어야 한다. 이러한 방법으로 능동구동방식과 수동적 컴플라이언스 메커니즘을 이용하는 방법이 있다. 능동적인 방식은 기본적으로 센서를 이용하여 임프린팅 간극을 측정하여 임프린팅을 하기 때문에 시스템의 셋업이 어렵지만 비교적 양호한 임프린팅 결과를 얻을 수 있고, 수동적 컴플라이언스 메커니즘을 이용한 방법은 작용하는 임프린팅 하중을 이용하여 스탬프와 웨이퍼의 평행화를 시킨 후 임프린팅을 수행하기 때문에 공정조건에 영향을 받기 때문에 공정조건의 안정화가 중요하다. 다음 Fig. 8 은 개발된 1nm 분해능의 나노스테이지의 구동특성을 나타낸 것으로, (a) 분해능 1nm 로 원운동 제어했을 때의 얻어진 특성, (b) X 축과 Y 축 방향으로 1nm 분해능으로 스탬프 구동했을 때 얻어진 특성과 (c) 제작된 1nm 분해능 나노 스테이지이다. 나노스테이지의 이러한 특성곡선을 기반으로 10nm 정밀도의 오버레이/정렬시스템 구현이 가능하다.



(a) Characteristics of the Circular control



(b) Characteristics of the 1nm stepwise

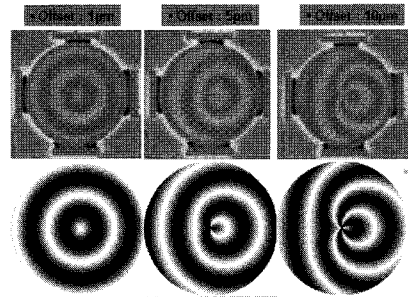


(c) Set-up the nanostage for the overlay/alignment unit on the nanoimprint tools

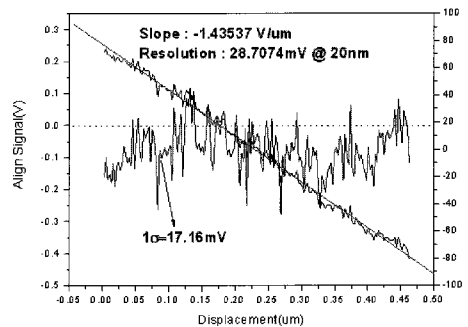
Fig. 8 Characteristic s of the developed nanostage

3.2 오버레이/정렬 시스템

오버레이/정렬시스템은 다층 나노임프린트 공정을 구현하기 위한 핵심 기술로서, 층간(inter-layer) 패턴의 위치를 제어하는 총체적인 공정 기술을 의미한다. 오버레이를 구현하기 위한 가장 핵심 기술은 정렬 기술(alignment)로서, 나노미터 오더의 정렬 기술을 개발한 기관은 전세계적으로 한국기계연구원과 MIT 와 연계된 MI 사와 독일의 AMO 가 유일하다. 대부분의 기술들은 일반적인 비전 광학계를 이용한 패턴 매칭 기술, 모아레를 이용한 정렬 기술, 이중 격자를 이용한 회절광 정렬 기술에 기반을 두고 있으며, 구현된 기술에 따라 수 nm 에서 수십 um 까지의 분해능을 보이고 있다. 한국기계연구원에서 개발된 오버레이/정렬시스템은 넓은 영역에서 정렬이 가능하도록 구현한 모아레를 이용한 광범위 정렬방식과 2 중 격자구조와 레이저를 이용한 국소면적 정렬방식으로 구성하여 시스템을 구현했으며, Fig. 9 와 같이 20nm 정렬 정도를 확보했다.



(a) Comparison of captured and processed image for the global overlay/alignment



(b) Measured overlay/alignment accuracy

Fig. 9 Characteristics of the overlay/alignment system for the multi-layer nanoimprint tools

이러한 오버레이 기술은 다층(multiple layer)을 필요로 하는 대부분의 소자 기술에 직접적으로 활용될 수 있는 핵심 기술이다. 최근 도시바(Toshiba)에서는 MI 사의 정렬 기술을 활용하여 수 nm 의 overlay 정확도를 메모리 공정에서 구현할 수 있는 가능성을 보이기도 하였으나 재료에 따른 정렬 신호의 감소, 열적 변형, 정렬 속도, 최적을 패턴 형태, 위치 등 해결해야 할 문제점이 많이 있다. 향후, 오버레이를 위한 정렬 기술은 22nm 노드의 메모리 기술에서 핵심 기술로 부각될 것으로 예상된다.

3.3 다층 나노임프린트 장비

나노메카트로닉스 사업을 통해서 개발된 다층 나노임프린트 공정을 구현할 수 있는 나노 임프린트 장비는 Fig. 10 과 같고, 본 장비에는 앞서 기술한 1nm 분해 능의 나노 스테이지 및 20nm 정밀도를 가지는 오버레이/정렬시스템이 탑재되어 있으며, 현재는 16nm 노드를 가지는 MOSFET 소자 및 나노광전소자 등을 구현하기 위해서 10nm 수준의

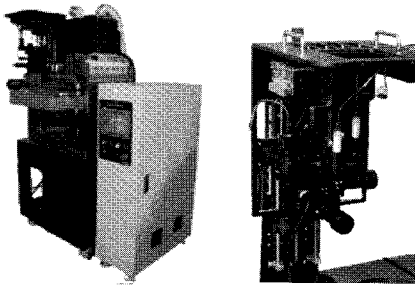


Fig. 10 Developed multi-layer nanoimprint tools and setup over/alignment unit

오버레이 정밀도와 5nm 정렬정밀도를 가지는 시스템을 개발하고 있다.

4. 결론

차세대 리소그래피 장비로 인식되고 나노임프린트 리소그래피 장비는 현재 미국, 독일, 한국에서 개발되어 상품화되고 있으며, 유럽과 미국을 중심으로 향후 급속히 팽창할 나노제품 시장을 점유하기 위해서 최근 3~5 년 동안 연구개발을 수행해 왔고, 최근 30nm 급의 메모리소자 및 나노기능성 소자의 필요성이 대두되면서 다층 나노임프린트 리소그래피 장비의 필요성이 증가할 것으로 판단된다. 현재 다층 나노임프린트 장비기술은 16nm 노드를 가지는 MOSFET 소자 및 나노광전소자 등을 구현하기 위해서 10nm 수준의 오버레이 정밀도와 5nm 정렬정밀도가 가능한 다층 나노임프린트 장비를 개발하고 있으며, 8 인치이상의 웨이퍼에 균일도가 높은 대면적 나노임프린트 공정을 구현할 수 있는 시스템을 개발하고 있다

후기

본 논문에서 기술한 내용은 교육과학기술부의 21 세기 프론티어사업인 나노메카트로닉스 기술개발사업단의 지원으로 개발된 기술을 기반으로 작성했다.

참고문헌

1. Wi, J.-S., Lee, H.-S., Lim, K., Nam, S.-W., Kim, H.-M., Park, S.-Y., Lee, J. J., Hong, C. D., Jin, S. and Kim, K.-B., "Fabrication of Si Nano-pillar Array of 1 Tera-dot/in² by Electron Beam Patterning for

- Nanoimprint Mold," *Small*, Vol. 4, No. 12, pp. 2118-2122, 2008.
2. Sreenivasan, S. V., Willson, C. G., Schumaker, N. E. and Resnick, D. J., "Low-cost nanostructure patterning using step and flash imprint lithography," NIST-SPIE Conference on Nanotechnology, Vol. 4608, pp. 187-194, 2001.
3. Resnick, D. J., Dauksher, W. J., Mancini, D., Nordquist, K. J., Ainley, E., Gehoski, K., Baker, J. H., Bailey, T. C., Choi, B. J., Johnson, S., Sreenivasan, S. V., Ekerdt, J. G. and Willson, C. G., "High resolution templates for step and flash imprinting lithography," *Proc. SPIE*, Vol. 4688, pp. 205-213, 2002.
4. Choi, B. J., Johnson, S., Colburn, M., Sreenivasan, S. V. and Willson, C. G., "Design of Orientation Stages for Step & Flash Imprint Lithography," *Precision Engineering*, Vol. 25, No. 3, pp. 192-204, 2001.
5. Chou, S. Y. and Krauss, P. R., "Imprint Lithography with sub-10nm Feature Size and High Throughput," *Microelectronics Engineering*, Vol. 35, No. 1-4, pp. 237-240, 1997.
6. Lee, J. J., Choi, K. B. and Kim, G. H., "Design and Analysis of the Single-Step Nanoimprinting Lithography Equipment for Sub-100nm Linewidth," *Current Applied Physics*, Vol. 6, No. 6, pp. 1007-1011, 2006.