

# 플립칩의 반복 굽힘 시험 시 파손 특성에 관한 실험적 연구

이용성<sup>+</sup>, 정종설<sup>+</sup>, 김홍석<sup>++</sup>, 신기훈<sup>\*</sup>  
(논문접수일 2009. 2. 23, 심사완료일 2009. 3. 30)

## An Experimental Study on the Failure Characteristics of Flip Chips in Cyclic Bending Test

Yong-Sung Lee<sup>+</sup>, Jong-Seol Jeong<sup>+</sup>, Hong-Seok Kim<sup>++</sup>, Ki-Hoon Shin<sup>\*</sup>

### Abstract

In general, circuit board assemblies experience various mechanical loadings during assembly and in actual use. The repeated cyclic bending can cause electrical failures due to circuit board cracks, solder interconnects cracks, and the component cracks. In this paper, we report on the failure characteristics of semiconductor chips under the repeated cyclic bending. We first describe a new 4-point bending tester, which is developed according to JEDEC standard No. 22B113. The performance of the tester is then estimated through actual experiments. Test results reveal that the cracks first occur on the outer balls around 20,000 cycles and gradually propagate to the inner balls where cracks are found around 70,000 cycles.

**Key Words** : Flip Chips(플립칩), Cyclic Bending(반복 굽힘), 4-point Bending Tester(4점 굽힘시험기)

## 1. 서론

반도체 칩의 소형화, 고집적화, 고기능화에 의해 반도체 패키지의 입출력 단자 수는 증가하고 크기는 소형화되면서 솔더 접합부의 강도가 전자 기기의 성능 및 신뢰도에 큰 문제점으로 부각되고 있다. 이에 따라 패키징 분야에서도 기계적 특성이 우수한 새로운 패키징 및 실장방법들이 개발 적용되고 있다.

반도체 패키징 분야에서는 QFP(Quad Flat Package), BGA(Ball Grid Array), CSP(Chip Scale Package), FC(Flip Chip) 형태로 발전해 나아가고 있다. Fig. 1(a)는 실리콘 다이의 접합 후 와이어 접합을 하는 종래의 패키징 방식을 보여주고 있으며, Fig. 1(b)에는 칩에 UBM(Under Bump Metallurgy)과 범퍼를 형성한 후 칩을 뒤집어서 지지층을 직접 연결하는 플립칩 방식을 보여주고 있다. 현재는 플립칩

\* 교신저자, 서울산업대 기계공학과 (shinkh@snut.ac.kr)  
주소: 139-743 서울시 노원구 공릉2동 172

+ 서울산업대 NID 융합기술전문대학원

++ 서울산업대 기계공학과

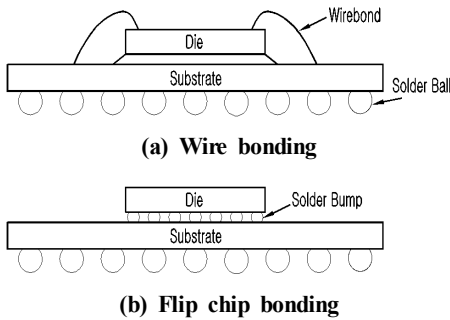


Fig. 1 Wire Bonding vs. Flip Chip Bonding

방식을 응용하여 솔더 볼을 칩에 배열하여 표면 실장하는 방법이 널리 사용되고 있다.

한편 전 세계적인 환경 규제에 따라 무연(Pb-free, lead-free) 솔더의 적용이 증가하면서 종래에는 발생하지 않았던 문제점들이 무연 솔더 접합부에서 발생하기 시작하여 이에 대한 분석 및 접합부 신뢰성 향상을 위한 많은 연구<sup>(1-3)</sup>들이 진행되어 오고 있다. 또한 소형 무선 통신 장비의 급속한 성장으로 휴대폰, PDA, 핸드 헬드 터미널 등이 널리 사용되면서 이들 제품의 조립 혹은 사용 시 인가되는 기계적 반복하중(예, 문자 메시지 전송 등의 키 조작)은 제품 신뢰성에 막대한 영향을 끼치고 있다. 이러한 기계적 반복 하중은 제품 내부 PCB 및 솔더 조인트(solder joint)의 균열(crack) 등의 손상을 일으켜 신뢰성 문제를 야기하게 되는데, 현재 이와 관련된 많은 연구<sup>(4,5)</sup>가 진행 중이다.

특히, 표면 실장 공정으로 조립된 PCB 상의 부품들은 여러 가지 신뢰성 시험을 거쳐 그 품질을 검증하고 있으며 각 시험들은 그에 맞는 시험 규격을 따르게 되어 있다. 이러한 이유로 JEDEC(Joint Electron Device Engineering Council)과 같은 국제 규격<sup>(6)</sup>을 따르면서 보다 빠르고 쉽게 실험 결과를 얻을 수 있는 시험기의 개발이 필요하다. 본 연구에서는 솔더 볼의 반복 굽힘 시험에 의한 기계적 파단 특성을 보다 효율적으로 확인하기 위하여 다수의 시편에 대해 굽힘 시험이 가능하며 수평 데이터 자동 수집 기능을 가진 4점 굽힘 시험기를 개발하였다. 또한 개발된 시험기를 이용하여 시편에서 얻어진 데이터를 기반으로 굽힘 시험에서 솔더 볼의 수명 특성을 연구 하였다.

## 2. JEDEC의 굽힘 시험 규격

JEDEC의 JESD22B113<sup>(6)</sup>을 따른 Fig. 2의 PCB 사이즈

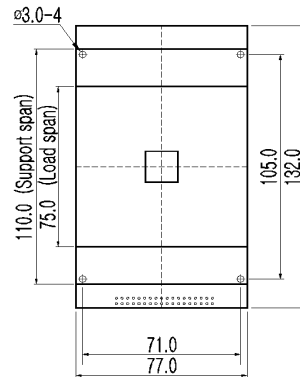


Fig. 2 Schematic drawing of a PCB

규격은 낙하 충격 시험편<sup>(7)</sup>과 동일하게 사용할 수 있는 규격이다. 즉 낙하 시험 시 고정 할 수 있는 구멍의 위치가 굽힘 시험용 시편과 동일하다.

기계적인 파괴를 확인하기 위한 방법으로 PCB와 플립칩 사이의 전기적인 도통 시험 방법을 이용한다. 데이지 체인(Daisy chain)을 이용하여 모든 BGA 볼을 직렬 연결하여 칩 전체의 신뢰성을 검토할 수도 있고<sup>(8-10)</sup>, 검토 부분을 한정 지을 경우 일부분만을 연결하여 특정 솔더 볼의 균열이나 UBM의 균열 발생을 저항 값으로 변환하여 확인할 수도 있다.

JEDEC의 4점 굽힘 시험 과정은 다음과 같다.

- (1) 테스트 보드에 스트레인 게이지와 스트레인 값을 모니터링하기 위한 케이블, 데이지 체인의 저항을 모니터링하기 위한 케이블을 부착한다. 케이블의 반대편에는 스트레인과 저항 모니터링 장비를 연결한다. 스트레인 게이지는 정상 상태에서 “0”값으로 교정되어 있어야 한다.
- (2) 시험 보드가 걸림 없이 서포트 앤빌(support anvil)로 걸림없이 들어가도록 서포트 앤빌과 로드 앤빌(load anvil) 사이의 거리가 유지되어야 한다.
- (3) 칩이 아래로 향하도록 서포트 앤빌 위에 보드를 놓는다. 칩의 양 끝단이 서포트 앤빌과 일정한 거리를 계속 유지할 수 있도록 조정되어야 한다. 필요하다면 이 위치를 보드 위에 표시하도록 한다. 보드는 시험 시에 각 방향으로 수평 방향으로 1mm 이상 움직이지 않게 취부 되도록 지그를 설치한다.
- (4) 서포트 앤빌 위에 로드 앤빌을 이동시켜 보드에 닿게 하며, 이때 앤빌과 보드 사이의 갭은 두께 게이지를 이용하여 최소화 한다.

**Table 1 Options for bending test**

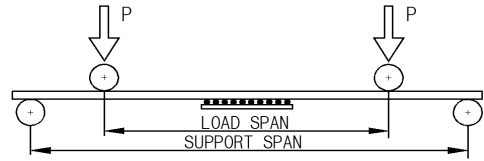
Parameter	Recommend	Option	Tester
Span for support anvils (mm)	110	N/A	110
Span for load anvils (mm)	75	N/A	75
Load anvil vertical displacement (mm)	2	Up to 4	2 or 4
Minimum anvils radius (mm)	3	N/A	10
Cyclic frequency (Hz)	1	Up to 3	1
Load profile	Sinusoidal	Triangular	Sinusoidal

- (5) 조건이 유지되도록 관리하며 데이터를 얻는다. 10회 주기로 저항값을 측정하도록 하고 시험 회수를 셋팅한다.
- (6) 데이터 수집기를 사용하여 모니터링을 하며 시험을 시작한다.
- (7) 시험 도중 멈추게 되어 장시간 방치 되면 저항 값의 변화가 올 수 있으므로 가능한 멈추지 않는다.
- (8) 결과를 얻은 보드는 즉시 로드를 제거한다.

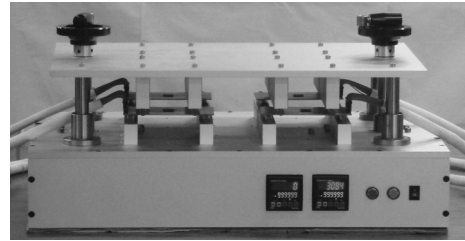
Table 1에 굽힘 시험기에 적용된 시험 옵션들을 보여주고 있다. 본 연구에서 개발된 시험기에서는 로드 앤빌의 수직 변위를 2mm로 사용하였고, PCB의 두께는 1.6T, 무연 솔더 시험을 위해 청화금 도금을 하였다.

### 3. 굽힘 시험기 개발

4점 굽힘 시험(4-point bending test)의 경우 Fig. 3에서 보는 바와 같이 시험편의 양 끝에 서포트 앤빌을 일정한 거리를 두고 고정한 후, 반대편에 두 지점의 로드 앤빌을 일정한 힘과 깊이로 누르게 된다. 로드 스패ن(load span) 사이에서는 전단력이 작용하지 않기 때문에 순수 굽힘에 의한 기판과 패키지의 파손 현상을 연구하기가 용이하다.



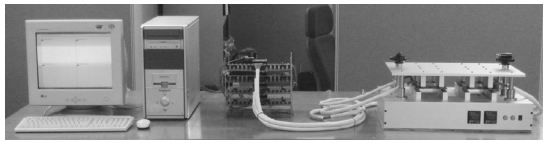
**Fig. 3 Concept of 4-point bending test**



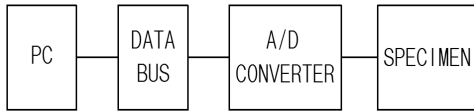
**Fig. 4 4-point bending tester**

4점 굽힘 시험기는 여러 신뢰성 시험 장비 중에서도 피로에 의한 균열의 발생을 유도하여 수명을 확인 하는 장비이기 때문에 PCB 한 장에서 소비하는 시간이 상당히 길게 된다. 한번 시험하는데 한 장의 PCB를 시험하는 것이 일반적이지만, 본 시험기에서는 Fig. 4에서와 같이 네 장의 PCB를 동시에 시험이 가능하도록 치구가 설치되어 있다. 따라서, 같은 조건으로 제작된 PCB 여러 장을 한 번에 시험하여 편차 확인이 가능하고, 다른 조건으로 만들어진 PCB를 동일한 시간대에 시험 종료하여 결과를 확인 할 수 있는 장점이 있다. 시편에 흐르는 전압이 균열의 발생으로 전압 강하가 일어나게 되면 이 변화를 옴의 법칙( $R=V/I$ )에서 저항을 계산하여 저항이 임계 치수 이상 올라가면 파괴된 것으로 판단하고 시험을 중단 한다. 이때 저항은 어느 정도 증가하다가 완전히 단락(open) 된 후 다시 저항이 측정되는 구간이 있는데, 그 이유는 시편에 로드가 가해지는 순간에 균열이 발생한 부분이 단락되었다가 로드가 없어지면 일시적으로 균열 부분이 붙어 버리기 때문이다. 이런 현상을 간헐적 파괴(intermittent failure)라고 하며 균열이 완전히 단락되어 저항이 발생하지 않을 경우를 완전히 파괴가 된 것으로 간주한다. Fig. 5는 도통 시험을 하기 위한 시스템의 개략도를 보여주고 있다.

시편의 저항 측정은 Fig. 6과 같이 닫힌회로로  $R_2$ 가 측정하고자 하는 시편의 저항이고  $R_1$ 은 기준(reference) 저항이다.  $V_0$ 가 인가되면  $R_2$ 의 저항과 비례하여  $V_2$  전압이 발생하며 굽힘이 시편에 인가되어 균열이 발생하기 시작하면 저항



(a) Connectivity between the tester and specimens



(b) Data acquisition system

Fig. 5 Experimental setup

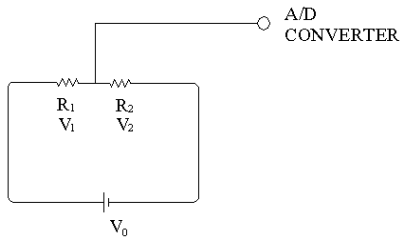


Fig. 6 Schematic diagram of the circuit board

치가 높아지기 시작하다가 완전히 단락이 되면  $V_0$  값을 나타내게 된다. 이때 전압의 중간 값( $V_0/2$ )은  $R_1$  기준 저항 값에 따라 조정이 가능하게 된다. 즉,  $R_1$ 이  $1\Omega$ 인 경우  $R_2$ 가  $1\Omega$ 이 되면  $V_0/2$  값을 나타내게 된다.

이렇게 검출된 전압 값은 다음 식을 이용하여 저항 값으로 역산이 가능하다.

$$R_2 = \frac{V_2}{(V_0 - V_2)} \times R_1 \quad (1)$$

여기서  $V_2$  값을 A/D 변환기를 통하여 디지털 신호로 PC로 전송 받아 상기 (1)식을 통해 저항 값으로 계산한 후 저장 장치에 저장하며 동시에 디스플레이 장비로 확인이 가능하다. 저항 값은 타이머에 의한 수집과 굽힘 시험기에 장착되어 각 사이클(cycle)마다 연동되게 되어 있는 스위치에 의해 자동 측정이 가능하여 주기가 다른 시험에 대해 대응이 가능하다.

#### 4. 결과 및 토론

본 연구에서는 Sn, Ag, Cu 함량(weight percent)이 각각

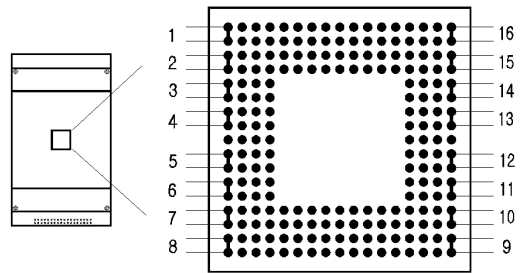
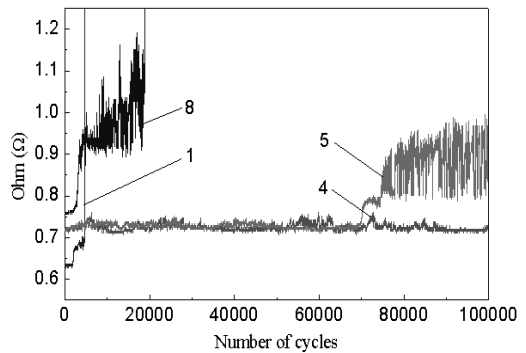
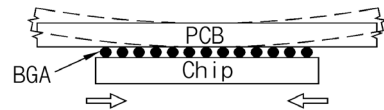


Fig. 7 Schematic drawing of a test specimen



(a) Resistance vs. number of cycles

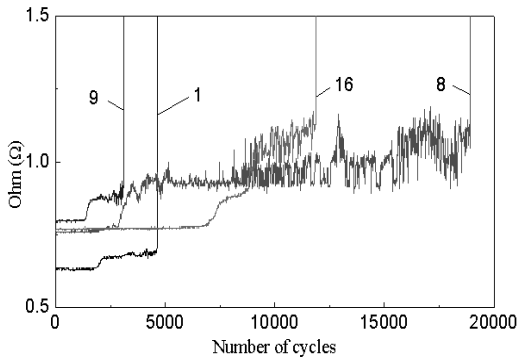


(b) Direction of crack propagation

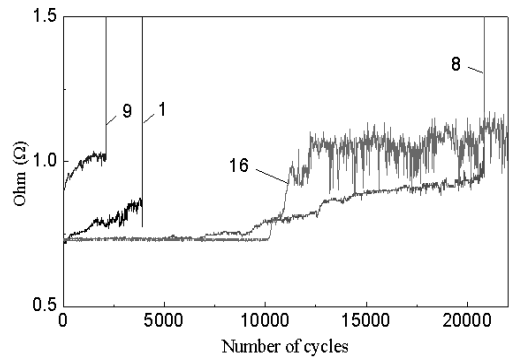
Fig. 8 Measurement of resistance variation during 4-point bending test

95.5%, 4.0%, 0.5% 인 3원계 무연 솔더 볼( $\phi 0.48\text{mm}$ )이  $0.8\text{mm}$  피치(pitch)의  $17 \times 17$  배열로 제작된  $15 \times 15\text{mm}$  사이즈의 Dummy 칩을 사용하여 시편을 제작하였다. 시편은 칩 외곽으로부터 솔더 볼의 파단이 일어날 것으로 예상하였으며 이를 확인하기 위해 16개 채널로 데이지 체인을 구성하였다. Fig. 7에 각 라인의 위치를 표시하였다.

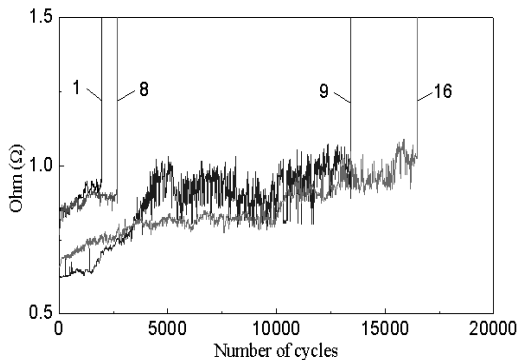
솔더 볼의 파단은 외곽 라인인 1,8,9,16번에서 시작하여 4,5,12,13번 쪽으로 들어간다. Fig. 8의 (a)를 보면 외곽의 솔더 볼인 1번과 8번이 피로 시험 20,000 회 이전에 파단된 것으로 나오지만 안쪽인 4번과 5번은 피로 시험 70,000 회 이후에 파단이 시작된다. 다른 세 보드에서도 같은 결과가 관찰되었다.



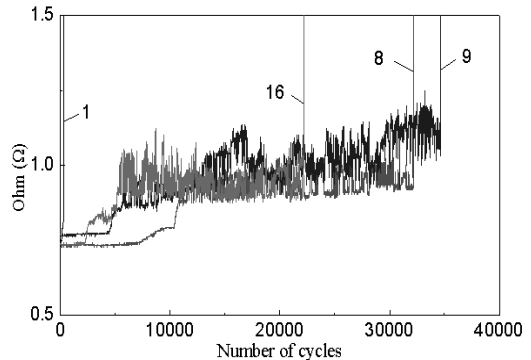
(a) Board 1



(b) Board 2



(c) Board 3



(d) Board 4

Fig. 9 Resistance vs. number of cycles

즉, 파단은 Fig. 8의 (b)에서처럼 외곽에서 시작 된다는 것이 확인된다. Fig. 9는 플립칩의 4점 굽힘 실험 결과를 나타내고 있다. 그림에서와 같이 각각의 솔더 볼들은 초기 저항 값이 0.6~0.9Ω으로 측정되었다. 실험 결과 각각의 솔더 볼들은 피로 횟수의 증가에 따라 초기 저항 값을 유지하다가 급격한 저항의 증가를 나타내고 있다. 이는 솔더 볼에서 크랙이 발생하는 단계로 사료된다. 특히 Fig. 9(d)의 line 1의 경우 수백 사이클에서 크랙이 관측되었는데, 이는 칩의 솔더링 불량에 따른 이른(immature) 파단으로 판단된다.

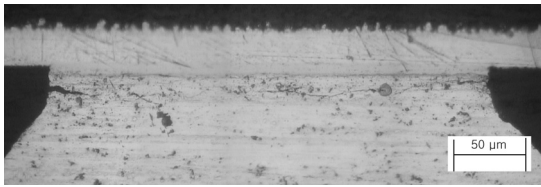
Fig. 10은 Board 2의 line 16의 파단 형상을 보이고 있다. Board 2의 line 16은 굽힘 피로 횟수가 약 10,000회부터 저항이 증가하기 시작하여 12,000회에서부터 저항의 증가 없이 산발적인 저항 측정이 되었다.

Fig. 11은 Board 4의 line 16에 연결되어 있는 2개의 솔더 볼에서의 파단형상을 나타내고 있다. 파단양상은 UBM(Under Bump Metalization)과 솔더 사이에 형성되어 취성을 띄는

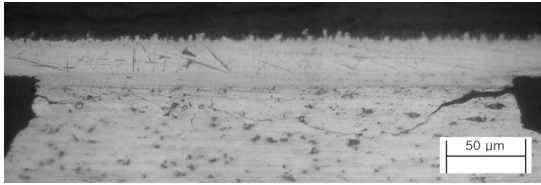


Fig. 10 Cross-sectional micrograph of a solder ball with crack

금속간 화합물(Intermetallic Compound)층 혹은 인접면에서의 피로 파괴가 주원인으로 판단된다. Board 4의 line 16 역시 저항의 증가가 멈춘 이후 단계에서 저항 그래프가 산발적인 이유는 하중을 제거하고 저항 값을 측정하기 때문에 파단 된 볼이 다시 붙어 접촉 저항이 측정된 상태라 사료된다. 즉, 저항의 증가가 끝나는 시점에서 솔더 볼은 이미 파단이 되었음을 알 수 있다.



(a) First solder ball at line 16



(b) Second solder ball at line 16

**Fig. 11** Cross-sectional micrograph of the solder ball at line 16 of board 4

JEDEC의 파단기준은 1000Ω 이상 측정되거나 초기 저항의 5배로 규정하고 있다. 그러나, 본 실험에 의하면 초기 저항이 증가되는 시점에서 파단이 시작되어 증가가 끝나는 시점에 들어갈 때는 이미 파단이 완전히 끝나고 다만 접촉 저항이 측정되기 시작하는 것이라 사료된다.

핸드 헬드 터미널 류의 제품들은 키를 누를 때 신호의 흐름이 발생하는 반면에 시험 기준은 보드 레벨 칩의 하중을 제거한 상태에서 저항을 측정하기 때문에 접촉 저항 측정에 의해 실제 환경에서의 수명과 차이가 있다.

## 5. 결론

본 연구에서는 4점 굽힘 개념을 이용하여 보드 레벨 플립 칩의 순수 굽힘 시험기를 개발하였으며, 시험기의 성능을 평가하기 위하여 4개의 시험편에 대해 굽힘 실험을 수행하였다. 그 결과를 정리하면 다음과 같다.

- (1) 본 장비는 4개의 시험편까지 동시에 굽힘 시험이 가능하기 때문에 다수 시험편을 동일한 환경으로 시험 종료하여 편차 확인이 가능하였다.
- (2) PC를 이용하여 시험기를 제어하며 자동으로 데이터를 수집하기 때문에 실시간 모니터링을 하면서 일정 주기의 솔더 볼의 수명 데이터 곡선을 얻을 수 있었다.
- (3) 본 시험기는 JEDEC 규격에 준하여 제작되었기 때문에, 다른 조성의 솔더 볼을 사용하여 제작된 시험편에도 적용

이 가능하다. 기존의 국내 시험들에서는 각 시험편의 규격이 모두 달라 다른 시험 결과와 비교 분석이 어려운 점을 감안 한다면 통일된 규격으로 시험하는 것이 시급하다고 본다.

- (4) 4점 굽힘 시험에서는 최 외곽의 솔더 볼이 20000 사이클 부근에서 먼저 파단이 일어나고 내부의 솔더 볼로 균열이 전파되므로, 수명 예측이나 설계 시에 이 점을 고려하여야 한다.
- (5) 저항 값의 측정에 의한 파단 판단은 간헐적 파괴를 염두에 둔다 하더라도 균열이 발생하여 파단 되는 시점은 JEDEC의 파단 기준보다 이전으로 저항의 증가가 끝나는 부분을 파단으로 보는 것이 옳다고 사료된다.
- (6) 키 버튼이 눌렸을 때 신호를 보내는 것이 실제 사용 환경이기 때문에 저항 측정 방법도 사용 환경에 맞게 하중이 가해질 때 측정되도록 개선되어야 한다고 판단된다.

## 후 기

본 논문은 서울특별시 전략산업 혁신클러스터 육성 사업(3D Microsystem Packaging을 위한 접합공정 및 장비개발)의 지원으로 수행되었음.

## 참 고 문 헌

- (1) Shed, A., 2004, "Accumulated creep strain and energy density based thermal fatigue life prediction models for SnAgCu solder joint," 54th ECTC, Las Vegas, Nevada, USA, pp. 737~746.
- (2) She, A., 2001, "Predicting Solder Joint Reliability for Thermal, Power, and Bend Cycle within 25% Accuracy," 2001 Electronic Components and Technology Conference, pp. 255~263.
- (3) Hossain, M., and Agonafer, D., 2004, "Strain based Approach for Predicting the Solder Joint Fatigue Life with the Addition of Intermetallic Compound using Finite Element Modeling," 2004 International Society Conference on Thermal Phenomena, pp. 358~367.
- (4) Darveaux, R., 1997, "Solder Joint Fatigue Life Model, in Design and Reliability of Solders and Solder Interconnections," The Minerals, Metals and Materials Society (TMS), Orlando, Florida, USA,

pp. 213~218.

- (5) Shin, K. H., Kim, H. T., and Jang, D. Y., 2007, "An Analysis on the Thermal Shock Characteristics of Pb-free Solder Joints and UBM in Flip Chip Packages," *Transactions of KSMTE*, Vol. 16, No. 5.
- (6) JEDEC, 2006, Board Level Cyclic Bend Test Method for Interconnect Reliability Characterization of Components for Handheld Electronic Products, JESD22-B113:2006, Joint Electron Device Engineering Council.
- (7) JEDEC, 2006, Board Level Drop Test Method of Components for Handheld Electronic Products, JESD22-B111:2006, Joint Electron Device Engineering Council.
- (8) Jee, Y. K., 2006, "A Comparative Study of the PCB Surface Finish on the Mechanical Reliability of Solder joint in Micro electronic Packaging," M. S. thesis, KAIST, Republic of Korea.
- (9) Lee, W. J., 2004, "Board Level Reliability for Lead-Free Solder Joint Using Low Temperature Solder," M. S. thesis, Hanyang University, Republic of Korea.
- (10) Wu, J. D., Ho, S. H., Huang, C. Y., Liao, C. C., Zheng, P. J., and Hung, S. C., 2002, "Board Level Reliability of a stacked CSP subjected to cyclic bending," *Microelectronics Reliability*, Vol. 42, pp. 408~409.