

논문 2009-46SD-8-3

디지털 온도보상에 의한 버스트 모드 광송신기의 구현

(Implementation of the Burst Mode Fiber Optic Transmitter by Digital Temperature Compensation Architecture)

강 호 용*, 채 상 훈**

(Ho-Yong Kang and Sang-Hoon Chai)

요 약

마이크로프로세서를 사용하여 디지털 방식에 의해 온도보상을 하는 버스트 모드 광송신기를 구현하였다. 기존 실시간으로 신호를 처리하는 아날로그 방식의 온도보상 방법에 비하여, 본 연구에서 구현한 디지털 방식의 온도보상은 신호를 샘플링 처리함으로써 고속 버스트 모드 광신호를 효과적으로 처리할 수 있다. 온도보상을 위한 디지털 자동전력조절 방식은 데이터 전송속도에 영향을 받지 않을 뿐만 아니라, 아날로그 방식에 비해 보다 정확하고 효율적이므로 Gb/s 이상의 고속 버스트 광신호 처리에 유용하게 사용될 수 있다.

Abstract

We have implemented a burst mode optical transmitter using digital temperature compensation architecture with a microprocessor. Instead of previous analog real time technique, we used digital sampling and holding technique for the temperature compensation in order to get stable high speed data transmission of the laser diode. This digital temperature compensation technique should be complemented the previous analog method with accuracy and effectiveness in the over Gb/s transmitting application.

Keywords : 광송신기, 디지털 방식, 온도보상, 광통신 모듈, 마이크로프로세서

I. 서 론

네트워크 내의 폭발적인 트래픽 증가로 인하여 광다중 접속망(optical multiple access network)에 대한 관심이 고조되고 있다. 광다중 접속망에서는 특성 상 시간적으로 볼 때 데이터가 있는 구간과 없는 구간이 존재하는 버스트(burst) 모드 데이터를 사용한다. 그러므로

광다중 접속망과 같은 버스트 모드 시스템에서는 기존의 연속신호(CW; continuous wave) 광송신기로는 데이터를 처리할 수 없기 때문에 이에 적합한 버스트 모드 광송신기가 필요하다^[1~3].

본 논문은 레이저 다이오드(LD)를 통하여 버스트 모드 전기 신호를 광신호로 변환해 주는 버스트 모드 광송신기의 온도보상에 관한 것이다. 광송신기에서 중요한 역할을 하는 온도보상 부분에 실시간 연속적인 동작으로 인하여 속도의 제한을 받는 아날로그 방식 대신에 신호가 있을 때만 샘플링 방식으로 동작하는 새로운 디지털 방식을 채택하였다. 이에 따라 고속신호 입력조건에서도 주위 온도 상승이나 장기간 사용에 관계없이 안정적인 데이터 전송을 할 수 있는 광송신기를 구현하였다.

* 정희원, 한국전자통신연구원 USN기반기술연구팀
(USN Basic Technology Research Team, ETRI)

** 평생희원, 호서대학교 전자공학과
(Dept. of Electronics Engineering,
Hoseo University)

※ 본 연구는 호서대학교 교내연구비 지원으로 수행되었음.

※ 본 연구는 IDEC의 일부 CAD tool 지원에 의해 수행되었음.

접수일자: 2009년2월4일, 수정완료일: 2009년8월5일

II. 버스트모드 광송신기의 구성

그림 1은 가입자 가정까지 광선로(optical fiber)가 이어지는 FTTH(fiber to the home) 수동 광통신망(PON; passive optical network) 시스템의 구조이다. 광망 종단장치(ONU; optical network unit)는 광케이블로 수신한 광신호를 전기신호로 변환하고 전기신호를 광신호로 변환하는 장치로서, 광회선 터미널(OLT; optical line termination)과 수동 광분리기(optical splitter)를 통해 접속된다. 이때 광회선 터미널로부터 광망 종단장치로의 하향신호는 연속신호 모드로 전달되고, 광망 종단장치로부터 광회선 터미널로의 상향신호는 버스트 모드로 전달된다. 버스트 모드 광송신기는 광망 종단장치에서 버스트 모드 전기적 신호를 광신호로 변환하는 역할을 한다.

광통신에서 안정적인 데이터 전송을 위해서는 LD의 광출력을 일정하게 유지하는 것이 필수적이다. LD는 주위 온도 상승 및 장기간 사용에 따라 특성 저하가

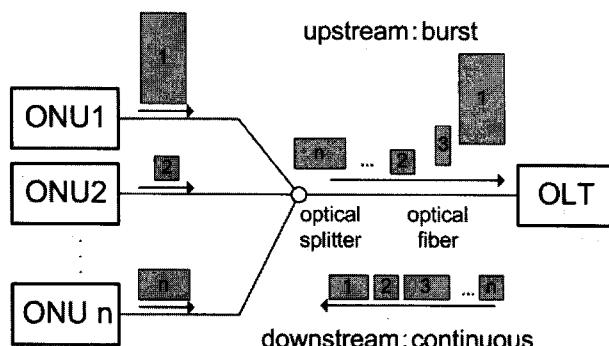


그림 1. FTTH 기반의 수동 광통신망 시스템 구조
Fig. 1. Structure of the PON system for the FTTH.

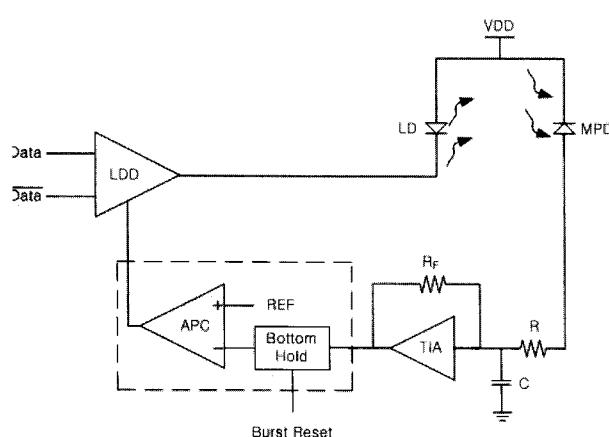


그림 2. 기존 광송신기의 온도보상회로 구조
Fig. 2. Temperature compensation architecture of the conventional optical transmitter.

발생된다. 특성 저하는 LD의 광출력 감소로 이어지므로 이를 방지하기 위한 온도보상회로를 필요로 한다^{[3]~[4]}. 그림 2는 아날로그방식의 피드백형 온도보상회로를 포함한 기존 버스트 모드 광송신기의 구조이다^[5]. 광송신기는 LD 모듈과 트랜스미터로 구성되며, LD 모듈은 광 발생을 위한 LD와 발생된 광의 출력을 측정하기 위한 모니터 포토다이오드(PD)를 포함한다. 트랜스미터는 입력 데이터신호를 LD 구동 전류로 바꾸는 LD 구동회로(LDD; LD Driver)와 주위 온도 변화에 관계 없이 일정한 광출력을 유지하기 위한 피드백 회로 등으로 구성된다. 온도보상을 위한 아날로그방식의 피드백 회로는 R-C로 구성된 대역필터, 전류-전압 변환 증폭기(TIA; trans-impedance amplifier), LDD 바이어스 전류 제어를 통한 자동출력 제어(APC; auto power control) 회로로 구성된다. 모니터 PD는 LD에서 나온 광 신호의 출력을 전류의 크기로 바꾸어 출력하며, 대역필터는 출력전류에 포함된 리플을 제거하고 급격한 변화를 막는 역할을 한다. TIA는 모니터 PD에서 검출된 전류를 전압 신호로 바꾸어 주는 회로이며, 피드백 저항(R_f)을 통하여 전달 임피던스 조절이 이루어진다. 바텀 홀드(bottom hold) 회로에서는 TIA 출력전압의 최소 레벨을 검출하고, 자동 전력 제어 회로에서는 최소 레벨과 외부에서 입력된 기준 레벨을 비교하여 차이 값을 전압으로 출력한다. 이 전압은 LD를 구동하는 차동증폭기의 바이어스 전류원(current source) 게이트 단자에 인가된다. 전류원이 NMOS 트랜지스터로 이루어질 경우 전압 값은 통상적으로 1.2~1.6V 범위가 적당하다. 다만 연속신호 모드에서 동작하는 온도보상 회로와 다른 점은 버스트 리셋 신호를 이용하여 데이터 신호가 있는 구간에서만 온도보상 기능을 작동시키고 신호가 없는 구간에서는 기능을 정지시키는 것이다^[5]. 그런데 이 회로들은 실시간으로 동작해야 하기 때문에 데이터 전송속도가 빠른 Gb/s급 버스트 모드 시스템에서는 피드백 회로의 동작속도 제한과 버스트 모드의 신호가 없는 구간(burst reset)의 존재로 인하여 원활한 동작을 기대하기 어렵다. 따라서 Gb/s급 이상의 고속 버스트 신호 처리 시스템에서는 이 문제를 해결하기 위한 새로운 제어방식이 필요하며, 본 연구에서는 이미 기본적인 실험을 통하여 그 가능성을 확인한 적이 있다^[6].

III. 디지털 온도보상 회로의 설계

그림 3은 본 연구에서 제안한 새로운 방식을 적용한 LD 온도보상회로의 구성도로서, 온도보상을 위한 피드백 회로를 디지털 마이크로프로세서를 사용하여 구성하였다. 모니터 PD로부터 TIA까지의 동작은 기존 방식과 차이가 없다. TIA 출력 전압은 마이크로프로세서에 내장된 아날로그-디지털 변환(ADC)모듈을 통하여 디지털 값으로 변환된 후 레지스터에 저장된다. 마이크로프로세서에서는 사용자가 작성한 프로그래밍에 의해 레지스터의 값을 정해진 전달함수(transfer function)로 처리하여 가공된 디지털 값으로 출력하게 된다. 이때 전달함수는 필요에 따라 사용자가 프로그램 설정을 통하여 언제든 변경할 수 있으므로 시스템의 융통성이 높은 특징을 지닌다. 출력된 디지털 값은 다시 디지털-아날로그 변환(DAC)모듈에 의해 전압 값으로 재정의되어 LDD 블록의 LD 바이어스 전류 제어회로로 보내지게 된다. 만약 LD에 온도변화가 발생하면 광출력이 바뀌게 되고, 이에 따라 모니터 PD의 출력전류가 바뀌게 된다. 이 정보는 TIA를 거쳐 전압 변화의 형태로 마이크로프로세서에 입력된다. 마이크로프로세서는 전달함수에 의해 입력전압 변화를 보상해 주기 위한 방향으로 출력 값을 조절하게 되며, 최종적으로는 LD 바이어스 전류 제어회로의 전압이 바뀌면서 광출력을 항상 일정한 레벨로 유지하게 된다. 그런데 실시간으로 항상 동작하는 기존의 아날로그 방식과는 달리, 이 방식에서는 시스템에서 공급되는 버스트 리셋 신호를 카운터하면서 수 msec 이상의 낮은 속도로 주기적으로 샘플링(sampling) 및 홀딩(holding)하는 방식

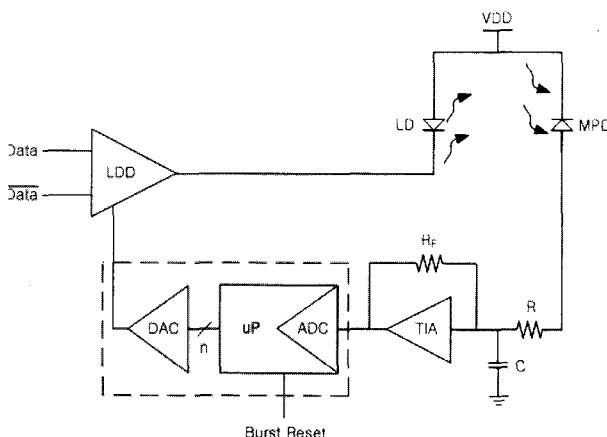


그림 3. 디지털 온도보상회로의 구성도

Fig. 3. Temperature compensation architecture of the digital optical transmitter.

으로 피드백 회로를 동작시킨다. 이렇게 함으로써 1Gb/s 이상 동작할 때 나타나는 피드백 회로의 속도 제한 문제를 해결한다^[6].

본 연구에서는 디지털 방식을 통한 온도보상 가능성을 실험하기 위하여 온도보상용 피드백 회로를 ADC를 포함한 마이크로프로세서 칩과 DAC 칩을 이용하여 구성하였다. 그리고 TIA 회로 및 LDD 회로와, 본 연구와 비교를 위한 아날로그 방식의 온도보상 회로 등을 기 제작된 아날로그 방식의 칩에 내장된 회로를 이용하였다. 이 칩들과 함께 모니터 PD를 포함한 LD 모듈과 필터회로를 이용하여 온도보상 실험 회로를 구성하였다. 그림 4는 TIA에서 출력된 전압을 아날로그-디지털 변환한 다음 정해진 전달함수에 의해 처리한 후 다시 8-bit로 출력하는 마이크로프로세서 회로의 구성도이다. 마이크로프로세서 내에 내장된 ADC 모듈에서 신호변환이 완료되면 변환 결과는 4비트 양의 정수 표현법을 사용함으로써 0000~1111 범위의 2진수 값으로 나타난다. 이 값은 필요에 따라 8비트 또는 그 이상으로도 늘릴 수 있다. 입력이 0V일 때 출력은 0000이 되고, 입력이 1.0V일 때 출력은 0111이 되며, 최대 2.0V가 입력될 때 출력은 1111이 된다. 그림 5는 마이크로프로세서에 의하여 입력신호가 처리되는 과정을 나타내는 순서도이며, 리셋신호를 이용하여 외부 버스트 신호가 있는 구간에서만 동작하도록 프로그램을 작성하였다. 따라서 마이크로프로세서는 버스트 리셋신호가 해제되는 경우에만 외부입력을 받아들인다. 또한 데이터 입력은 실시간으로 이루어지는 것이 아니라, 버스트 리셋신호 카운터를 통하여 일정한 간격으로 샘플링하여 주기적으로 입력이 이루어지도록 프로그램을 구성함으로서 피드백 회로는 데이터 또는 데이터 패킷의 속도에 제한을 받지 않고 동작하도록 하였다. 8비트로 처리된 출

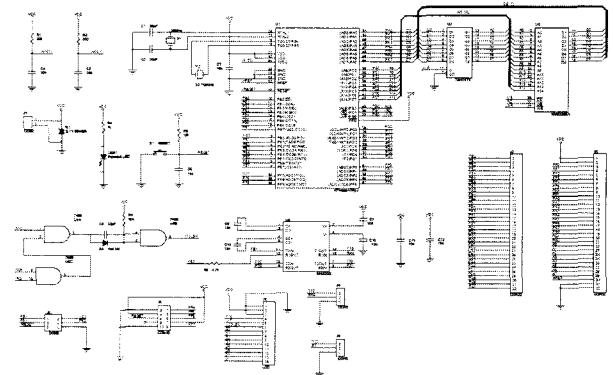


그림 4. 마이크로프로세서 구성도

Fig. 4. Schematic diagram of the microprocessor.

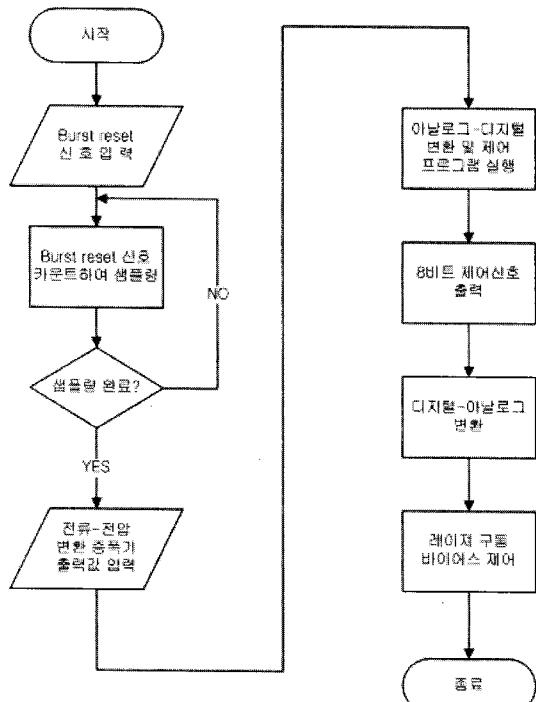


그림 5. 디지털 방식의 온도보상 순서도

Fig. 5. Flow chart of digital temperature compensation.

력은 DAC에 의해 변환되어 LD 바이어스 전류 제어회로에 포함된 전류소스의 게이트로 보내진다. 이때 DAC 출력전압은 바이어스 전류 10~40 mA를 출력하기 위한 제어전압인 0.8~1.2V의 범위를 유지한다^[5]. 그리고 DAC는 외부로부터 입력되는 버스트 리셋 신호에 의해서 필요시에만 값을 출력한다. 따라서 버스트 신호가 있는 구간에서만 온도보상 회로가 동작하게 된다. LDD 바이어스 전류 제어회로는 마이크로프로세서에 의해 처리된 데이터의 값에 따라 LD에 흐르는 전류를 가변시키는 방식으로 구성하였다^[6].

IV. 실험 결과 및 분석

그림 6은 온도보상회로의 동작을 테스트하기 위해 제작한 테스트 보드이다. 보드 왼편은 ADC를 포함한 마이크로프로세서 칩이 장착된 미니 보드와 DAC 칩으로 이루어진 온도보상용 피드백 회로와, 전원공급 장치 등 주변회로를 보여주고 있다. 오른편에 위치한 별도의 미니 보드는 TIA, LDD를 포함한 LD 구동용 트랜스미터 칩과 LD/PD 모듈을 포함하고 있다. 전체시스템을 측정하기 위하여 본 실험에서는 전원공급장치, 데이터 및 버스트 리셋신호 공급장치, 광출력 측정장치, 오실로스코프, 전압전류계 및 전체시스템의 제어와 프로그램의 수정 및

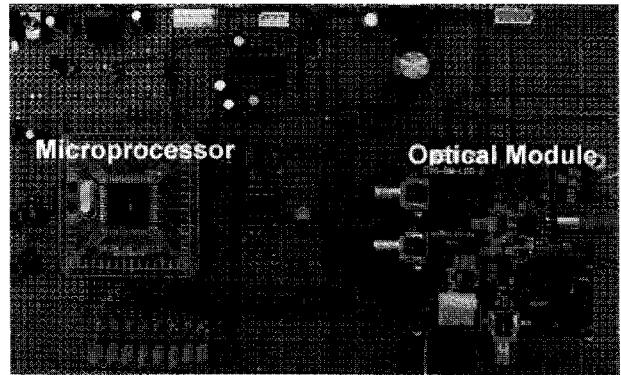


그림 6. 사용된 테스트 보드

Fig. 6. Used test board.

수행을 모니터링하기 위한 컴퓨터 등을 사용하였다. 그리고 온도 변환 실험을 위하여 히터와 온도계를 사용하였다. 실제 실험에서는 테스트 보드에 신호 발생장치를 이용하여 EPON(ethernet passive optical network) 신호에 해당하는 1.25Gb/s의 데이터 신호와 1KHz의 버스터리셋신호를 공급하였으며, 온도는 측정 환경을 고려하여 25~85°C 범위에서 변화시켰다. 이 상태에서 온도에 따른 광출력 및 회로 각 부분의 전압, 전류를 측정하였다.

그림 7은 본 연구와의 비교를 위하여 트랜스미터 칩에 온도보상용 피드백 회로를 연결하는 대신에, LDD 바이어스 전류 제어회로에 1dBm 부근의 LD 광출력이 예상되는 0.9V로 고정된 전압을 인가한 후 주위 온도를 변화시키면서 TIA 출력전압 변화를 관찰한 것이다. 이 조건에서 주위 온도를 25~85°C 사이에서 변화시켰을 때 TIA의 출력전압은 1.342V(25°C)에서 1.490V(85°C)로 +0.148V의 변화를 보였다. 이 결과는 LDD 바이어스 전류 제어회로 입력을 고정시킴으로써 온도가 높아짐에 따

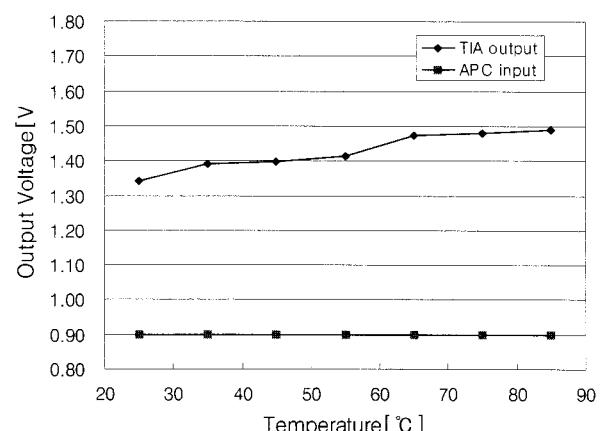


그림 7. APC 입력 고정 상태의 TIA 출력

Fig. 7. TIA output according to fixed APC input.

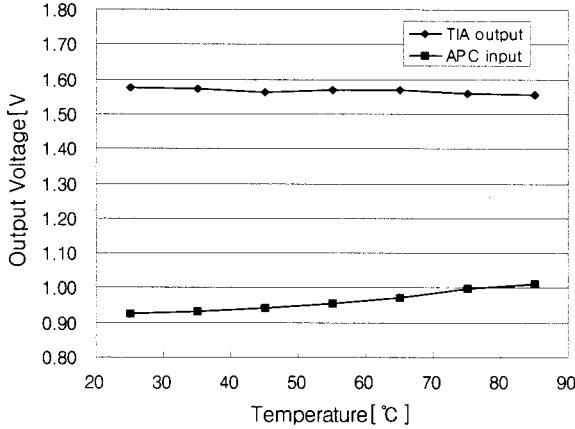


그림 8. 디지털 온도보상 상태의 TIA 출력

Fig. 8. TIA output according to digital temperature compensation.

라 LD의 광출력이 줄어들면서 모니터 PD에 흐르는 전류가 줄어들고, TIA는 인버터 형태이므로 출력전압은 상대적으로 높아지는 것을 보여주고 있다. 이 결과를 볼 때 온도보상이 없을 때의 LD의 광출력은 온도에 따라 상당한 변화가 있을 것으로 예상된다.

그림 8은 트랜스미터 칩에 본 연구에서 제작한 마이크로프로세서를 이용한 디지털 온도보상용 피드백 회로를 연결한 후 주위 온도를 변화시키면서 TIA 출력을 관찰한 것이다. 이 상태에서 주위 온도를 25~85°C 사이에서 변화시켰을 때 TIA 출력전압은 1.575V(25°C)에서 1.556V(85°C)로 -0.019V의 아주 미세한 전압 변화만 보였다. 또한 전압 변화방향도 앞의 경우와는 반대로 나타났다. 이 결과를 통해서 볼 때 본 연구에 의한 온도보상이 있을 때의 LD의 광출력은 온도가 변화하더라도 거의 변하지 않을 것으로 예상된다. 여기서 원칙적으로 TIA의 출력은 전 온도범위에 걸쳐 변화가 없어야 하나 약간의 변화를 보이는 것은 온도에 따라 TIA의 입력에 오프셋(offset)이 발생하기 때문에 나타나는 현상으로 해석되며, 마이크로프로세서의 입출력 해상도를 높이거나 프로그램 수정을 통하여 전달함수를 개선한다면 온도에 따른 TIA의 출력 변화를 더 줄일 수 있을 것으로 사료된다.

그림 9는 두 조건에 대하여 실제 온도에 따른 광출력을 비교한 그래프이다. 주위 온도를 25~85°C 사이에서 변화시키고 LD 광출력의 변화를 살펴본 결과 바이어스 전류 제어회로 입력전압을 0.9V로 고정하였을 경우는 +2.42~-0.48dBm으로 2.9dB의 변화를 보였으나, 본 연구에 의한 디지털 온도보상용 피드백 회로를 채용한 경우는 +2.64~+2.18dBm으로 0.46dB 정도의 변화만 나타

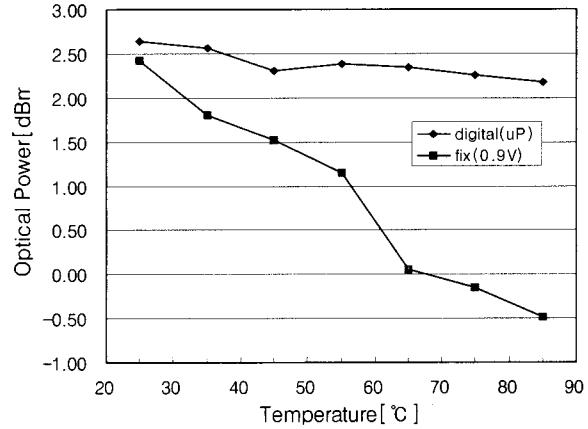


그림 9. 온도에 따른 광출력 비교

Fig. 9. Optical power comparison according to temperature variation.

났다. 이는 일반적으로 -25~85°C 범위 내에서의 LD 광출력 변화 허용사양이 ±1dB인 것을 감안한다면 양호한 결과로 판단된다.^[5] 또한 기존 방식인 아날로그 피드백 회로의 동작주파수가 300MHz 정도이더라도 전체 회로의 동작주파수는 1Gb/s 이상 올라가기가 힘들지만, 이 방식의 경우는 피드백 회로가 샘플링에 의하여 동작하므로 전체 회로의 동작주파수가 1Gb/s 이상 올라가더라도 큰 문제없이 동작할 수 있다. 다만 현재는 온도보상용 피드백 회로인 마이크로프로세서 및 DAC 칩이 트랜스미터 칩과 따로 구성되어 있으므로 시스템 적용에 불편이 따른다. 그러므로 향후 이를 세 칩을 합쳐서 하나의 칩으로 구성한다면 더 좋은 결과를 기대할 수 있을 것이다.

V. 결 론

광다중 접속망 등 광통신 시스템의 가입자 광모듈에 내장되는 버스트 모드 광송신기용 온도보상회로를 마이크로프로세서를 사용하여 구현한 다음 측정을 통하여 적용 가능성을 분석해 보았다. 측정결과 디지털 마이크로프로세서에 의한 우수한 온도보상 특성을 확인할 수 있었으며, LDD 바이어스 제어부로 입력하기 위한 APC 전압 범위도 관찰할 수 있었다. 또한 1Gb/s 이상의 고속 버스트 모드 신호를 샘플링 방식에 의해 저속으로 처리할 수 있다는 것도 확인하였다.

본 논문에서 구현한 버스트 모드 광송신기 온도보상 방식은 향후 초고속 광다중 접속망에서의 칩 개발에 있어서 기술적인 토대가 될 수 있을 것이며, 향후 하나의 칩 형태로 개발한다면 아날로그 온도보상회로의 동

작속도 제한 문제를 해결할 수 있는 좋은 방법이 될 것으로 기대된다.

참 고 문 헌

- [1] F.S. Chen, "Simultaneous feedback control of bias and modulation currents for injection lasers," *Electron Letts.*, 16, No. 1, pp. 7-8, Jan. 3, 1980.
- [2] R.G. Swartz, B.A. Wooley, A.M. Voshchenkov, V.D. Archer, and G.M. Chin, "An integrated circuit for multiplexing and driving injection lasers," *IEEE J. Solid-State Circuits*, Vol. SC-17, No. 4, pp. 753-760, Aug. 1982.
- [3] N. Ishihara, M. Nakamura, Y. Akazawa, N. Uchida, and Y. Akahori, "3.3V, 50Mb/s CMOS transceiver for optical burst-mode communication," *ISSCC Dig. Tech. Papers*, pp. 244-255, 1997.
- [4] Su-Jeong Lee and Man-Seop Lee, "Automation power control for 2.5Gb/s burst mode optical transmitter", *APCC 2000*, Nov. 2, 2000.
- [5] Yong-Hun Oh, Sang-Gug Lee, Quan Le, Ho-Yong Kang, and Tae-Whan Yoo, "A CMOS burst mode optical transmitter for 1.25Gb/s ethernet PON application", *IEEE trans. on circuits and systems II: Express Briefs*, Vol. 52, No. 11, pp.780-783, Sep. 2005.
- [6] 채상훈, 김동규, "버스트 모드 광송신기의 디지털 방식에 의한 온도보상에 관한 연구", 대한전자공학회논문지, 제 44 권, SD편, 제 11 호, 2007년 11월.

저 자 소 개



강 호 용(정회원)

1989년 부산대학교 전자공학과
학사 졸업
2003년 충남대학교 정보통신
공학과 석사 졸업
1988년 12월 ~ 1993년 12월
대우통신 반도체연구소
1994년 1월 ~ 2000년 5월 대우전자 ASIC Center
2000년 ~ 현재 한국전자통신연구원 USN기반기술
연구팀 책임연구원
<주관심분야 : USN MAC/PHY, VLSI설계, 광가입자망(FTTH) MAC/PHY>



채 상 훈(평생회원)-교신저자

1981년 경북대학교 전자공학과
학사 졸업
1983년 부산대학교 전자공학과
석사 졸업
1992년 부산대학교 전자공학과
박사 졸업
1983년 3월 ~ 1997년 8월 한국전자통신연구원
반도체 연구단 책임연구원
2004년 9월 ~ 2006년 8월 University of Florida
연구교수
1997년 9월 ~ 현재 호서대학교 전자공학과 교수
<주관심 분야 : 광통신 및 RF용 아날로그/혼합형
ASIC 설계, 전력소자 및 태양전지 연구 개발>