
GSM/CDMA 대역용 LTCC Diplexer 설계 및 제작

김태완* · 이영철*

Design and Fabrication of a LTCC Diplexer for GSM/CDMA Applications

Tae-Wan Kim* · Young-Chul Lee*

이 논문은 2007년 교육인적자원부의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구임
(KRF-2007-521-D00328).

요 약

본 논문에서는 LTCC 다층회로 기술을 이용하여 GSM과 CDMA 대역을 분리 하는 diplexer를 설계 및 제작하여 그 특성을 측정하였다. Diplexer의 집적도를 높이기 위해 3차원 적층형 인덕터와 커패시터를 이용하여 유전율 7이고, 총 6층의 LTCC 기판에 설계되었다. 저역통과 필터에 인덕터와 고역통과 필터에 커패시터를 각각 병렬로 결합하여 두 대역의 주파수 대역의 선택성을 높였다. LTCC 표준 공정으로 제작 되어진 다이플렉서의 크기는 CPW pad를 포함하여 $3,450 \times 4,000 \times 694 \mu\text{m}^3$ 이다. GSM 대역에서 -1.35 dB 이하의 삽입 손실과 -5.66 dB 이상의 반사 손실, 그리고 CDMA 대역에서는 -1.54 dB 이하의 삽입 손실과 -9.30 dB 이상의 반사 손실의 특성을 나타내었다.

ABSTRACT

In this paper, a diplexer circuit to separate GSM from CDMA band is designed using a LTCC (Low Temperature Cofired Ceramic) multi-layer technology. In order to increase a integration capability of the diplexer, it is designed using 3-dimensional (3-D) multi-layer compact inductor and capacitors in 6-layer LTCC substrate with a relative dielectric constant of 7. In order to achieve high selectivity of the bands, a shunt capacitor and inductor are designed in the high-pass filter (HPF) and low-pass filter (LPF), respectively. The size of the fabricated diplexer including CPW pads is $3,450 \times 4,000 \times 694 \mu\text{m}^3$. An insertion loss (IL) and return loss in GSM band are less than -1.35 dB and more than -5.66 dB, respectively. In the case of CDMA band, the IL of -1.54 dB and RL of above -9.30 dB are archived.

키워드

LTCC, mulil-band, diplexer, low-pass filter, high-pass filter

I. 서론

현재 무선 통신 시장의 급격한 발전과 함께 GSM (global system for mobile), CDMA (code division multiple access), WPAN (wireless personal area network), WLAN (wireless local area network) 등과 같은 다양한 무선 서비스들이 사용되고 있으며, 서로 다른 표준에서 동작하는 무선통신 시스템의 요구가 증가하고 있다. 또한 무선통신 시스템 사용자들의 국가 간의 이동이 빈번해짐에 따라 글로벌 로밍을 위한 다양한 무선통신 시스템들이 개발되고 있다. 전 세계적으로 개인 이동통신 시장의 경우 GSM이 82%, CDMA 방식이 10.6%로 양분되어 있으며 [1], 820 MHz - 1,950 MHz 대의 주파수 대역이 각 나라마다 다르게 할당되어 사용되고 있다. 따라서 자유로운 글로벌 로밍을 위해 multi-band 시스템에 대한 연구가 활발히 진행되고 있다. 이에 맞춰 소형화, 경량화에 대한 요구도 동시에 증가하고 있다. 하지만 보통 RF 시스템에서는 전기적 소자의 80% 이상이 수동 소자로 되어 있기 때문에 집적화, 소형화에 큰 어려움을 가지고 있으며, 이러한 무선통신 시스템의 요구를 충족시키기 위해서 저가격화와 저 손실의 소자 및 SoC (system-on-chip), SoP (system-on-package)와 같은 집적화 연구도 진행되고 있다. 특히 고집적 다층 패키징 기술인 LTCC (low temperature cofired ceramic), MLO (multi layer organic) 등에 대한 연구가 활발히 진행 중이며, 이 중 LTCC는 3차원 집적도가 높고, 저가에 고성능을 가지면서 높은 신뢰성을 갖춘 RF 모듈로 제작이 가능하여 RF 수동 소자 및 모듈화 기술에서 중요한 부분을 차지하고 있다 [2]. 이러한 LTCC 기술을 반영한 다중 대역용 front-end 모듈과 송수신기 모듈이 여러 연구 기관에서 연구·개발되고 있으며 [3-5], 이러한 다중 대역 모듈 중에서 가장 중요한 부분을 차지하는 구성 요소는 다이플렉서와 듀플렉서이다.

최근에, LTCC 제작에 적합한 butterworth 응답 특성을 이용한 다이플렉서가 보고되었으며 [6, 7], LTCC 기술을 이용하여 저역통과 필터(LPF: low pass filter)와 고역통과 필터(HPF: high pass filter) 사이의 격리도를 개선시킨 다이플렉서 [8] 와 3차원 적층으로 집약 시킨 전송라인을 기반으로 하는 다이플렉서 [9]가 보고되었다. 이외 CPW(co-planar waveguide)와 microstrip line을 이용하여 소형화 시킨 다이플렉서가 보고되었다 [10].

본 논문에서는 소형화 및 집적화를 가능하게 하는 LTCC 기술을 이용하여 GSM과 CDMA 이중 대역 분리용 3차원 다이플렉서를 설계 하였다. 저역통과 필터에 인덕터와 고역통과 필터에 커패시터를 각각 병렬로 결합하여 원하는 주파수 대역의 선택성을 높였다. 설계된 저역통과 필터와 고역통과 필터는 총 6층의 LTCC 기판에 집적되었으며, 일반 LTCC foundry 공정을 이용하여 제작하였으며, probe station을 이용하여 그 특성을 측정 하였다.

II. 본론

2-1 schematic 회로 설계

본 연구에서 설계한 다이플렉서는 기본적으로 GSM 대역을 위한 저역통과 필터와 CDMA 대역을 위한 고역통과 필터의 결합으로 이루어져 있으며, 저역통과 필터에 인덕터와 고역통과 필터에 커패시터를 각각 출력단에 병렬로 그림 1과 같이 배치함으로써, 통과대역 특성을 나타내도록 설계하였다.

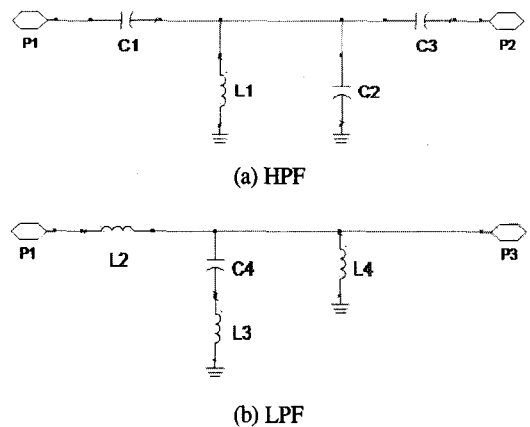


그림 1. HPF와 LPF의 schematic 회로
Fig. 1 Schematic circuit of the HPF and LPF

적층형 구조를 갖는 RF 소자는 작게 만들 수 있는 장점이 있지만, 구조적으로 복잡하기 때문에 schematic 회로를 이용하여 3rd-Chevychev 저역통과 필터와 고역통과 필터를 먼저 설계 하였다. 그리고 저역통과 필터에 인덕터(L3)를, 고역통과 필터에 커패시터(C2)를 병렬로

연결함으로써, 저역 통과 필터와 고역 통과 필터의 주파수 특성 중 일부 주파수 대역을 차단하였다. 그 결과 원하는 주파수 대역만을 통과 가능한 다이플렉서를 설계할 수 있었다. 그림 1은 이런 과정을 통해 설계된 고역 통과 필터와 저역 통과 필터를 나타낸다.

설계되어진 저역 통과 필터와 고역 통과 필터를 결합하여 다이플렉서의 기본 회로를 설계하였다. 또한 각 소자의 값을 최적화하여 최종 회로를 설계 하였다. 설계한 다이플렉서의 회로는 그림 2와 같으며, 설계 결과는 그림 3과 같다.

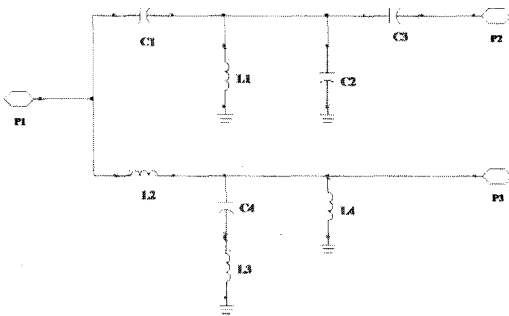


그림 2. 다이플렉서의 schematic 회로
Fig. 2 Schematic circuit of the diplexer

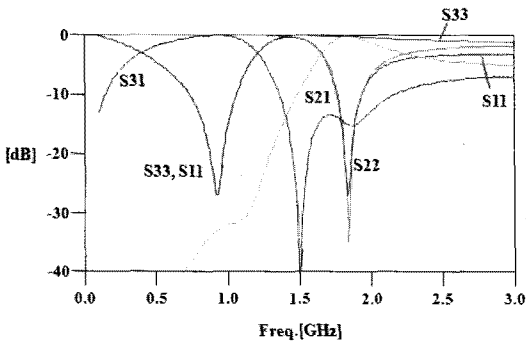


그림 3. 다이플렉서 회로 시뮬레이션 결과
Fig. 3 Simulated result of a schematic circuit

그림 3에서, 설계결과 820-960 MHz의 GSM 대역과 1,750 - 1,950 MHz의 CDMA 대역을 확보하였다. 통과 대역에서 반사손실은 -10 dB 이하로 양호한 특성을 나타내었다. 제한된 소자를 이용한 통과대역확보를 위해 GSM 대역에 비해 CDMA 대역에서 rejection ratio 상대

적으로 약간 열화된 특성을 나타내었다. CDMA 대역에서 rejection ratio는 -14 dB이하를 나타내었다.

2-2.3차원 적층형 LTCC 다이플렉서 설계

다이플렉서의 초소형화를 위해 3차원 적층형으로 인덕터와 커패시터를 설계 하였다. 3차원 다이플렉서의 설계를 위해 5층의 LTCC 기판이 이용되었고, 최소 6층으로 하는 LTCC foundry 설계 규칙(design rule)에 의해 나머지 1층은 GND 층으로 이용되어 총 6층에 집적되었다. 각 층의 높이는 100 μm 이며, 유전율은 7 이다. 기판의 유전 손실은 0.0019이다.

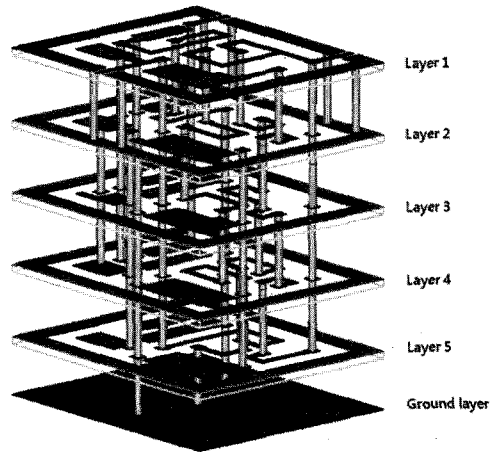


그림 4. 3차원 적층형 다이플렉서 구조
Fig. 4 The structure of the 3-D LTCC diplexer

앞 절의 schematic 회로 설계 과정을 토대로 각 집중수동 소자를 결합하여 저역 통과 필터와 고역 통과 필터를 적층형 구조로 설계 하였으며 이를 결합하여 3차원 적층형 다이플렉서를 3-D EM시뮬레이터를 [11] 이용하여 설계 하였다. 집중수동 소자끼리 연결되는 부분과 각 집중수동 소자 사이에 생기는 기생 커패시터와 인덕턴스는 다이플렉서의 특성에 영향을 주어 소자 값에 영향을 준다. 그래서 원하는 주파수 대역을 만족시키는 소자 값을 찾기 위해, 각 집중수동 소자를 최적화시켜 각 소자 값을 조절 하였다. 최적화된 3차원 적층형 다이플렉서의 구조는 그림 4와 같으며 시뮬레이션 결과는 그림 5에 나타내었다. GSM (820-960MHz) 통과 대역에서 -0.45 dB 이하의 삽입손실과, -15.86 dB 이상의 반사 손실 특성

을 보였으며, CDMA(1,750-1,950MHz) 통과 대역에서는 -1.35 dB 이하의 삽입 손실과, -16.84 dB 이상의 반사 손실 특성을 보였다.

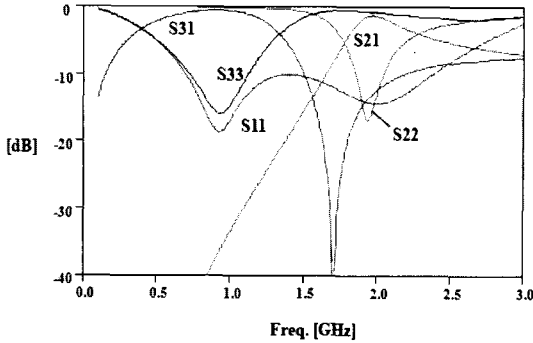


그림 5. 3차원 적층형 다이플렉서 EM 시뮬레이션 결과
Fig. 5 3-D EM simulated results of the 3-D LTCC diplexer

III. 제작된 3 차원 적층형 다이플렉서의 측정 결과

설계된 3D diplexer는 상용 LTCC foundry의 표준공정을 이용하여 제작되었으며, 그림 6은 제작된 diplexer를 나타내며, 크기는 CPW pad를 포함하여 3,450 x 4,000 x 694 μm^3 이다. 각 층의 높이가 100 μm 에서 114 μm 로 증가하였다.

제작된 적층형 다이플렉서는 probe-station에서 probing 방법을 이용하여 그 특성을 측정 하였으며, 그림 7에 측정결과를 나타내었다. 설계 결과와 비교하여 GSM 대역의 중심 주파수가 923 MHz에서 1,260 MHz로 이동하였으며, CDMA 대역의 중심 주파수는 1,973 MHz에서 2.100 MHz로 이동 하였다. 또한 반사 손실 특성이 설계 결과와 비교 하여 다소 미흡하다. 이 결과는 기본 설계 시 기판의 높이가 100 μm 로 설계 되었으나 공정상에서 114 μm 으로 변경됨으로써 커패시턴스 값의 감소와 인덕턴스의 값의 상승과 기생성분의 증가로 인한, 측정치와 설계 값의 차이를 나타낸다. 측정되어진 GSM 대역의 통과 필터는 -1.35 dB 이하의 삽입 손실과 -5.66 dB 이상의 반사 손실, CDMA 대역의 통과 필터는

-1.54 dB 이하의 삽입 손실과 -9.30 dB 이상의 반사 손실의 특성을 보였다.

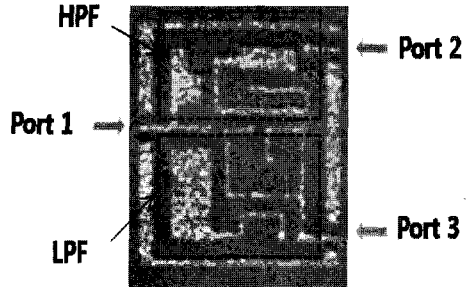


그림 6. 제작된 3차원 적층형 다이플렉서
Fig. 6 Fabricated 3-D LTCC diplexer

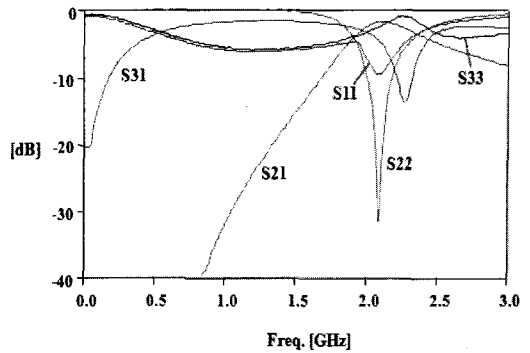


그림 7. 제작된 3차원 적층형 다이플렉서 측정결과
Fig. 7 Measured results of the fabricated 3-D LTCC diplexer

IV. 결 론

본 연구에서는 3차원 LTCC 다중회로 기술을 이용하여 GSM과 CDMA 대역을 분리 하는 diplexer를 설계 및 제작하여 그 특성을 측정 하였다. Diplexer의 집적도를 높여 크기를 감소시키기 위해 3차원 적층형 헤리컬 인덕터와 3차원 병렬 적층 커패시터를 이용하여 설계되었다. 제작 되어진 다이플렉서의 크기는 CPW pad를 포함하여 3,450 x 4,000 x 694 μm^3 이다. GSM 대역의 통과 필터는 -1.35 dB 이하의 삽입 손실과 -5.66 dB 이상의 반사 손실,

CDMA 대역의 통과 필터는 -1.54 dB 이하의 삽입 손실과 -9.30 dB 이상의 반사 손실의 특성을 보였다.

감사의 글

이 논문은 2007년 교육인적자원부의 재원으로 한국학술진흥재단의 지원을 받아 수행된 연구임 (KRF-2007-521-D00328).

참고문헌

[1] 최선희, "GSM협회의 공식집계를 통해 본 세계 이동전화시장의 현황과 전망", 방송통신정책, 제 21 권 4호, pp56-62, 2009.

[2] Young Chul Lee, "A 60GHz Stripline BPF for LTCC System-in-Package Applications", IEEE MTT-S International Microwave Symposium, pp. 1413-1416. 2005.

[3] Dong-Su Kim, "LTCC front-end modules for multi-band applications", 36th Eur. Microwave. conf., vol. 1, pp. 541-544, 2006.

[4] Dong Ho kim, "Implementation of an LTCC Quad-band Module for WLAN and WiMAX Applications", 38th Eur. Microwave. conf., pp. 614-617, 2006

[5] Y.H Park, "LTCC quad band GSM RF transceiver using integrated passive matching network", Eur. Microwave. conf., pp 407-410, 2005.

[6] Y.S Zhu and W.K. Chen, "On the design of a diplexer having Butterworth characteristics." IEEE Trans Circ Syst 35, pp. 1455-1457. 1988.

[7] D.C. Youla, S.U.Pillai, and F. Winter, "Theory and design of maximally flat low-pass high-pass reactance ladder diplexers", IEEE Trans Circ Syst 39. pp. 337-350. 1992

[8] Byoung Hwa Lee, "Compact Diplexer and Its Implementation for Wireless Communication Systems", Microwave and Optical Technology Letters, vol. 48, No. 7, pp 1413-1415, July 2006.

[9] Martin Fritz, "A Diplexer Based on Transmission Lines Implemented in LTCC", IEEE trans. Microwave Theory Tech, vol. 29, no. 3, pp. 427-432, August 2006.

[10] Wei-Qin Xu, "Quasi-Lumped Design of UMTS Diplexer using Combined CPW and Microstrip", Microwave and Optical Technology Letter. vol. 51. no 1. pp. 150-152. january 2009.

[10] <http://www.cst-korea.co.kr>

저자소개



김태완(Tae-Wan kim)

2008년 : 목포해양대학교 전파공학
공학사
2008년~ 목포해양대학교 해양전자
통신공학과 석사과정

※관심분야: 마이크로파 수동 소자 및 SoC, SoP



이영철(Young-Chul Lee)

1995년 : 영남대학교 공학사
1997년 : 영남대학교 공학석사
2005년 : 한국정보통신대학
공학박사

2005년~ 2006년 : 목포해양대학교 전자통신공학부
전임강사

2007년~ : 목포해양대학교 전자통신공학부 조교수

※관심분야: SoP, SoC