

고조파 제어 회로를 이용한 X-대역 전력 증폭기의 효율 개선에 관한 연구

A Study on Efficiency Improvement of X-Band Power Amplifier Using Harmonic Control Circuit

김형종 · 최진주 · 김동윤* · 나형기*

Hyoung-Jong Kim · Jin-Joo Choi · Dong-Yoon Kim* · Hyung-Gi Na*

요 약

본 논문에서는 간단하면서도 효과적인 능동적인 로드 풀(active load-pull) 방법을 제시하고, 고조파의 임피던스 성분을 제어하는 회로를 사용하여, X-대역 전력 증폭기의 효율을 개선시킬 수 있는 방법에 관하여 연구하였다. 제안된 능동적인 로드 풀 시스템은 크게 방향성 결합기와 위상 변위기, 단락 회로, 그리고 전력 증폭기로 구성되어 있으며, 전통적인 능동적인 로드 풀 방법에 비해 반사 계수가 1인 지점까지 임피던스를 쉽게 가져다 놓을 수 있다. 본 논문에서 사용된 소자는 Mitsubishi사의 GaAs FET인 MGF1801이며, 9 GHz의 동작 주파수에서 class-A 일 때, 21.65 dBm의 출력 전력과 24.9 %의 드레인 효율을 얻었고, class-AB일 때, 21.46 dBm의 출력 전력과 53.3 %의 드레인 효율을 얻었다. 고조파 제어 회로는 실험에 사용된 초고주파 부품의 주파수 대역폭의 한계로 인해, 2차와 3차 항 성분까지만 고려하여 설계하였으며, class-AB에서, 6.4 %의 효율이 증가된 것을 확인하였다.

Abstract

In this paper, a simple and effective active load-pull method is proposed, and the method to improve the efficiency of X-band power amplifier using harmonic control circuit is presented. The proposed active load-pull system mainly consists of directional coupler, phase shifter, short circuit, and power amplifier, and allows a user to access reflection coefficients near the edge of the Smith chart($\Gamma=1$) easily. The device used in this paper is Mitsubishi's GaAs FET MGF1801, and the operating frequency of the power amplifier is 9 GHz. The amplifier had output power of 21.65 dBm and drain efficiency of 24.9 % at class-A, and had output power of 21.46 dBm and drain efficiency of 53.3 % at class-AB. Harmonic control circuit is designed only second and third harmonic components because of the bandwidth limitation of the microwave components. The drain efficiency is improved as much as 6.4 % compared with class-AB power amplifier.

Key words : Active Load-Pull, Harmonic Load-Pull, High Efficiency, Switching-Mode Amplifier

I. 서 론

RF 및 초고주파 전력 증폭기는 현대의 무선 통신

및 레이더 시스템에서 중요한 구성품 중의 하나이다. 최근 들어, RF 및 초고주파 전력 증폭기의 출력 전력 및 효율, 선형성 등을 높이거나 개선시키기 위

「이 연구는 LIG 넥스원과 2009학년도 광운대학교 교내 학술연구비의 지원으로 연구되었음.」
광운대학교 전자공학과(Department of Wireless Communications Engineering, Kwangwoon University)

*LIG 넥스원(LIGNex1 Co., Ltd.)

· 논문 번호 : 20100510-059

· 교신저자 : 김형종(e-mail : hunkydory@kw.ac.kr)

· 수정완료일자 : 2010년 7월 23일

해 많은 연구가 진행되고 있다^{[1]~[3]}. 이러한 연구의 대부분은 사용하고자 하는 트랜지스터의 판매 업체에서 제공하는 비선형 모델(non-linear model)을 토대로 하여, 시뮬레이션 코드를 통한 방법으로 전력 증폭기를 설계한다. 이 때, 트랜지스터의 비선형 모델이 정확하지 못하다면, 예측되지 못한 결과를 초래할 수 있다. 뿐만 아니라, 트랜지스터의 비선형 모델이 제공되지 않는 소자에 관해서는 설계를 하는 것에 있어서 많은 제약을 받게 된다.

고출력용 트랜지스터 소자의 경우, 트랜지스터가 최대 출력 특성을 내고 있는 대신호(large signal) 환경에서 소자의 비선형 특성을 정확하게 모델링한다는 것은 어렵다. 이러한 경우는 로드 풀 측정 시스템을 이용하여 트랜지스터를 실제 동작 영역인 대신호 조건에서 측정함으로써 우리가 원하는 최적의 부하 임피던스를 찾아야 한다. 일반적으로, 로드 풀 방법에는 수동적인 로드 풀(passive load-pull)과 능동적인 로드 풀이 있다. 수동적인 로드 풀은 임피던스 스태브 튜너(stub tuner)를 이용하는 것으로, 구현하기가 쉬운 반면, 스태브 튜너와 DUT(Device Under Test) 사이의 손실로 인해, 반사 계수가 1인 지점까지 보내는데 한계가 있다. 능동적인 로드 풀은 능동적인 소자를 이용한 전력 증폭기를 이용하기 때문에, 반사 계수를 1인 지점까지 보낼 수 있지만, 구조가 복잡하고 비싸다는 단점이 있다^[4].

본 논문에서는 간단하고 효과적인 능동적인 로드 풀 방법뿐만 아니라 고조파 임피던스 성분을 제어하는 회로를 사용하여, X-대역에서의 전력 증폭기의 효율을 개선시킬 수 있는 방안에 대해서도 제시하였다.

II. 본 론

2-1 제안된 능동적인 로드 풀 방식의 원리

그림 1은 전통적인 능동적인 로드 풀 방식과 새로운 방식의 능동적인 로드 풀 방식을 보여 준다. 능동적인 로드 풀 방식은 1976년 Yoichiro Takayama에 의해 처음 소개되었으며, 트랜지스터와 같은 DUT의 출력에 입력과 같은 주파수의 신호를 넣어 인위적인 반사파를 만들어 줌으로써 수동적인 임피던스 튜너를 사용하지 않고 최적의 부하 임피던스를 찾아내는

측정 기법이다^[5]. 일반적으로, 30 W 이상의 고출력 트랜지스터 소자의 경우 최대 출력 전력 성능을 내기 위한 부하 임피던스는 10 Ω 이하로 아주 작은 값을 가진다^[6]. 그림 1(a)와 같은 전통적인 능동적인 로드 풀 방식을 이용하여 고출력 소자의 최적의 부하 임피던스를 찾고자 할 경우, 고출력 소자에 비해 아주 큰 전력과 이득을 가지는 전력 증폭기들이 필요하고, 능동적인 루프(active loop)를 구성하기가 복잡하기 때문에, 실제적으로 구현하는데 어려움이 많았다. 그림 1(b)는 본 논문에서 제안한 능동적인 로드 풀 방식의 원리를 나타낸다. 제안된 능동적인 로드 풀 방식은 트랜지스터의 출력단 쪽에 방향성 결합기와 위상 변위기, 그리고 단락 회로로 구성된다. 그림 1(b)에서 보는 것처럼, 트랜지스터의 출력단으로 들어오는 신호를 a_2 , 트랜지스터의 출력단에서 나가는 신호를 b_2 라고 놓으면, 출력단의 반사 계수는 a_2/b_2 가 된다. 그리고, 방향성 결합기의 결합 지수를 C , 신호 발생기(V_g)에서 나오는 신호를 ∂a_2 라고 했을 때, 트랜지스터의 출력단으로 들어오는 총 신호는 식 (1)과 같고, 출력단의 반사 계수는 식 (2)와 같게 된다.

그림 2는 제안된 능동적인 로드 풀 방식에서의 임피던스 위치를 보여 준다. 외부의 신호 발생기(V_g)를 사용하지 않더라도, 방향성 결합기와 위상 변위기, 단락 회로에 의해 스미스 도표(Smith chart) 상에서 부하 임피던스의 초기 지점을 $|\Gamma_o|$ 의 크기를 가지는 원의 궤적 지점까지 위치시킬 수가 있다. 그런 다음 적은 양의 전력을 가지는 증폭기나 신호 발생기와 위상 변위기를 이용하여 중심이 $|\Gamma_o|$ 이고, 반지름의 크기가 $\partial\Gamma$ 인 원을 그리며, 최적의 부하 임피던스 조건을 보다 조밀하게 찾을 수가 있다. 예를 들어, -6 dB 방향성 결합기를 사용하면, 스미스 도표 상에서 반사 계수의 크기가 0.75를 가지는 원의 어떠한 지점까지 임피던스 점을 쉽게 가져갈 수가 있다. 또한, 이러한 방법을 사용하게 되면, 발전이 생길 수 있는 영역을 최대한 피해가면서, 원하는 영역에서 최적의 부하 임피던스 조건을 찾을 수가 있다^[7].

$$a_2 = \Gamma_o \cdot b_2 + C \cdot \partial a_2 \tag{1}$$

$$\Gamma_{out} = \frac{a_2}{b_2} = \Gamma_o + C \cdot \frac{\partial a_2}{b_2} = \Gamma_o + \partial\Gamma \tag{2}$$

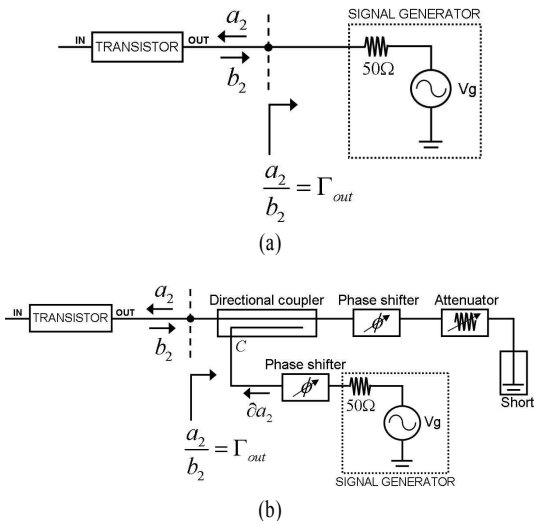


그림 1. (a) 전통적인 능동적인 로드 풀, (b) 제안된 능동적인 로드 풀
 Fig. 1. (a) Conventional active load-pull, (b) Proposed active load-pull.

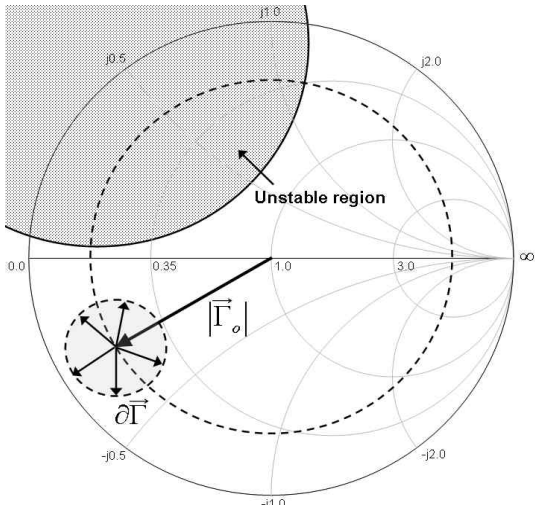


그림 2. 제안된 능동적인 로드 풀의 임피던스 위치
 Fig. 2. The impedance position of the proposed active load-pull.

2-2 제안된 능동적인 로드 풀 방식의 구현

그림 3은 제안된 능동적인 로드 풀 방식을 구현한 모습을 나타낸다. 벡터 네트워크 분석기 HP8510C의 포트 1개만을 사용하여 측정을 하였으며, 여기서 사용된 주파수는 9 GHz이며, 방향성 결합기의 결합 지수는 -10 dB이다. -10 dB 방향성 결합기의 결합

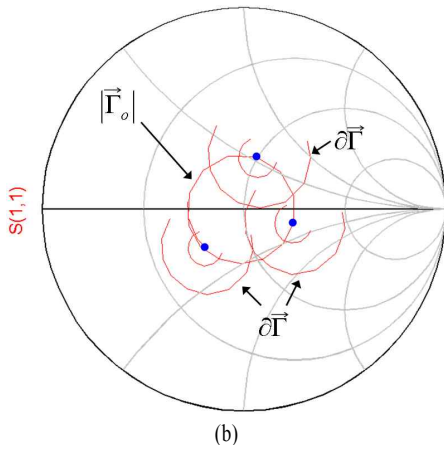
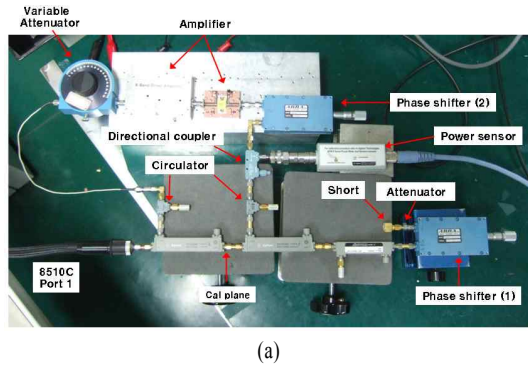


그림 3. (a) 제안된 능동적인 로드 풀의 구현 사진, (b) 측정 결과
 Fig. 3. (a) Photograph of the proposed active load-pull setup, (b) Measurement results.

포트를 통해 주입시키는 전력의 신호원(source)은 8510C의 포트 1에 -10 dB 방향성 결합기를 연결함으로써, 8510C의 포트 1에서 나오는 같은 신호원을 사용하였다. 이 신호는 서큘레이터(circulator)와 가변 전력 감쇄기와 전력 증폭기, 위상 변위기(2), 방향성 결합기, 서큘레이터, 그리고 -10 dB의 방향성 결합기를 거쳐 다시 8510C의 포트 1로 들어가게 된다.

본 논문에서는, 능동적인 로드 풀 시스템의 주 전송 선로 부분에 있는 단락 회로와 위상 변위기(1) 사이에는 전력 감쇄기가 삽입하여, 이 전력 감쇄기의 값에 따라 스미스 도표 상에 원점을 중심으로 $|\Gamma_o|$ 의 크기를 가지는 원을 그리도록 하였다. 여기서는 3 dB의 전력 감쇄기를 사용하였다. 그 다음으로, -10 dB 방향성 결합기를 통해 주입되는 전력의 양과 위상 변위기(2)를 통해 조절하게 $\partial\Gamma$ 의 크기를 가지는

원을 그리며, 우리가 원하는 임피던스 지점까지 위치시킬 수 있다. 그림 3(b)를 보면, 위상 변위기(1)에 의해 $|\Gamma_{in}|$ 의 크기를 가지는 원의 궤적을 그리며, 전력 증폭기와 위상 변위기(2)를 통해 θ_{in} 의 크기를 가지는 원의 궤적이 그려지는 것을 확인할 수 있다. 이 때, 주입되는 신호의 크기가 변할수록, θ_{in} 의 크기 또한 변하는 것을 확인하였다.

2-3 고조파 제어 회로 설계 및 구현

Class-F, class-F¹, class-E와 같은 스위칭 모드(switching-mode) 기법을 적용한 전력 증폭기의 주된 특징을 보게 되면, 주파수 영역에서 봤을 때 2차 고조파 항의 임피던스 성분과 3차 고조파 항의 임피던스 성분이 모두 반사 계수의 크기가 1이 되어야 한다는 것이다. 능동적인 고조파 로드 풀(active harmonic load-pull) 측정 시스템에 관한 문헌을 보게 되면, 1차, 2차, 3차 주파수 성분에 대하여 각각의 신호 발생기와 전력 증폭기를 사용하고 있다^[8].

본 논문에서는 2차와 3차 고조파 성분에 대하여 별도의 신호 발생기와 가변 전력 감쇄기, 위상 변위기를 쓰지 않고, 2차와 3차 고조파 주파수 성분에 대한 제어 회로를 사용하여 고조파 성분들을 조율(tuning)함으로써 효율 개선 가능성을 살펴보기로 한다. 그림 4는 고조파 임피던스 성분을 제어하기 위한 회로를 나타낸다. 2차 고조파 성분에 대한 개방(open) 스테르브의 길이를 ℓ_2 , 3차 고조파 성분에 대한 개방 스테르브의 길이를 ℓ_3 라고 정의하면, ℓ_2 는 2차 주파수의 $\lambda/4$, ℓ_3 는 3차 주파수의 $\lambda/4$ 길이를 가지게 한다. 그리고 두 스테르브 간의 간격을 2차 주파수의 $\lambda/4$ 로 하면, 그림 4에서 보는 바와 같이 3차 항 개방 스테르브 앞에서 들여다 보는 임피던스는 2차 항 성분은 무한대, 3차항 성분은 0이 된다. 이러한

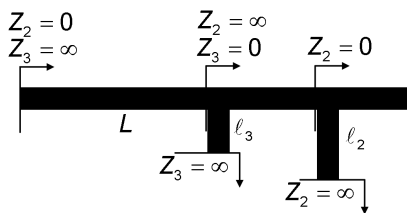


그림 4. 고조파 성분 제어를 위한 회로
Fig. 4. Harmonic control circuit.

조건은 class-F¹ 모드의 부하 고조파 임피던스 조건과 같아지게 된다. 또한, 3차 항 개방 스테르브 앞에 위치한 마이크로스트립 선의 길이인 L과 두 스테르브 사이의 길이를 조절함으로써, 2차 항 성분은 0, 3차 항 성분은 무한대가 되는 class-F 모드, 2차, 3차 항 성분 둘 다 무한대가 되는 class-E 모드의 부하 고조파 임피던스 조건과도 같아지게 만들 수가 있다.

그림 5는 고조파 제어 회로의 제작 사진과 시뮬레이션 및 측정 결과를 보여 준다. Ansoft사의 HFSS 시뮬레이션 코드를 이용하였으며, 동작 주파수는 9 GHz이고, 3차 고조파 주파수인 27 GHz까지만 고려하여 설계하였다. 회로에 사용된 기판은 유전율이 2.6, 기판 두께가 0.504 mm, 10 GHz에서 0.0019의 손실 탄젠트(loss tangent)를 가지는 Taconic사의 TLX-7 기판을 사용하였다. 입력과 출력단의 커넥터는 27 GHz까지 사용 가능해야 하므로, Southwest Microwave사의 Super SMA를 사용하였다. 2차 고조파 성분

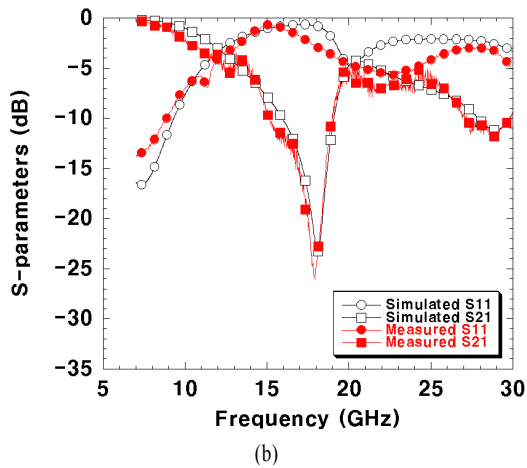
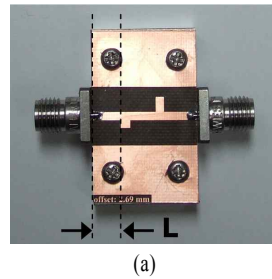


그림 5. (a) 고조파 제어 회로의 제작 사진, (b) 시뮬레이션 및 측정 결과
Fig. 5. (a) Photograph of the fabricated harmonic control circuit, (b) Simulated and measured results.

에 대한 개방 스테르브의 길이는 2.53 mm이며, 3차 고조파 성분에 대한 개방 스테르브의 길이는 1.31 mm이다. 3차항 개방 스테르브와 입력 포트 사이의 길이를 L 이라고 정의했을 때, 본 논문에서는 3가지의 경우 (L : 4.74, 4.94, 5.14 mm)에 대하여만 실험하였다. 그림 5(b)는 설계한 고조파 제어 회로(L : 4.94mm)의 시뮬레이션 결과와 측정 결과를 비교한 것이다. 측정된 결과는 시뮬레이션된 결과와 유사하였으며, 18 GHz에서 -24.9 dB와 27 GHz에서 -9.8 dB의 삽입 손실을 가졌다.

2.4 능동적인 로드 풀 측정 시스템 구현

그림 6(a)는 증폭기의 고조파 성분을 제어함으로써, 증폭기의 효율이 개선되는지를 검토하기 위한 능동적인 로드 풀 시스템의 전체 실험 구성도를 보

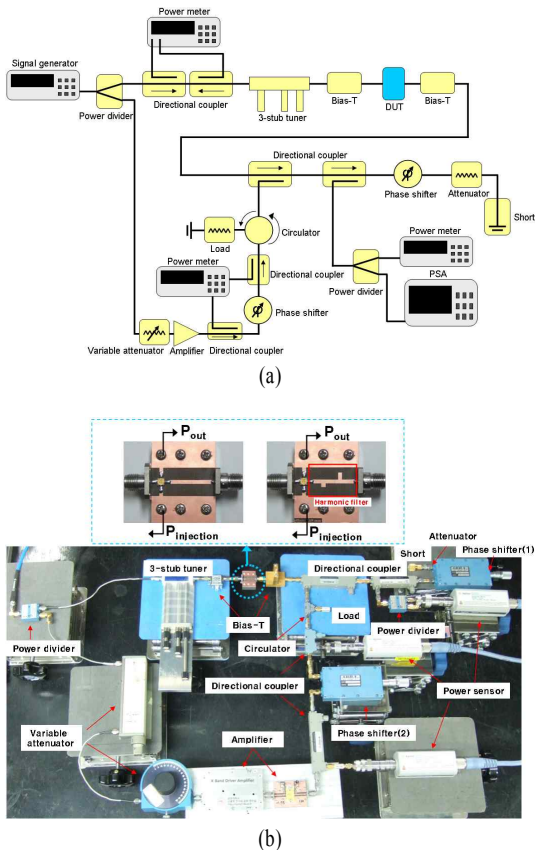


그림 6. (a) 제안된 능동적인 로드 풀 시스템의 구성도, (b) 셋업 사진

Fig. 6. (a) Configuration of the proposed active load-pull, (b) Photograph of setup.

여 준다. DUT의 입력단에는 3-스테르브 튜너와 방향성 결합기를 이용하여, 동작 주파수인 9 GHz에서 최대 전력이 전달되도록 복소 공액 정합(conjugate matching)을 시켰으며, 출력단에는 -10 dB 방향성 결합기와 위상 변위기, 3 dB 전력 감쇄기, 단락 회로, 3 dB 전력 분배기, 서큘레이터, -30 dB 방향성 결합기, -10 dB 방향성 결합기, 가변 전력 감쇄기를 이용하여 능동적인 로드 풀 시스템을 구성하였다.

그림 6(b)는 그림 6(a)에 대한 실험 셋업 사진을 보여 준다. 여기서, DUT는 고조파 성분에 의한 효율 개선 가능성을 비교하기 위해 두 가지 종류로 나뉘게 된다. 한 가지는 트랜지스터의 드레인 단에 고조파 제어 회로 없이 50Ω 마이크로스트립으로 연결되어 있는 구조로 class-A와 class-AB일 때 특성을 보기 위함이고, 다른 한 가지는 트랜지스터의 드레인 단에 고조파 제어 회로가 삽입되어 있는 구조로, 2차와 3차의 고조파 성분을 조율함으로써 효율이 증가하는지를 보기 위함이다.

2.5 실험 결과

효율 개선 가능성에 관한 실험을 하기 위해 선택한 소자는 Mitsubishi사의 MGF1801이다. 이 소자는 매칭이 되어 있지 않는(unmatched) 패키지화된 GaAs FET로서, S~X 대역까지 사용 가능하며, 8 GHz의 주파수에서 23 dBm의 출력 전력과 9 dB의 전력 이득을 낼 수 있다. 그림 7(a)는 바이어스 조건을 6 V의 전압과 100 mA의 전류(class-A)로 했을 때, FET로 주입되는 전력에 따른 최적화된 출력 전력, 이득, 드레인 전류, PAE, 드레인 효율을 나타낸 것이다. 측정 결과, FET로 주입되는 전력이 17.1 dBm일 때, 출력 전력은 21.65 dBm, 이득은 6.05 dB, 드레인 전류는 98 mA, PAE는 18.7 %, 드레인 효율은 24.9 %를 가지는 것을 확인하였다. 그림 7(b)는 바이어스 조건을 6 V의 전압과 50 mA의 전류(class-AB)로 했을 때, FET로 주입되는 전력에 따른 최적화된 출력 전력, 이득, 드레인 전류, PAE, 드레인 효율을 나타낸 것이다. 측정 결과, FET로 주입되는 전력이 19.4 dBm일 때, 출력 전력은 21.46 dBm, 이득은 5.86 dB, 드레인 전류는 43.7 mA, PAE는 39.5 %, 드레인 효율은 53.3 %를 가지는 것을 확인하였다.

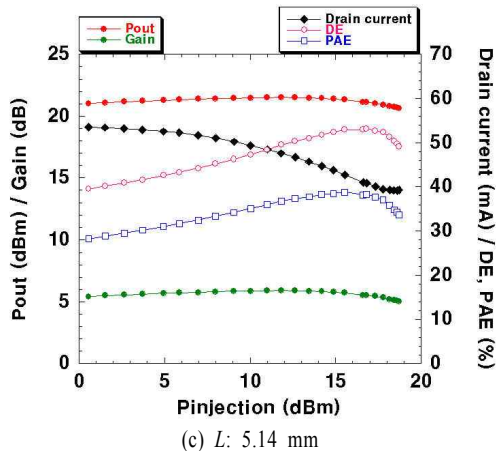
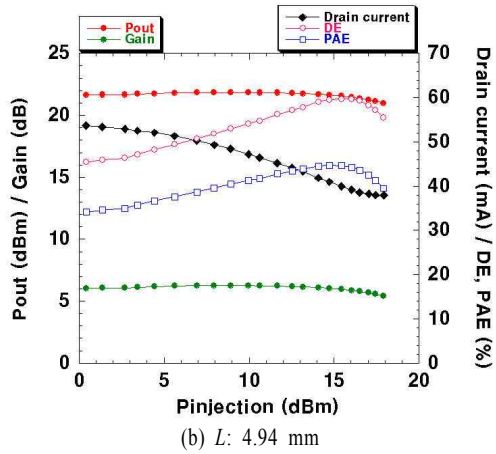
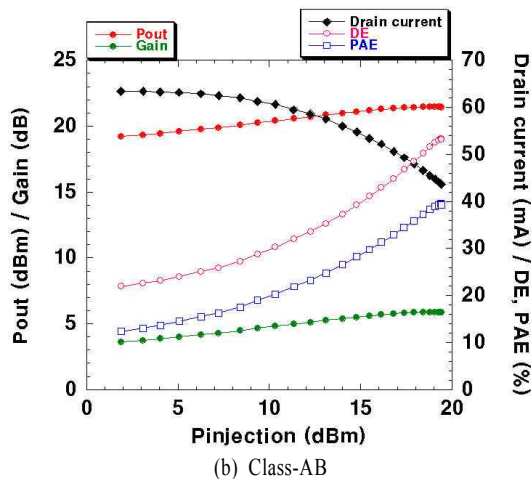
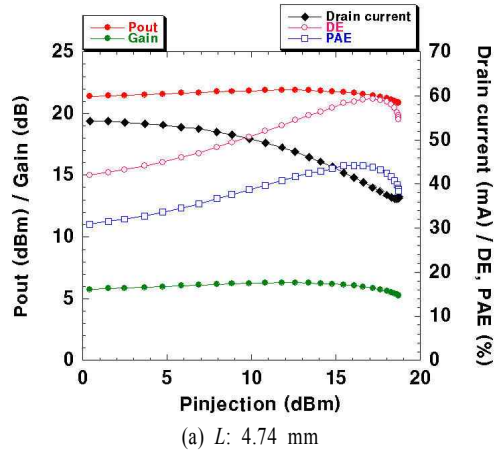
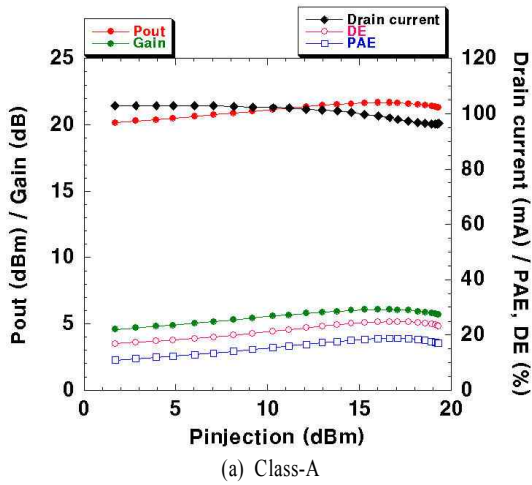


그림 7. 고조파 제어 회로가 없는 경우, FET로 주입되는 전력에 따른 출력, 이득, 드레인 전류, PAE, 드레인 효율

Fig. 7. Output power, gain, drain current, PAE drain efficiency as functions of the power injected to FET in active load-pull without harmonic control circuit.

그림 8은 MGF1801 FET의 드레인단에 고조파 제어 회로가 삽입된 상태에서 바이어스 조건을 6 V의 전압과 50 mA(class-AB)의 전류로 했을 때, FET로 주입되는 전력에 따른 최적화된 출력 전력, 이득, 드레인 전류, PAE, 드레인 효율을 나타낸 것이다. 그림 8(a)는 L 의 길이가 4.74 mm 일 때 측정 결과를 나타내며 FET로 주입되는 전력이 17.18 dBm일 때, 출력 전력은 21.45 dBm, 이득은 5.85 dB, 드레인 전류는 39.2 mA, PAE는 43.9 %, 드레인 효율은 59.3 %를 가

그림 8. 고조파 제어 회로가 삽입되고 class AB일 때, FET로 주입되는 전력에 따른 출력, 이득, 드레인 전류, PAE, 드레인 효율

Fig. 8. Output power, gain, drain current, PAE drain efficiency versus the power injected to FET in active load-pull with harmonic control circuit at class-AB.

표 1. 측정 결과 요약

Table 1. Summary of the measured performance.

	Pout (dBm)	DE (%)
Class-A	21.65	24.9
Class-AB	21.46	53.3
Harmonic tuned class-AB (L: 4.74 mm)	21.45	59.3
Harmonic tuned class-AB (L: 4.94 mm)	21.56	59.7
Harmonic tuned class-AB (L: 5.14 mm)	21.14	53.2

지는 것을 확인하였다. 그림 8(b)는 L의 길이가 4.94 mm일 때 측정 결과를 나타내며 FET로 주입되는 전력이 15.44 dBm일 때, 출력 전력은 21.56 dBm, 이득은 5.96 dB, 드레인 전류는 40 mA, PAE는 44.6 %, 드레인 효율은 59.7 %를 가지는 것을 확인하였다. 그림 8(c)는 L의 길이가 5.14 mm일 때 측정 결과를 나타내며 FET로 주입되는 전력이 16.8 dBm일 때, 출력 전력은 21.14 dBm, 이득은 5.54 dB, 드레인 전류는 40.8 mA, PAE는 38.3 %, 드레인 효율은 53.2 %를 가지는 것을 확인하였다.

표 1은 그림 8의 측정 결과를 다시 정리한 것이다. 그림 9는 고조파 제어 회로의 유무와 고조파 제어

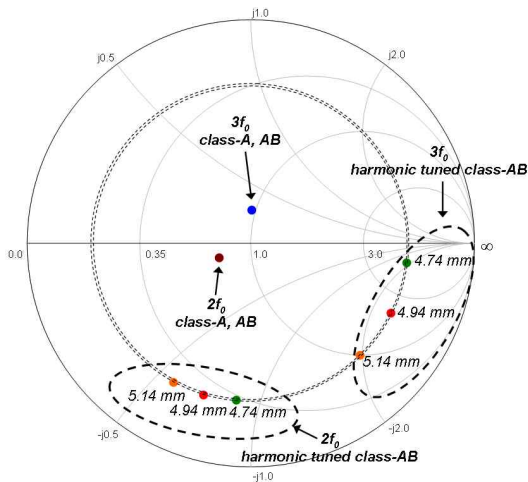


그림 9. 고조파 제어 회로의 L인 값 변화에 따른 고조파 임피던스 비교

Fig. 9. Comparison of the harmonic impedances as functions of L of length of the harmonic control circuit.

회로의 L의 길이 변화에 따른 2차와 3차 항의 고조파 성분의 임피던스들을 스미스 도표 상에서 비교한 것을 보여 준다. 고조파 제어 회로의 영향으로 인해, 2차 항의 고조파 성분의 반사 계수의 크기는 0.154에서 0.719로 증가하였고, 3차 항의 고조파 성분의 반사 계수의 크기는 0.157에서 0.714로 증가하였다. 그리고 L의 길이를 4.74 mm에서 5.14 mm까지 0.2 mm 씩 변함에 따라서 2차 항의 고조파 성분은 Smith chart 상에서 12.5°씩 이동을 하며, 3차 항의 고조파 성분은 19°씩 이동하는 것을 볼 수 있다. 바이어스 조건을 class-AB로 고정시켜 놓고, 2차와 3차의 고조파 성분의 반사 계수의 크기와 위상을 변화시키기에 따라 드레인 효율은 최대 6.4 %까지 증가하였음을 확인하였다.

III. 결론

본 논문에서는 X-대역에서 GaAs FET를 이용한 전력 증폭기의 효율 개선 가능성을 살펴보았다. 현재 상용화되어 있는 X-대역의 소자들의 대부분은 비선형 모델이 제공되지 않기 때문에 고효율을 내기 위해 스위칭 모드 기법을 적용한 X-대역 고출력 전력 증폭기를 시뮬레이션 코드를 통해 설계한다는 것은 어려운 실정이다. 이러한 문제점을 해결하고자 새로운 방식의 능동적인 로드 풀 실험 방법을 제시하였다. 또한, 전력 증폭기의 효율을 증가시키기 위한 고조파 제어 회로를 소개하였고, 여러 초고주파 부품의 주파수 대역폭의 한계로 인해 2차와 3차항까지만을 고려하여 설계 및 실험하였다. 실험 결과, class-AB 조건에서, 고조파 임피던스 변화에 따라 6.4 %의 드레인 효율이 증가된 것을 확인하였으나, 고조파 성분의 주파수가 높고 사용된 기판의 큰 손실 탄젠트 값으로 인해 효율 개선량이 많지는 않았다. 이러한 문제점을 해결하기 위해서는 저손실 유전체 기판을 이용하면 보다 높은 효율이 개선될 것으로 판단된다.

참고 문헌

[1] Y. S. Lee, M. W. Lee, S. H. Kam, and Y. H. Jeong, "A highly linear and efficient three-way doherty amplifier using two-stage GaN HEMT cells for repeater systems", *Microwave and Optical Technology*

Letters, vol. 51, no. 12, pp. 2895-2898, Dec. 2009.

[2] 김선숙, 서철현, "Single FET와 class-F급을 이용한 이중 대역 고효율 전력증폭기 설계", 전자공학회논문지, 45(1) TC, pp. 110-114, 2008년 1월.

[3] David Schmelzer, Stephen I. Long, "A GaN HEMT class F amplifier at 2 GHz with >80 % PAE", *IEEE Journal of Solid-State Circuits*, vol. 42, no. 10, pp. 2130-2136, Oct. 2007.

[4] Gary Simpson, "A comparison of harmonic tuning methods for load pull systems", *Maury Microwave Corporation*, Ontario, California, Available at: <http://www.maurymw.com>, Jul. 2009.

[5] Y. Takayama, "A new load-pull characterization method for microwave power transistors", *IEEE International Microwave Symposium Digest*, vol. 76, no. 1, pp. 218-220, Jun. 1976.

[6] Z. Aboush, J. Lees, J. Benedikt, and P. Tasker, "Active harmonic load-pull system for characterizing highly mismatched high power transistors", *IEEE International Microwave Symposium Digest*, pp. 1311-1314, Jun. 2005.

[7] P. Bouysse, J. -M. Nebus, J. -M. Coupat, and J. -P. Villotte, "A novel, accurate load-pull setup allowing the characterization of highly mismatched power transistors", *IEEE Trans. Microwave Theory Tech.*, vol. 42, no. 2, pp. 327-332, Feb. 1994.

[8] Z. Aboush, C. Jones, G. Knight, A. Sheikh, H. Lee, J. Lees, J. Benedikt, and P. J. Tasker, "High power active harmonic load-pull system for characterization of high power 100 watt transistors", *European Microwave Conference Proc.*, Oct. 2005.

김 형 중



2006년 2월: 광운대학교 전자공학부 (공학사)
 2006년 3월~현재: 광운대학교 전자공학과 박사과정
 [주 관심분야] RF 및 초고주파 회로 설계, 고효율 전력 증폭기, 반도체 송수신 모듈

김 동 윤



2005년 2월: 광운대학교 전자공학부 (공학사)
 2007년 2월: 광운대학교 전자공학과 (공학석사)
 2007년 2월~현재: LIG넥스원 주임연구원
 [주 관심분야] 반도체 송수신 모듈, 능동 위상 배열 레이더

최 진 주



1983년 8월: 서울대학교 물리교육학과 (이학사)
 1985년 8월: Dept. of Physics, Georgia State University, USA (이학석사)
 1991년 8월: Dept. of Nuclear Engineering, University of Michigan, USA (공학박사)

1991년 5월~1997년 8월: 미국 Naval Research Laboratory 연구원
 1997년 9월~현재: 광운대학교 전자융합공학과 교수
 [주 관심분야] Passive and Active Solid State Devices, High Power Vacuum Electronics, Microwave Power Module, Phased Array Radar System

나 형 기



1991년 2월: 포항공과대학교 전자전기공학과 (공학사)
 1993년 2월: 포항공과대학교 전자전기공학과 (공학석사)
 1996년 2월: 포항공과대학교 전자전기공학과 (공학박사)
 2006년 1월~현재: LIG넥스원(LG정밀, LG이노텍, NEX1Future) 선임연구원, 책임연구원, 수석연구원

[주 관심분야] 안테나 및 능동 위상 배열 레이더