

논문 2010-47SD-3-4

자동 기준전압 생성 피크 검출기를 이용한 13.56 MHz RFID 리더기용 송수신기 설계

(A Design of Transceiver for 13.56MHz RFID Reader using the Peak
Detector with Automatic Reference Voltage Generator)

김 주 성*, 민 경 직*, 남 철**, 허 정***, 이 강 윤***

(Ju Seong Kim, Kyung Jik Min, Chul Nam, Djyoung Hurh, and Kang Yun Lee)

요 약

본 논문에서는 13.56 MHz 반송주파수를 사용하며, ISO1443 A타입/B타입, 15693을 만족하는 RFID 리더기용 송수신기를 설계하였다. 수신기에서 자동적으로 비교전압을 생성하기 위해서 양과 음의 두 피크전압을 검출할 수 있는 음의 피크검출기와 양의 피크검출기와 수신된 신호의 세기에 따라 기준전압의 결정 레벨(decision level)을 가변 할 수 있는 데이터 슬라이서를 사용한 회로를 제안하였다. 송신기는 15693 표준 스펙을 만족시키기 위해서는 큰 출력스윙 및 전류가 필요하게 된다. 이런 이유로 고정된 부하에서도 전원 전압이상의 출력스윙이 가능하고, 큰 전류를 흐릴 수 있는 코일부하를 사용하면서 세 가지 표준 모두 만족시킬 수 있었다. 또한 각 표준에 따라 출력전류는 5 mA~240 mA, 변조율은 100 %, 30 %~5 %까지 조정 가능하도록 하였다. 13.56 MHz RFID 리더기는 CMOS 0.18 μm 공정과 3.3V 단독전압을 사용하였다. 패드 제외한 칩 면적은 1.5 mm x 1.5mm 이다.

Abstract

In this paper, the transceiver for RFID reader using 13.56MHz as a carrier frequency and meeting International Standard ISO 14443 type A, 14443 type B and 15693 is presented. The receiver is composed of envelope detector, VGA(Variable Gain Amplifier), filter, comparator to recovery the received signal. The proposed automatic reference voltage generator, positive peak detector, negative peak detector, and data slicer circuit can adjust the decision level of reference voltage over the received signal amplitudes. The transmitter is designed to drive high voltage and current to meet the 15693 specification. By using inductor loading circuit which can swing more than power supply and drive large current even under low impedance condition, it can control modulation rate from 30 percent to 5 percent, 100 percent and drive the output currents from 5 mA to 240 mA depending on standards. The 13.56 MHz RFID reader is implemented in 0.18 μm CMOS technology at 3.3V single supply. The chip area excluding pads is 1.5mm x 1.5mm

Keywords : Peak Detector, RFID Reader, Inductor Loading, Modulation, Automatic Reference Voltage Generator

I. 서 론

RFID(Radio Frequency Identification)기술은 고주파

이용하여 정보를 인식하는데 사용되는 무접촉 방식이다. 제조기술과 인터넷들의 급속한 발달로 산업분야에서 중요기술이 되고 있다. 응용분야는 대중교통, 핸드폰, 건물보안 등 갈수록 많은 곳에 사용되어지고 있다. RFID는 반송주파수에 따라 또한 태그와 리더기와의 접촉방식에 따라 사용되는 분야가 결정되게 된다. 저주파 대역 125 kHz 대역과 본 논문에서 설계한 중간주파수 대역 13.56 MHz 경우 태그와 리더기와의 인식거리가 수cm~수십cm이므로 건물 내 출입통제와 같은 인식거

* 학생회원, ** 정회원, *** 평생회원, 건국대학교
전자정보통신공학부
(Department of Electronic Engineering,
Konkuk University)

※ 본 논문은 서울시 산학연 협력사업(10560)의 지원을
통해 개발된 결과임을 밝힙니다.

접수일자: 2009년12월23일, 수정완료일: 2010년2월20일

표 1. 13.56 MHz 반송파주파수를 사용하는 RFID 표준
Table 1. RFID Standards using 13.56 MHz as carrier frequency^[1~2].

| | 14443A | 14443B | 15693 | 18000-3 |
|-----------------------|----------------------------|-------------|--|---------------------|
| 부반송 주파수 | 847.5KHz | | 423.75KHz /484.28KHz | |
| 전송 속도 | 106kbps (Optional 212kbps) | | 6.62kbps(fc/2048) /6.67kbps(fc/2032) /26.48kbps(fc/512) /26.69kbps(fc/508) | |
| 송신부 데이터 부호화 (리더에서 태그) | ASK 100% Modified Miller | ASK 10% NRZ | A S K 100% or 10% : PPM | PJM |
| 수신부 데이터 부호화 (태그에서 리더) | OOK Manchester | BPSK NRZ-L | Load Modulation Manchester | Load Modulation MFM |
| 최소 대역폭 | 1.7 MHz | | 1 MHz | |

리가 짧고 저속동작이 문제가 되지 않는 분야에 사용된다. 접촉방식은 주로 코일을 사용한 상호 유도방식을 사용하게 되며 태그의 IC 칩이 동작하는데 필요한 모든 에너지는 Reader로부터 공급 받는다. 즉, 태그는 항상 수동적으로 동작한다. 이런 태그를 수동형 태그^[8]라고 부른다.

고주파 대역 433 MHz, 860 MHz~960 MHz 경우 인식거리가 수m이므로 유통물류 등과 같은 분야에 널리 사용된다. 또한 마이크로파 대역 2.45 GHz는 수cm까지 인식이 가능하여 고속동작을 필요로 하는 자동차 운행 흐름 모니터링, 톨게이트 시스템 등에 사용된다. 접촉방식은 저주파 방식과 달리 고주파 안테나를 사용하게 되며 태그의 IC 칩은 보조적인 전지를 포함하여 동작하게 된다. 이러한 태그를 능동형 태그^[8]라고 한다.

본 논문에서는 제일 널리 사용되고 있는 중간주파수 대역 13.56 MHz RFID 리더기용 송수신기를 설계하였다. 13.56 MHz를 반송파 주파수로 사용하는 국제표준에는 ISO 14443A/B타입, ISO 15693타입, ISO18000-3 타입이 있으며 본 논문에서는 ISO 14443A/B타입, ISO 15693타입을 만족하는 RFID 리더기용 송수신기를 설계

하였다. 각각의 표준을 만족시키기 위해서 수신기 내부에 사용되는 필터는 커패시터와 저항의 PVT변화에 따른 변화를 고려하여 멀티밴드를 지원을 하고 있다. 또한 부궤환을 사용한 자동기준전압생성 회로를 사용하여 입력신호가 작을 때에도 오류 없이 데이터를 검출할 수 있도록 하였다. 만약 신호의 포락선이 중간에 크게 변하더라도 자동기준전압생성 블록에서 양과 음의 피크값을 검출하여 자동적으로 기준전압을 바꿔 송신된 신호와 동일한 듀티 사이클을 유지할 수 있다.

송신부에서는 큰 출력 전류, 전압을 필요로 하기 때문에 안테나 구동부에 코일부하를 사용하였다. 이로 인해 ISO15693 표준에서 태그를 깨울 수 있는 높은 전압을 얻을 수 있었으며, 태그와 리더와의 통신거리를 넓일 수 있었다.

II. 본 론

1. 수신부

그림 1 수신부^[9]는 포락선 검출기, 직류 차단블록, 대역 억제필터, 이득가변증폭기, 저역차단필터, 비교기로 구성된다.

일반적으로 수신기의 구조는 여러 가지가 있다. 믹서를 기반으로 한 구조^[3], 시그마 델타 변조기 구조, 포락선 검출기^[7] 구조 등이 있다. 본 논문에서 포락선 검출기를 이용한 수신기 구조를 설계하였다. 이 구조는 수신된 신호의 왜곡이 적고 회로가 간단하지만 다이오드를 사용했기 때문에 다이오드의 문턱전압보다 입력신호가 작을 때 데이터 검출이 안 되는 문제가 발생할 수 있다. 그림 1 포락선 검출기는 13.56 MHz 반송파와 서브 반송파의 변조된 신호에서 포락선을 검출함으로써 부반송파의 디지털 신호를 복조하는 기능을 하게 된다.

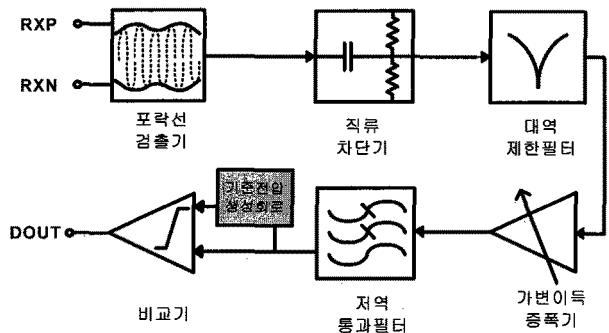


그림 1. 수신부 블록다이어그램
Fig. 1. The block diagram of receiver.

포락선 검출기의 성능을 고려할 때 병렬로 연결되는 저항과 커패시터의 최적화 된 값을 찾아야 한다.

$$V_{ripple} = \frac{V_p}{f_c RC} \tag{1}$$

$$t_{falling} = RC(\ln V_p - \ln V_{drop}) \tag{2}$$

하지만 식(1) 리플전압과 식(2) 하강시간은 RC값에 따라 서로 반비례관계가 있기 때문에 시뮬레이션을 통하여 어떤 부분이 중요한지 검증 후 선택하였다. 일반적으로 리플전압이 하강시간보다 중요하며, 전체 시스템적으로도 효율적이다.

직류차단 (DC Block)기는 뒷 블록에서 신호를 처리할 때 공통모드전압을 중심으로 동작하도록 한다. 안테나 또는 인덕터를 통해서 들어오는 신호는 공통모드전압이 정의되지 않기 때문에 이득가변조절과 저역통과필터와 같이 증폭기를 사용하는 블록은 입력 공통모드전압이 틀어질 경우 동작영역을 벗어나 제대로 동작을 못할 수도 있게 된다.

대역제거필터는 수신된 13.56 MHz의 반송파 주파수를 확실하게 제거하기 위한 용도로 사용된다.

가변이득증폭기(VGA)를 통해서 수신기로 들어오는 신호는 미약하여 뒷 블록에서 처리하기 힘들기 때문에 뒷 블록에서 처리 가능한 크기로 증폭 시켜야 한다. 본 설계에서는 약 10 dB~26 dB만큼 증폭 할 수 있도록 설계하였다.

저역통과필터(LPF) 블록은 2차 Butterworth 구조를 사용하여 설계하였으며, 각각의 표준에 따라 필터의 차단 주파수가 달라야 한다. 14443A/B 타입은 부반송 주파수가 847.5 kHz 이므로 차단 주파수를 1 MHz로 설정되어야 하며, 15693 타입의 경우 부 반송주파수는 423.75 kHz 이므로 차단 주파수를 500 kHz로 설정해야 한다. 즉, 차단주파수를 선택적으로 가변 할 수 있는 멀티밴드를 지원해야 함을 의미한다. 필터 설계 시 유의할 점이 커패시터와 저항 등의 PVT 변화에 따른 특성의 변화이다. 본 논문에서는 PVT 변화 등을 충분히 고려하여 약 20 %의 차단 주파수 여유를 두고, 가변 할 수 있도록 설계하였다.

그림 2는 비교기 내부 자동기준전압 생성 회로로써 동작원리는 양의 피크 검출기와 음의 피크 검출기를 통하여 들어온 신호의 양과 음의 피크 전압을 얻게 되고, 데이터 슬라이서를 사용하여 음과 양의 두 피크 값의

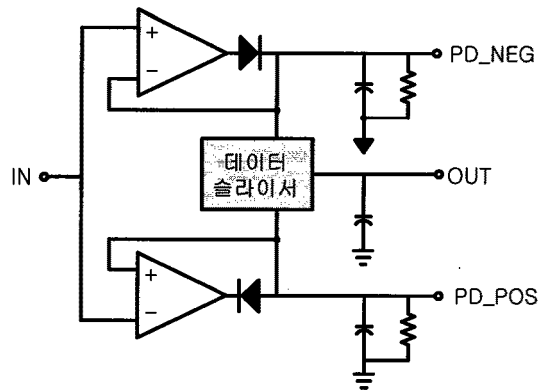


그림 2. 자동 기준전압생성 회로도
Fig. 2. Schematic of the reference voltage generator.

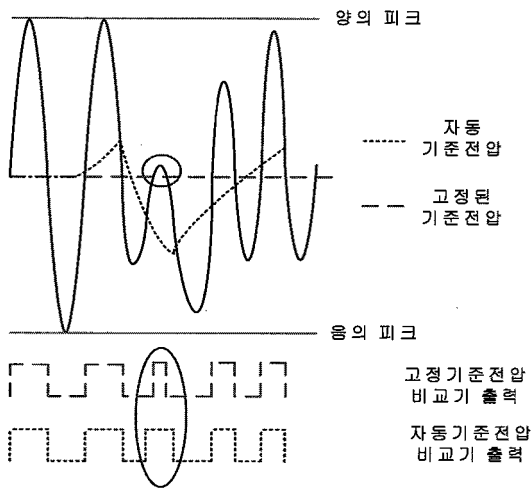


그림 3. 자동기준전압 사용에 따른 비교기 출력
Fig. 3. The output of comparator as automatic reference voltage.

평균값을 얻게 된다. 이 전압이 바로 기준전압이 된다.

그림 3에서처럼 기준전압이 고정된 경우, 수신되는 신호의 포락선이 중간에 급격히 변하게 되면 데이터 오류가 나거나 듀티 사이클이 완전히 틀리게 되는 문제가 발생 할 수 있다.

이런 문제를 해결을 위해서 자동기준전압 생성 회로를 사용해야 한다. 하지만 실제로 양의 피크 검출기와 음의 피크 검출기가 이상적이지 않기 때문에 약간의 전압 강하가 있으며, 또한 완전히 대칭적이지 않은 문제로 송신된 신호와 복조된 신호와의 듀티 사이클이 틀려지는 문제를 완전히 해결을 할 수 없다.

이로 인해 부가적인 회로가 필요하게 되었으며, 본 논문에서는 저항 열과 다중화기로 구성된 그림 4와 같은 데이터 슬라이서를 사용하였다. 그림 4는 SEL 신호에 따라서 저항값을 선택하고 기준전압을 세밀하게 조정하게 된다. 이로 인해 수신부 입출력 듀티 사이클을

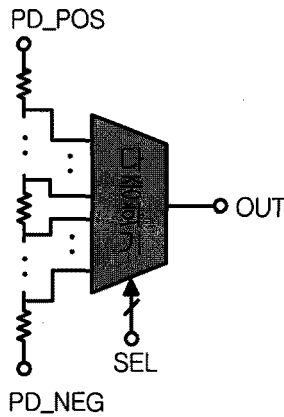


그림 4. 데이터 슬라이스 회로도
Fig. 4. Schematic of the data slicer.

세밀하게 조정하여 오류를 줄일 수 있게 되었다.
그림 2의 자동 기준전압발생기는 다음과 같은 장점을 얻을 수 있다.

첫 번째로 부궤환의 구조사용은 입력신호와 다이오드를 지난 전압이 같아지도록 동작하여 다이오드의 문턱전압 문제가 해결되며, 이로 인해 작은 입력신호도 검출하여 오류 발생 가능성을 줄일 수 있다.

두 번째로 기준전압을 입력되는 신호에 따라 자동적으로 변화하므로 수신된 신호를 0과 1로 잘 구분하여 오류 가능성을 줄일 수 있다. 또한 바이어스 회로라든지 추가적인 외부 편이 필요 없다.

세 번째로 송신된 신호와 복조된 신호와의 듀티 사이클을 같도록 만들 수 있다.

2. 송신부

그림 5 송신부는 출력으로 큰 전류와 높은 전압을 생성하여 안테나를 구동하는 안테나 구동부, 각 표준에 따라 변조율과 전류를 조절하는 변조부와 전류 조절부로 구성되어 있다. 13.56 MHz RFID 리더기 표준은 앞에서 언급하였듯이 모두 4가지가 있으며, 송신기에서 각 표준을 만족시키기 위한 파라미터 중에서 태그와의 통신 거리를 결정하는 전류 크기와 태그를 동작 시킬 수 있는 피크전압이 대표적이라고 말할 수 있다. 만약 출력 전압과 전류가 부족 할 경우 오동작 할 수 있다.

표 2 15693 표준의 경우 14443 A/B 타입과는 달리 큰 전압과 전류를 필요로 하는 것을 알 수 있다. 일반적인 경우 전원 전압은 고정이 되고, 출력 부하가 50Ω 안테나라고 가정한다면 송신기 출력으로 흐를 수 있는 최고 전류가 제한되어 15693표준을 만족하기 어려울 수

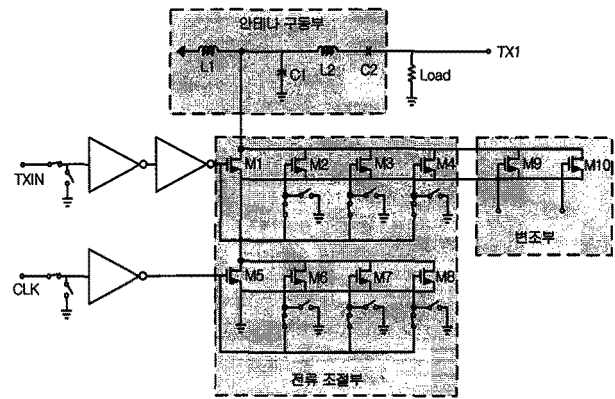


그림 5. RFID 리더기 송신기 반회로도
Fig. 5. The half transmitter schematic of RFID reader.

표 2. ISO 표준에 따라 필요로 하는 전압과 전류 (저항은 5Ω으로 가정)

Table 2. The required voltages and currents over ISO standards (Assume resistance is 5Ω).

| ISO 표준 | 14443 A/B 타입 | | 15693 타입 |
|--------|--------------|-------|----------|
| 인식범위 | ~2cm | ~10cm | ~20cm |
| 전류 | 1mA | 30mA | 220mA |
| 피크전류 | 0.57V | 1.7V | 3.1V |

있다. 이러한 이유로 전원전압이상 출력 전압을 생성할 수 있고 큰 전류도 흘릴 수 있는 인덕터 부하를 사용하였다. 실제 칩 내부에 인덕터를 집적하기에는 면적문제가 있기 때문에 테스트 보드 제작 시 외부에 달 수 있도록 하였다.

그림 5 안테나 구동부 L1은 부하가 되며, C1은 송신기의 효율을 위해 사용하였다. L2, C2는 13.56 MHz 신호만 출력으로 전달하기 위해 사용한 대역통과필터이다. 송신부에서 안테나로 흘릴 수 있는 전류는 1 mA ~240 mA 이며, 출력 가능한 최대 전압은 20 Vpp이 되도록 설계하였다. 또한 각 표준에 따른 변조율을 만족시켜야 한다. 표 1을 참고로 14443는 100 %, 14443B는 10 %, 15693 경우 100 % 또는 10 %이므로 본 논문에서는 약간의 여유를 두고 모든 표준을 만족시키기 위해서 100 %, 30 %~5 %까지 조정 가능하도록 설계하였다.

III. 실험 결과

설계한 칩은 0.18 μm CMOS 공정을 사용하였으며, 패드를 제외한 면적은 1.5mm x 1.5mm을 갖는다.

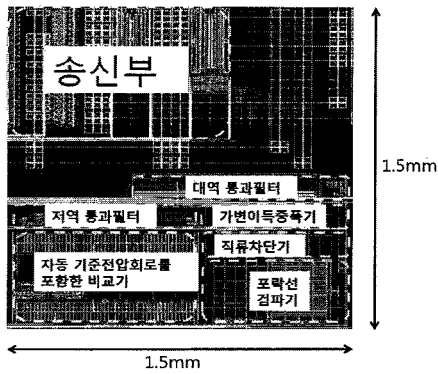


그림 6. 전체 Layout
Fig. 6. Top layout.

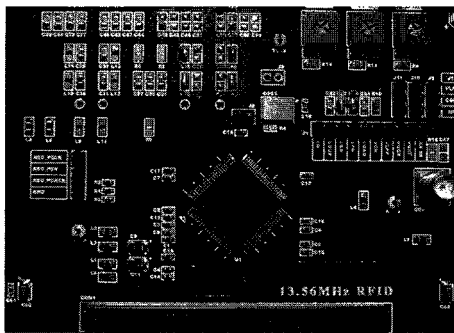


그림 7. RFID 송수신기 테스트 보드
Fig. 7. Test board of RFID transceiver.

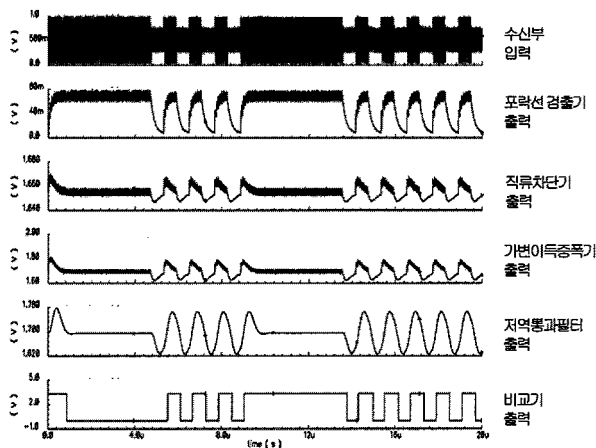


그림 8. 수신부 시뮬레이션 결과
Fig. 8. Simulation results of receiver.

그림 7은 칩의 동작특성을 확인하기 위해 제작된 테스트 보드이다.

그림 8은 수신부 입력에 모듈레이션 된 14443A 표준 신호를 인가하였을 때 각 블록별 출력파형 결과이다.

비교기 출력 파형은 안정화되기 전까지 잘못된 데이터가 출력되고, 그 이후부터 수신기의 입력신호에 대해서 약간의 지연시간만을 가지고 동일한 신호가 출력됨

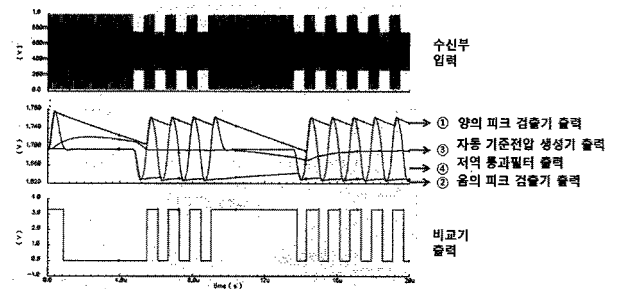


그림 9. 자동기준전압생성기 시뮬레이션 결과
Fig. 9. Simulation results of automatic reference voltage generator.

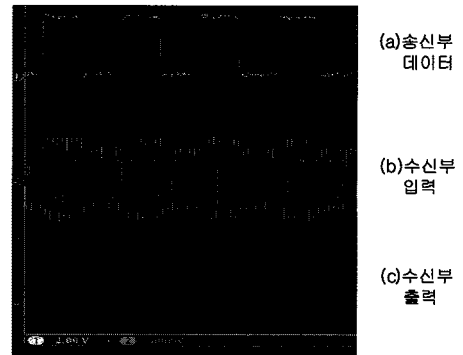


그림 10. 수신부 측정 결과
Fig. 10. Measurement results of receiver.

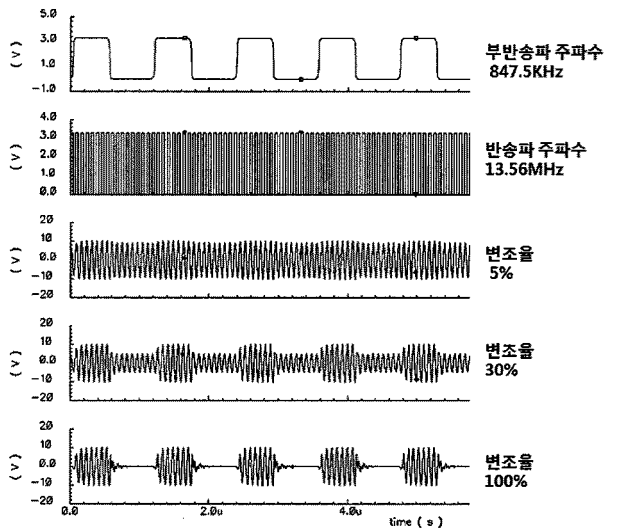


그림 11. 송신부 시뮬레이션 결과
Fig. 11. Simulation results of transmitter.

을 확인 할 수 있다.

그림 9는 자동 기준전압생성 회로의 시뮬레이션 결과를 보여주고 있다. 자동 기준전압생성기로 입력되는 지역통과필터 출력신호(④)를 양의 피크 검출기가 양의 피크 전압(①)을 검출하고, 음의 피크 검출기가 음의 피크 전압(②)을 검출하게 된다. 데이터 슬라이스를 거

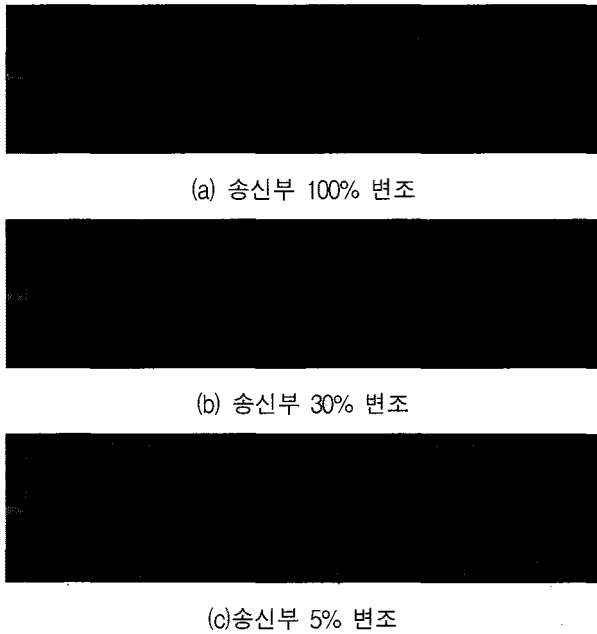


그림 12. 송신부 변조율 측정 결과
Fig. 12. Measurement results of transmitter.

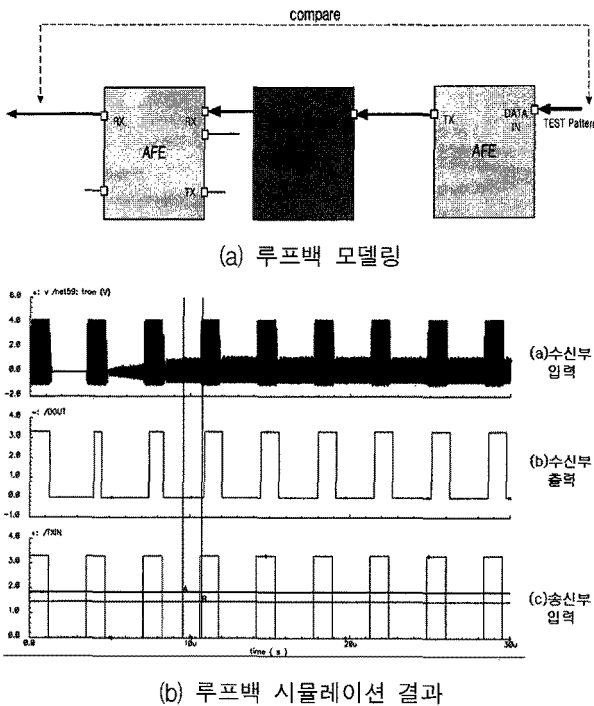


그림 13. 루프백 시뮬레이션 모델링 및 결과
Fig. 13. Modeling and results of loopback simulations.

쳐 자동기준전압(③)을 생성하는 과정을 거치게 된다. 최종적으로 수신부에 입력된 모듈레이션 신호로부터 약간의 시간지연 후 데이터 정보를 얻을 수 있다.

그림 10은 송신부에서 13.56 MHz의 반송파 신호와 데이터 신호(a)가 변조된 (b)와 같은 신호가 생성되며,

표 3. 13.56 MHz RFID 송수신기 성능요약
Table 3. Performance summary of 13.56 MHz RFID transceiver.

| | |
|-------------|-------------------|
| 전원전압 | 3.3V |
| 공정 | 0.18 μ m CMOS |
| 변조지수 범위 | 100%, 30%~5% |
| 송신부 출력전류 범위 | 5mA~240mA |
| 송신부 출력전압 범위 | 1Vpp~20Vpp |
| 수신부 최소입력 레벨 | 0.35Vp |
| 칩 면적(패드제외) | 1.5mm x 1.5mm |

이 변조된 신호가 수신부로 입력이 되면 수신부 출력에는 약간의 지연시간 후에 수신된 신호(c)와 동일한 출력을 얻을 수 있다.

송신기는 각 표준에 따라 변조율을 그림 11과 같이 100%, 30%~5%까지 조정 할 수 있도록 설계하였다.

14443B 및 15693 표준의 경우도 같은 출력결과를 얻을 수 있었다.

그림 12는 송신부에서 각 표준에 따라 변조율을 100%, 30%~5%까지 변경한 측정결과이다.

그림 13 (a)는 송신부와 수신부가 원하는 동작을 하는지 검증하기 위해 루프백 시스템을 구성하여 모델링한 것이다. 그림 11 (b)는 14443A 모드의 테스트 벤치 신호를 입력하여 송신신호와 수신기에서 복조된 신호와 일치하는지 비교한 시뮬레이션 결과이다. 회로가 안정화되기 전까지는 수신부가 원활한 동작을 하지 않지만, 이후 시간부터는 수신된 신호가 오류 없이 수신됨을 확인할 수 있다.

IV. 결 론

본 논문에서는 자동기준전압을 생성회로를 적용한 13.56 MHz RFID 송수신기용 리더기를 설계하였다. 자동 기준전압발생 회로 구조는 부궤환을 사용하여 다이오드 문턱전압 문제를 해결 할 수 있으며, 이로 인해 문턱전압보다 낮은 신호가 들어왔을 때에도 신호 검출이 가능하다. 또한 기준전압이 입력되는 신호 레벨에 따라서 자동적으로 변화하므로 오류의 가능성을 줄일 수 있으며, 송신된 신호와 복조된 신호와 듀티 사이클을 같도록 할 수 있다. 송신부에서 13.56 MHz 반송파주파를

이용한 RFID 표준 ISO 14443A/B, ISO 15693 스펙을 만족시키며 특히 ISO 15693 스펙을 만족시키기 위해서 인덕터 부하를 사용하였다. 전류와 변조율 각각 10 mA~200 mA, 30 %~5 %, 100 % 까지 조정 할 수 있다. 전원전압은 3.3V를 사용하였고, 0.18 μ m CMOS 공정을 이용한 13.56 MHz RFID 리더기를 설계하였다. 전체 칩 면적은 패드 제외하고 1.5mm x 1.5mm이다.

칩 NFC 트랜시버의 설계”, 대한전자공학과, 전자 공회논문지-SD, 2007. 1, pp.68~75

참 고 문 헌

- [1] International standard ISO/IEC 14443 -1, -2, -3, International Standardization Organization, April 2003.
- [2] ISO/IEC FDIS 18000-3:RFID ofr item management-Air interface,Part3-Parameters for air interfacce communications at 13.56MHz April 2003.
- [3] Jung-Hyun Cho; Suk-Byung Chai; Chung-Gi Song; Kyung-Won Min; Shiho Kim, “An analog front-end IP for 13.56MHz RFID interrogators”, Design Automation Conference, 2005. Proceedings of the ASP-DAC 2005. Asia and South Pacific volume 2. vol 2, pp. 1208-1211, Jan, 2005.
- [4] Seok-Bae Park; Seok-Rae Park; Wilson, J.E, “The CHIP - Peak Detectors for Multistandard Wireless Receivers,” IEEE J. Circuits and Devices Magazine, IEEE, Volume 22, Issue 6, pp. Page(s):6 - 9, Nov.-Dec. 2006.
- [5] Sokal N.O. and Sokal A.D., 1975, “Class E - A new class of high efficiency tuned single-ended switching power amplifiers”, IEEE Jm Solid-State Circuits, SC-10, 168-176.
- [6] Nummela, J.; Ukkonen, L.; Sydanheimo, L.; Kivikoski, M, “13,56 MHz RFID antenna for cell phone integrated reader,” Antennas and Propagation International Symposium, IEEE, pp. 1088-1091, June. 2007.
- [7] Nak-Gwon Choi; Hyuek-Jae Lee; Sang-Hoon Lee; Seong-jeen Kim; “Design of a 13.56 MHz RFID system” Advanced Communication Technology 2006, ICACT 2006, The 8th Inernational Conference Volume 1, Page(s):4 pp. - 843, 20-22 Feb. 2006.
- [8] Angerer, C.; “A digital receiver architecture for RFID readers” Industrial Embedded Systems 2008.SIES 2008 International Symposium on, Page(s):89-94, 11-13 June 2008.
- [9] 조정현(Junghyun Cho), 김시호(Shiho Kim), “단일

자 기 소 개



김 주 성(학생회원)
2009년 건국대학교 전자공학과
학사 졸업.
2009년~현재 건국대학교 전자
정보통신공학과 석사과정
<주관심분야 : ADC, PLL>



민 경 직(학생회원)
2009년 건국대학교 전자공학과
학사 졸업.
2009년~현재 건국대학교 전자
정보통신공학과 석사과정
<주관심분야 : ADC, PLL>



남 철(정회원)
2001년 서울대학교 전기공학부
석사 졸업.
2004년~현재 (주)실리콘하모니
수석 연구원.
2007년~현재 건국대학교 전자
정보통신공학과 박사과정.
<주관심분야 : RF / 아날로그 집적회로 설계>



허 정(정회원)
1983년 서울대학교 전자공학과
석사 졸업.
1991년 서울대학교 전자공학과
박사 졸업.
1991년~현재 건국대학교
전자공학부 교수.

<주관심분야 : 안테나, RF 및 Microwave 회로>



이 강 윤(정회원)
2003년 서울대학교 전기공학부
박사 졸업.
2000년~2005년 (주)지씨티리쎌
치 책임 연구원.
2005년~현재 건국대학교
전자공학부 조교수.

<주관심분야 : RF · 아날로그 집적회로설계, 아날로그/디지털 Mixed Mode 설계>