

박막공정기술 (충론)

이장식 교수 (국민대학교 신소재공학부)

현대사회에서는 다양한 종류의 전기·전자 기기를 사용하고 있으며, 이러한 전기·전자 기기의 경우 경박단소화의 추세에 따라 점점 더 소형화, 박막화, 집적화되고 있다. 또한 최근에는 에너지 관련 소재 및 소자에 대한 관심이 높아지고 있으며, 이러한 에너지 관련 소재 및 소자의 경우에도 점차 박막화가 진행되고 있다. 다른 한편으로는 디스플레이 및 태양전지와 같은 경우에는 대면적으로 소자를 형성하는 기술이 필요하며, 이러한 경우에는 대면적으로 균일한 특성을 가지는 박막 재료 및 소자의 형성이 큰 이슈가 되고 있다.

이러한 기술 발전의 추이에 따라 박막공정기술은 가장 중요한 공정기술 중에 하나로 여겨지고 있으며, 앞으로도 많은 연구, 개발 및 발전이 필요한 분야라고 할 수 있다.

박막공정기술은 여러 분야로 나눌 수 있다. 우선 이러한 박막을 증착하기 위해 박막증착기술이 필요하다. 이러한 박막증착기술의 경우, 널리 알려져 있는 Evaporation, Sputtering과 같은 Physical Vapor Deposition이 있으며, 또한 APCVD (atmospheric CVD), LPCVD (Low-pressure CVD), PECVD (Plasma-enhanced CVD), MOCVD (Metal-organic CVD) 등과 같은 Chemical Vapor Deposition (CVD) 이 있다. 이러한 박막증착기술은 현재에도 다양한 분야에서 이용되고 있다. 또한 아주 얇은 박막을 원자층 단위로 제어하기 위해 Atomic Layer Deposition (ALD) 방법이 개발되어 현재 많은 반도체소자 개발에 적용되고 있다. 이러한 증착기술 외

에도 이렇게 형성된 박막재료를 패터닝할 수 있는 패터닝기술이 필요하며, 이러한 패터닝기술에는 현재 가장 널리 쓰이는 사진식각공정 (Photolithography) 외에도 X-ray Lithography, E-beam Lithography와 같은 비광학적 Lithography 기술이 있다. 또한 새로운 패터닝 기법으로 나노패터닝 기술이 있으며, 이 같은 기술로는 Nano-imprint 및 Nano-transfer 기술이 활발히 개발되고 있다. 원하는 부분에 사진식각공정 등 패터닝 공정 없이 직접 물질을 증착할 수 있는 Ink-jet Printing 기술 또한 활발히 연구, 개발이 진행 중이다. 또한 원하는 형태로 나노구조물을 형성하기 위해 Etch 공정이 필요하며, 이러한 Etch 공정은 현재 Chemical Mechanical Polishing (CMP), High-Density Plasma Etch 등 새로운 기술들이 보급되어 다양한 반도체 소자를 형성하는데 적용되고 있다.

이러한 공정 측면에서 분류 외에도 재료 측면에서의 박막기술의 분류도 가능하며, 지금까지 가장 많이 적용된 무기물 (Si , Si_3N_4 , SiO_2 , Metals, High-k Dielectrics 등) 박막 외에도 최근에는 휘거나 구부릴 수 있는 플렉시블한 전자기기 적용을 위해 유기물 박막공정기술도 급격히 발전하고 있으며, 이러한 유기물의 경우 기존 유기물 박막공정기술과는 다른 접근이 필요하다.

그림 1에는 이러한 박막공정에서 가장 발전된 기술을 이용하여 제작되는 예를 나타내고 있다. 사진에서 보여주고 있는 것은 삼성에서 개발한 32 Gigabit (Gb) 급의 플래시 메모리 소자의 전자현미

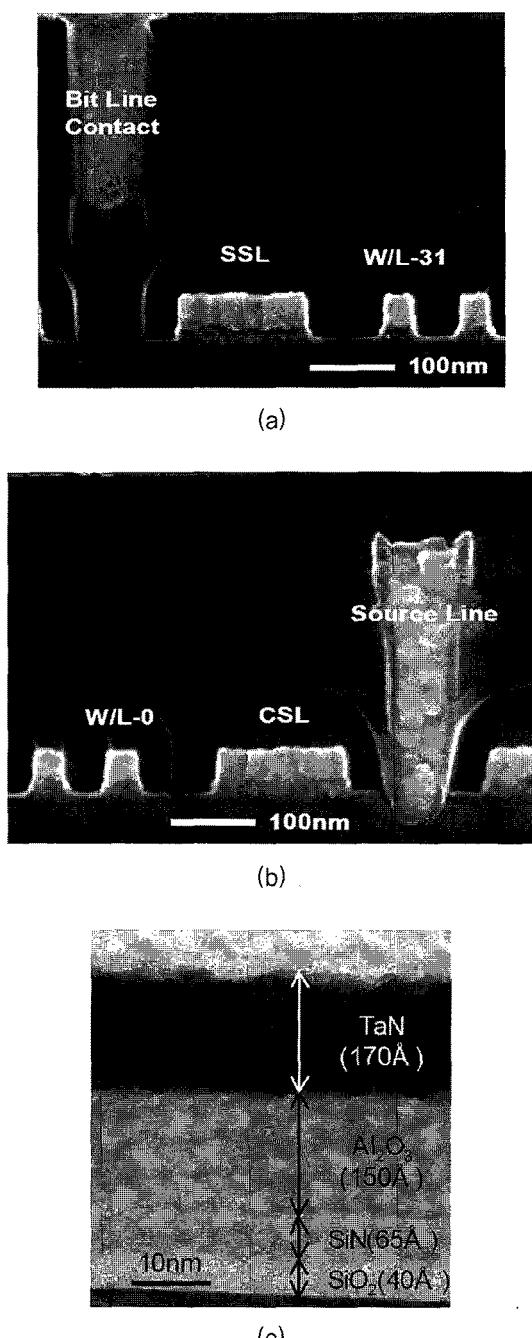


그림 1. 32 Gb 플래시 메모리 소자의 전자현미경 사진
(Adopted from the Technical Digest of IEDM 2006, Paper #2.1, Y. Park, et. al, Samsung Electronics).

경 사진이다 (그림 1(a), (b)). 32 Gb 용량의 플래시 메모리 소자 제작을 위해서는 단위 트랜지스터는 약 40 nm의 크기로 형성이 되어야 하며, 그림 1(c)에는 이러한 단위 트랜지스터의 투과전자현미경 사진으로 메모리 트랜지스터의 구성이 나노미터 두께의 박막으로 이루어짐을 보여주고 있다. 이러한 박막 형성을 위해서는 원자층증착기법과 같은 박막증착기술, Immersion Lithography와 같은 사진식각공정기술 등 가장 앞선 박막공정기술이 필요하며, 이러한 박막공정기술의 발전을 통해 더 향상된 특성의 반도체 소자를 더 작게 만들 수 있게 되는 것이다.

본 호는 이렇게 다양한 전기, 전자 소재 및 소자 형성에 가장 중요한 역할을 하고 있는 “박막공정기술”에 대한 특집호로써, 최근 큰 각광을 받고 있는 원자층증착기법을 이용한 나노소재 및 나노구조물 형성 방법, 기상중합법을 이용한 고분자나노박막 형성 기법, 그리고 Ink-jet Printing을 이용한 디스플레이용 소재 형성이라는 주제로 기획되었다. 이러한 리뷰 논문들을 통해 한국전기전자재료학회 회원들의 박막공정기술에 대한 이해의 폭을 넓히고, 향후 박막공정기술의 개발 동향을 파악하는데 도움이 되기를 희망한다.

저|자|약|력



성 명 : 이장식

- ◆ 학 력
 - 1997년 서울대학교 공과대학 금속공학과 공학사
 - 1999년 서울대학교 대학원 금속공학과 공학석사
 - 2002년 서울대학교 대학원 재료공학부 공학박사

◆ 경 력

- 2002년 - 2004년 Los Alamos National Laboratory, Director's postdoctoral fellow
- 2004년 - 2006년 삼성전자 반도체연구소 책임연구원
- 2006년 - 현재 국민대학교 신소재공학부 교수