

초광대역 마이크로스트립 선로와 Suspended 스트립 선로 간의 전이 구조를 이용한 Suspended 스트립 선로 여파기 설계

Suspended Stripline Filter Design Using a New Ultra-Wideband Microstrip-to-Suspended Stripline Transition

김영곤 · 송선영 · 김인복 · 김강욱

Young-Gon Kim · Sun-Young Song · In-Bok Kim · Kang Wook Kim

요 약

본 논문에서는 새로운 초광대역 마이크로스트립 선로-suspended 스트립 선로(SSL) 전이 구조를 제안하였고, 이 전이 구조를 이용하여 저손실의 높은 선택도를 갖는 여파기를 구현할 수 있음을 보여주었다. 제안된 전이 구조는 광대역의 특성을 가지고 있으므로, SSL 여파기의 설계를 간단하게 할 수 있게 하고, 구현 시 별도의 튜닝이 필요 없음을 보여주었다. SSL 여파기 구현의 예로서 SSL 저역 및 고역 통과 여파기를 각각 구현하고, 이를 연결함으로써 2.3~10.5 GHz 대역에서 1.2 dB 이하의 적은 삽입 손실을 가지고, 또한 고선택도를 가지는 대역 통과 여파기를 구현한 것을 보여주고 있다.

Abstract

In this paper, a novel ultra-wideband microstrip-to-suspended stripline(SSL) transition is proposed, and SSL filters with low-loss and high selectivity have been realized using this transition. Since the proposed transition has low-loss and wide bandwidth characteristic, the design procedure of SSL filters become simplified. Additionally, the designed filters do not require extra time-consuming tuning. As design examples, SSL low-pass and high-pass filters have been implemented, and a implemented bandpass filter with connection of the low and high-pass filters performs 2.3~10.5 GHz bandwidth with less than 1.2 dB insertion loss and high selectivity.

Key words : Ultra-Wideband, Suspended Stripline, Transition, Selectivity

I. 서 론

마이크로스트립 선로는 인쇄 회로 기판(PCB)에서 마이크로파 및 밀리미터파 신호를 전송하는 전송 선로로 가장 많이 쓰이고 있는 선로 중 하나이다. 안테나, 전력 결합기, 여파기, 전력 분배기 등 많은 마이크로파 소자들이 마이크로스트립 선로를 이용하여 제작되어 왔다.

한편, suspended 스트립 선로(SSL)는 높은 선택도를 가지는 다양한 고성능 여파기 구현에 좋은 전송 선의 하나로서 여러 연구를 통하여 증명되었다^{[1]~[4]}. SSL은 일종의 스트립 선로(스트립 선로)의 수정된 형태라고 할 수 있다. 스트립 선로는 유전체 기판의 중앙에 도체의 신호 선로가 있고, 선로의 아래 위에 위치한 금속판이 접지면으로 형성된 전송 선로이다. 따라서 전자파는 신호 선로를 중심으로 상하 대칭적

「본 연구는 지식경제부 및 정보통신연구진흥원의 IT원천기술개발사업의 일환으로 수행하였음(2007-F-041-03, 지능형 안테나 기술 개발).」

경북대학교 전자전기컴퓨터학부(School of Electrical Engineering and Computer Science, Kyungpook National University)

· 논문 번호 : 20091217-150

· 교신자 : 김강욱(e-mail : kang_kim@ee.knu.ac.kr)

· 수정완료일자 : 2010년 1월 29일

으로 형성되고 유전체 내에서 전파하게 되므로, 도체에 의한 손실 및 유전체 손실이 발생하게 된다. 한편, SSL은 금속의 cavity 중앙에 얇은 유전체 기판이 위치하여 있으며, 이 유전체 기판 양면의 도체를 이용하여 신호 선로가 형성되고, 상하 좌우에 위치한 금속면이 접지면으로 형성된 전송 선로이다. 따라서 SSL로 전파되는 전자파의 아주 적은 일부는 유전체에 존재하지만, 대부분의 전자파는 전송 선로 상하의 공기를 통해 전파되므로 유전체에 의한 손실이 매우 적어지게 된다.

SSL의 장점으로 첫째, 대부분의 진행되는 전자파의 에너지가 공기 중으로 진행되므로 유전체 손실이 거의 없어 높은 Q 값을 가지게 된다. 둘째, 삽입 손실 및 군 지연 특성이 아주 우수하다. 셋째, 인쇄된 전송선과는 달리 차폐가 되어 있어, 외부로 방사되는 에너지가 거의 없다. 넷째, 다양한 임피던스를 구현할 수 있기 때문에 설계의 폭이 넓다. 다섯째, 강한 커플링의 커패시턴스 구현이 가능해 넓은 대역의 여파기 제작이 용이하다. 한편, 단점으로는 구조상 소형화 하는 데는 어려움이 있으며, 하우징 제작시 정교한 기술이 요구된다^[5].

기존의 SSL을 이용한 여파기 연구는 주로 커넥터를 직접 하우징에 부착하고, 커넥터의 동축 feed가 SSL의 선로에 접촉하는 전이 구조를 이용한 것이 대부분이었다^{[1]~[4]}. 이 경우 커넥터의 feed와 기판의 접촉에 따른 기생 성분에 의한 SSL 여파기의 튜닝이 불가피하였다. 또한 마이크로스트립 선로로부터 전이 구조를 사용하여 SSL 여파기를 구현한 연구를 살펴보면, 전이 구조 자체가 여파기의 일부분으로 즉, 커패시턴스 성분 혹은 인덕턴스 성분으로 되어, 여파기의 해석에 있어 어려움이 있었다^{[5][6]}.

본 논문에서는 새로운 구조의 초광대역 마이크로스트립-SSL 전이 구조를 제안하였다. 이를 이용하여 SSL 여파기 자체만의 설계를 통해 별도의 튜닝 없이 간편하게 고성능의 여파기를 구현할 수 있음을 보였다. 새로운 전이 구조를 사용하여 SSL 여파기를 구현하는 예로서, SSL 저역 및 고역 통과 여파기 설계를 하였고, 이를 연결한 대역 통과 여파기의 구현에 대해 설명하고 있다. 이러한 구조는 마이크로스트립 기반의 회로와 쉽게 연결할 수 있는 장점을 가지고 있다.

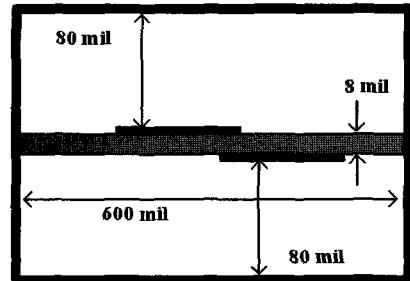


그림 1. 사용된 SSL의 구조

Fig. 1. SSL structure.

II. SSL 여파기 설계

2-1 마이크로스트립-SSL 전이 구조 설계

본 논문에서 사용된 SSL의 구조는 그림 1과 같다. RO 4003 8 mil 기판을 가운데 두고, 기판의 아래 위로 각각 80 mil의 간격을 유지하며, 600 mil의 너비를 가지는 채널로 구성되어 있는 구조이며, 이를 이용하여 SSL 여파기를 구현하였다.

본 논문에서는 상용으로 주로 사용하는 마이크로스트립 선로 기반의 회로와 쉽게 연결할 수 있도록 마이크로스트립 선로로부터 SSL로, 혹은 그 역으로 천이할 수 있는 그림 2에서 보여주는 새로운 전이 구조를 제안하고 이를 구현하였다. 그림 2(a)의 구조는 윗면의 하우징을 제거한 상태의 새로운 전이 구조의 평면도를 보여준다. 이 전이 구조의 구성을 살펴보면 먼저 그림 2의 A-A'의 마이크로스트립 선로에서 C-C'의 CPW로의 전이를 이루었다. 이러한 마이크로스트립 선로로부터 CPW로의 전이 구조는 참고문헌 [7]에 제시된 설계 방법에 의해 그 구조를 구현하였다. SSL로의 자연스러운 전계 분포 및 임피던스의 유지를 최적화하기 위해서 B-B'에서 C-C'에서 보여주듯이 기판의 바닥면인 접지면의 형상 변화를 통하여 전이를 이루게 된다. 이때 B-B'에서 C-C' 사이의 하우징의 아래 부분은 흡이 파여져 기판 아래면에 대한 air-gap을 제공하게 된다. 또한 CPW인 C-C'으로부터 SSL인 D-D'까지는 기판의 윗면 신호선의 너비 변화를 통하여 자연스럽게 SSL로 전이를 이루었다. 이때 SSL의 전송 선로의 너비는 일정한 특성 임피던스에 대하여 마이크로스트립이나 CPW의 너비보다 매우 크게 되는데, SSL에서는 전송 선

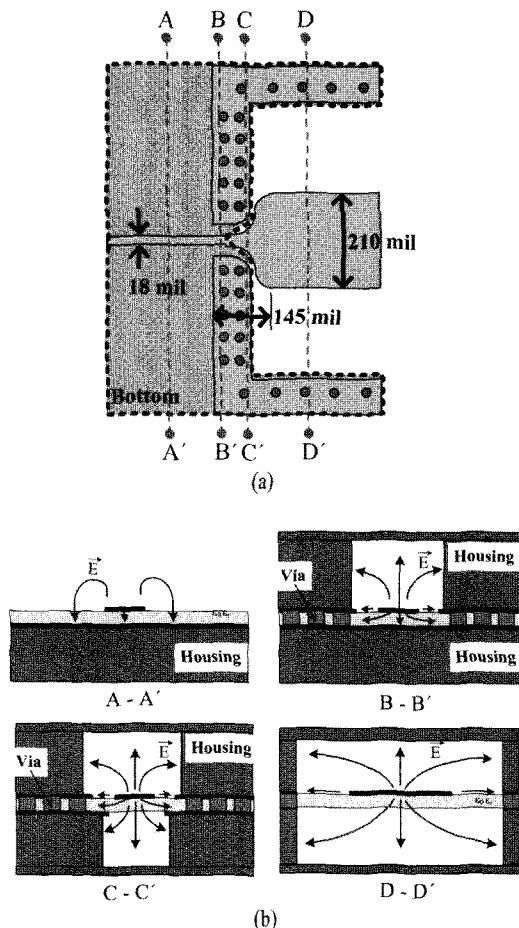


그림 2. (a) 새로운 구조의 마이크로스트립-SSL 전이 구조, (b) 각 부분에서의 전계 분포 형상

Fig. 2. (a) Proposed microstrip-to-SSL transition, (b) electric field distribution at each section.

로로부터 접지면까지 높이가 비교적으로 높고, 대부분 공기 매질로 전파하기 때문에 의한 유효 유전율이 낮기 때문이다.

그림 2(b)는 그림 2(a)의 각 단계에서의 단면과 전계 분포의 형상을 나타낸 것이다. 즉, A-A'의 일반적인 마이크로스트립 선로의 전계분포에서 B-B'의 CBCPW(Conductor Backed Coplanar Waveguide)의 전계 분포로 변화하였다. 또한 B-B'에서 CPW인 C-C'으로 전이되면서 하우징에 흠을 내어 air-gap을 형성한 것을 보여주고 있다. 기판 아랫면의 접지면의 gap의 간격을 조절함으로써 B-B'로부터 C-C'의 전계 형상으로 자연스럽게 전이를 이루게 하였다.

최종적으로 일정한 특성 임피던스를 얻기 위한

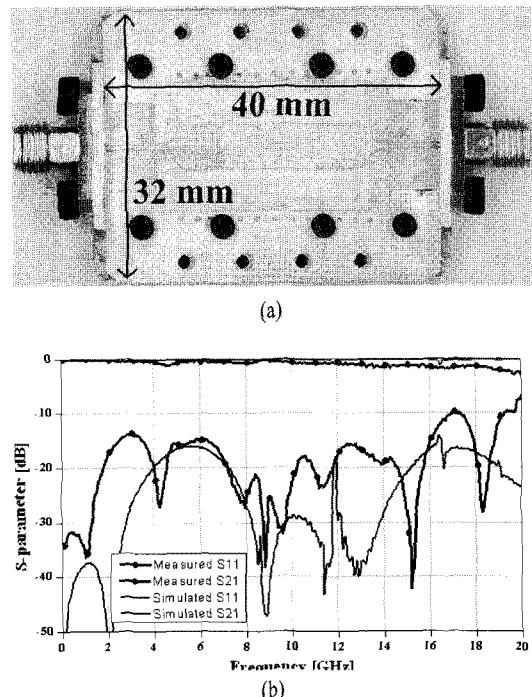


그림 3. (a) 제작된 마이크로스트립-SSL 전이 구조, (b) 시뮬레이션 결과 및 측정 결과

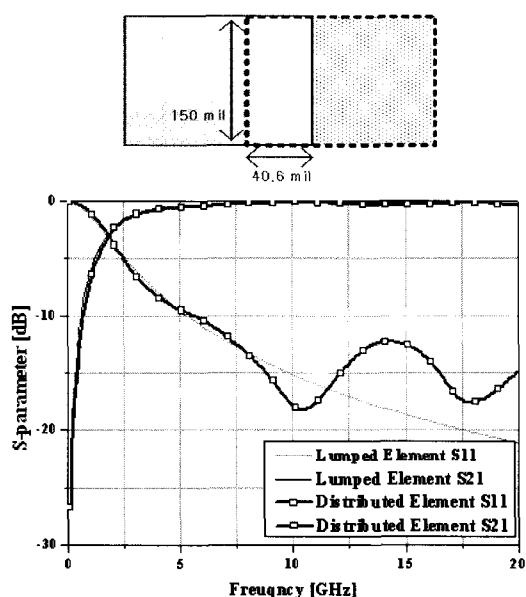
Fig. 3. (a) Fabricated microstrip-to-SSL transition, (b) simulated and measured results.

CPW의 전송 선로 너비와 SSL의 선로 너비 차이가 많아 SSL 신호 선로의 너비를 최적으로 테이퍼링함으로써 전이 구조를 이루었다.

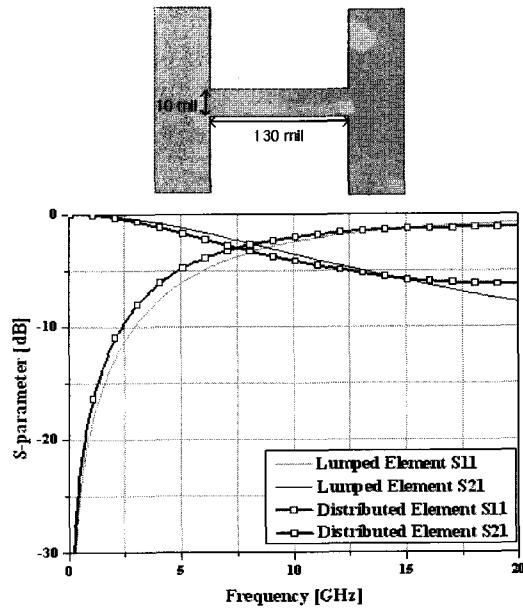
이러한 전이 구조의 설계 방법을 이용하여 제작된 마이크로스트립-SSL의 전이 구조의 사진을 그림 3(a)에서 보여주고 있고, 그 측정 결과를 그림 3(b)에서 보여주고 있다. 제안한 전이 구조에 대한 시뮬레이션은 3-D EM 시뮬레이터인 CST Microwave Studio를 사용하였다. 측정을 위해서 back-to-back의 구조로 제작하였으며, 마이크로스트립 선로에서 SMA 커넥터를 연결하여 측정하였다. 측정된 결과의 삽입 손실은 1.2 dB 이하의 값을 가졌으며, 19.5 GHz 이하의 대역에서 반사 손실은 10 dB 이하의 값을 갖는다. 커넥터 및 전송 선로 길이에 의한 손실을 확인하기 위해, 전이 구조와 동일한 길이의 마이크로스트립 선로를 제작하여 커넥터를 포함하여 측정한 결과, 제안한 전이 구조와 비슷한 삽입 손실 결과를 얻었다. 이를 통해 본 논문에서 제안한 전이 구조에 의한 삽입 손실은 아주 적은 0.1 dB 이하의 값을 가지고 있

음을 예측할 수 있다. 측정 결과로서 16 GHz 이상의 대역에서 반사 손실의 성능이 떨어짐을 확인할 수

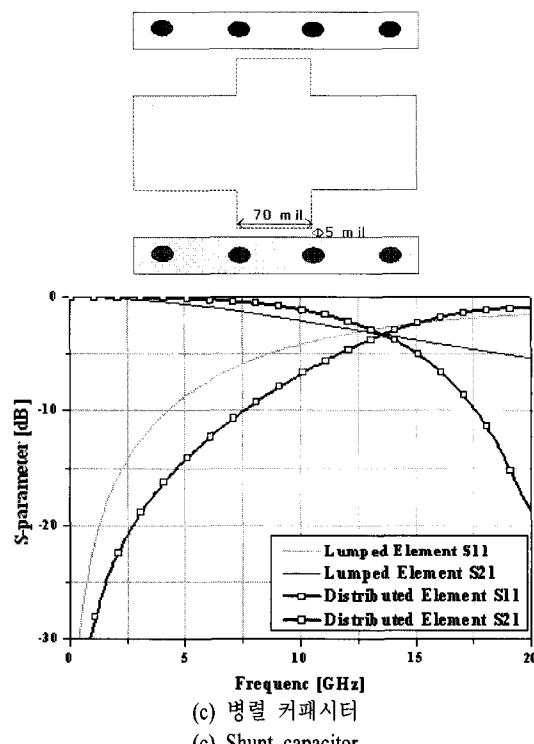
있는데, 이는 사용된 기판의 손실 탄젠트 및 커넥터의 성능 때문이라고 예측된다.



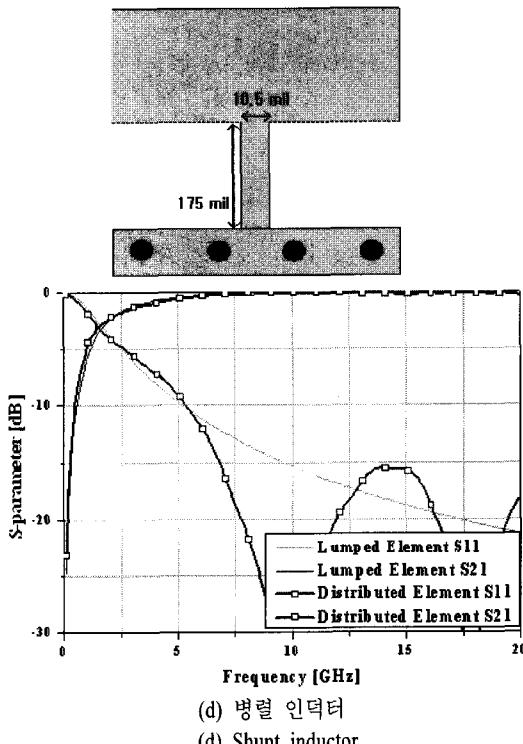
(a) 직렬 커피시터
(a) Series capacitor



(b) 직렬 인더터
(b) Series inductor



(c) 병렬 커피시터
(c) Shunt capacitor



(d) 병렬 인더터
(d) Shunt inductor

그림 4. SSL의 집중 소자용 분포형 구조

Fig. 4. SSL distributed element configurations.

2-2 SSL 저역 및 고역 통과 여파기의 설계

본 논문에서의 SSL의 여파기는 참고문헌 [8]에서 제시된 집중 소자용 분포형 소자를 이용한 방법을 통하여 설계하였다. 그림 4에서 보여주듯이 4가지 형태의 분포형 소자 즉, 직렬 및 병렬 인덕터와 직렬 및 병렬 커패시터를 이용하여 저역 통과 및 고역 통과 여파기를 구현하였다. 이러한 분포형 소자의 구조는 구현하고자 하는 집중 소자의 값과 SSL의 각 구조에 대해 EM 시뮬레이션을 통해 구한 S 파라미터의 비교를 통하여 그 구조를 결정하였다.

그림 4(a)는 0.9 pF 의 직렬 커패시턴스 예를 나타낸 것이다. 기판의 양면을 사용할 수 있는 SSL의 장점을 잘 활용하여, 윗면과 아랫면을 겹침으로써 강한 커플링을 얻어 비교적 큰 커패시턴스 값을 구현할 수 있다. 그림 4(b)는 1.8 nH 의 직렬 인터던스를 나타낸다. 너비가 얇은 선로로서 높은 임피던스를 통해 직렬 인덕턴스의 구현이 가능하다. 그림 4(c)는 0.5 pF 의 병렬 커패시턴스의 모습을 나타내고 있다. SSL의 그라운드 면과의 커플링을 통하여 병렬 커패시턴스의 구현하였는데, 13 GHz 이상의 주파수에서 원하는 집중 소자의 값과 분포형 소자의 S 파라미터가 다소 차이가 나는 것을 보여준다. 그림 4(d)는 2.3 nH 의 병렬 인덕턴스의 모습을 나타내고 있는데, 높은 임피던스의 선로를 SSL의 그라운드와의 연결함으로써 병렬 인덕턴스를 구현할 수 있다.

이러한 간단한 구조를 이용하여, 각각 저역 및 고역 통과 여파기를 설계하였다. 그림 5에는 7단으로 설계된 저역 통과 여파기의 모습을 나타내고 있다. 그림 5(a)에서 보여주는 7단의 체비세브(Chebyshev) 저역 통과 여파기를 구현하기 위하여, SSL 구조를 이용하여 그림 5(b)와 같이 설계하였다. 즉, 저역 여파기의 구조는 직렬 인덕터와 병렬 커패시터로 구성되어 있는데, 그림 4의 (b)와 (c)를 이용하여, 저역 통과 여파기의 인데턴스와 커패시턴스의 값에 맞게 설계하여 구성하였다. 높은 주파수에서의 다른 성분 간의 커플링과 기생 성분의 영향은 Microwave CST Studio를 이용하여 최적화를 통하여 설계하였다. 설계된 저역 통과 여파기는 그림 5(c)와 같이 DC~ 10.5 GHz 의 대역을 가지며, 높은 선택도를 가짐을 확인할 수 있다. 13 GHz 이상의 주파수에서 여파기의 감

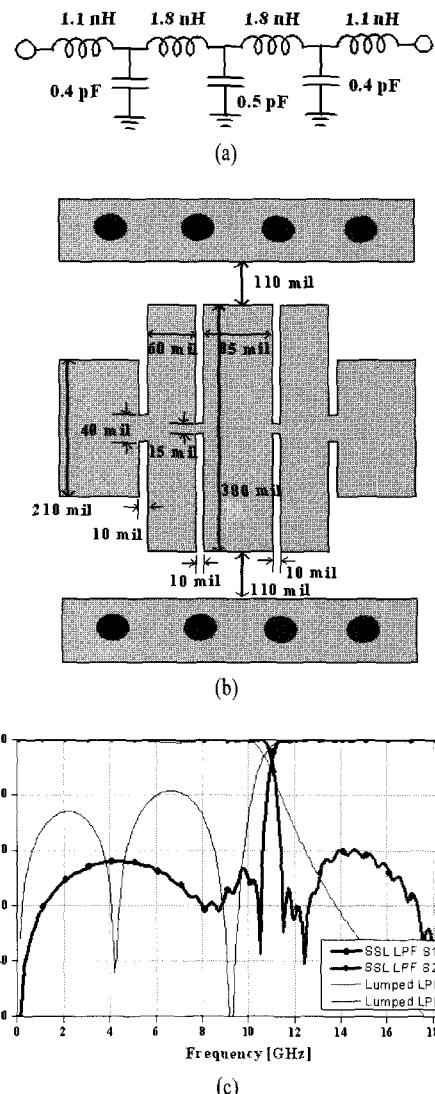


그림 5. (a) 7단 체비세브 저역 통과 여파기의 등가 회로, (b) SSL로 구현된 모습, (c) 시뮬레이션 결과

Fig. 5. (a) 7th-order Chebyshev low-pass filter, (b) implemented SSL LPF, and (c) simulated results.

쇠 현상이 감소하는 현상은 본 저역 여파기 구조에 의한 것으로 향후 개선할 예정이다.

고역 통과 여파기의 경우도 저역 통과 여파기의 설계 방법과 비슷한 방법으로 직렬 커패시터와 병렬 인덕터를 이용하여 설계하였다. 3단의 체비세브 여파기의 등가회로 소자의 값은 그림 6(a)와 같으며, 그림 6(b)와 같이 SSL의 형태로 설계하였다. 직렬 커패시터와 병렬 인덕터로 구성되어 있는데, 그림 4의

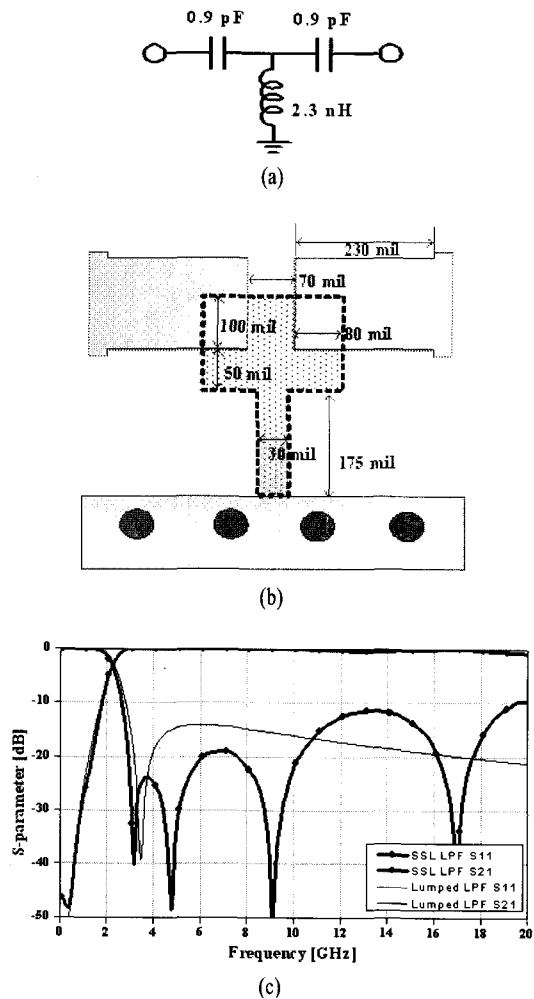


그림 6. (a) 3단의 체비세브 고역 통과 여파기의 등가 회로, (b) SSL로 구현된 모습, (c) 시뮬레이션 결과

Fig. 6. (a) 3rd-order Chebyshev high pass filter, (b) implemented SSL HPF, (c) simulated results.

(a)와 (d)를 이용하여, 고역 통과 여파기의 커퍼시턴스와 인더티스의 값에 맞게 설계하여 구성하였다. 2.3 GHz가 차단 주파수인 이 고역 통과 여파기의 시뮬레이션 결과를 그림 6(c)에서 보여주는데, 2.3 GHz ~ 20 GHz 이상의 주파수 대역에서 저손실로 동작하고 있음을 확인할 수 있다.

2-3 SSL 대역 통과 여파기의 설계 및 제작

2-2절에서 구현한 SSL 저역 및 고역 통과 여파기를 이용하여 SSL 대역 통과 여파기를 구현하였다. 이러한 대역 통과 여파기의 모습을 그림 7에서 보여

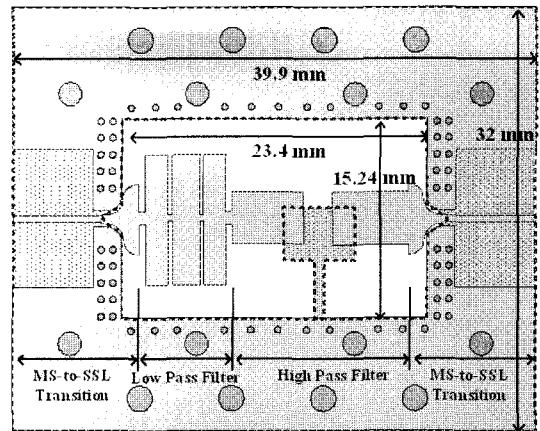


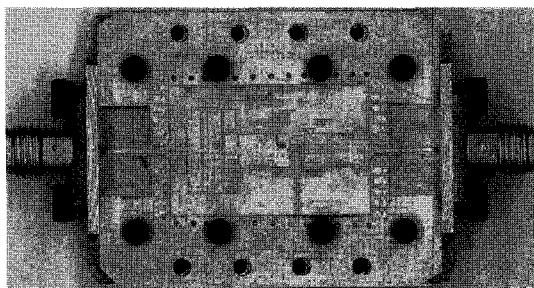
그림 7. SSL 대역 통과 여파기의 구조

Fig. 7. Suspended stripline bandpass filter.

주고 있다. 여파기의 입력 및 출력은 마이크로스트립 선으로 구성되고, 새로운 마이크로스트립-SSL 전이 구조를 사용하였고, SSL 저역 및 고역 통과 여파기의 연속적인 연결로 대역 통과 여파기를 구현하였다. 그림 8(a)와 (b)는 제작된 대역 통과 여파기의 사진을 보여주고 있다. 기존의 SSL 여파기^{[5],[6]}의 설계에서는 사용되는 전이 구조가 여파기의 기생 성분으로 한 부분을 차지한 반면, 본 논문의 새로운 전이 구조의 초광대역 특성으로 인해 SSL 여파기의 설계에 큰 영향을 주지 않아 설계가 간편하여지는 것이 큰 차이점이라 할 수 있다.

그림 8(c)는 SSL 대역 통과 여파기의 측정 결과를 보여주는데, 2.3~10.5 GHz의 통과 대역에서 1.2 dB 이하의 적은 삽입 손실을 가지며, 16 dB 이상의 반사 손실을 가짐을 알 수 있다. 여파기의 차단 특성은 0.7 GHz 및 11.75 GHz에서 30 dB의 삽입 손실(여파기 감쇠 현상)을 가진다. 9 GHz 이상의 주파수에서 시뮬레이션과 제작된 여파기의 삽입 손실의 차이는 제작 오차 및 커넥터의 손실을 포함한 것에 의한 것이라 예측할 수 있다. 13~18 GHz의 영역에서 삽입 손실이 감소된 것은 본 논문에서 설계된 저역 통과 여파기의 특성으로 인한 것이고, 향후 설계의 개선을 통해 성능이 향상되리라고 생각된다.

또한 그림 9에서 군지연을 측정한 결과를 보여주고 있다. 2.3~10.5 GHz에서 군지연은 0.2 ns 이하로서, 여파기의 동작 영역에서 군지연의 변화가 적은 것을 확인할 수 있다. 이는 다른 UWB 여파기의 군



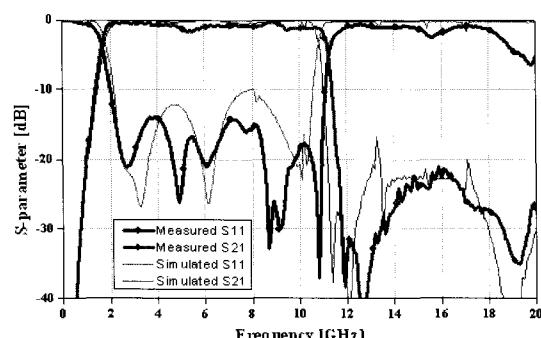
(a) 커버가 없는 모습

(a) Without cover



(b) 커버를 씌운 모습

(b) With cover



(c) 측정 및 시뮬레이션 결과

(c) Measured and simulated results

그림 8. 제작된 SSL 대역 통과 여파기

Fig. 8. Fabricated SSL bandpass filter.

지연의 특성과 비슷하다^[9].

III. 결 론

본 논문에서는 새로운 구조의 광대역 마이크로스 트립-SSL 전이 구조를 소개하고, 그 설계 방법을 제시하고 있다. 또한 이러한 전이 구조를 이용하여 저 역 통과, 고역 통과, 대역 통과 여파기를 설계하고

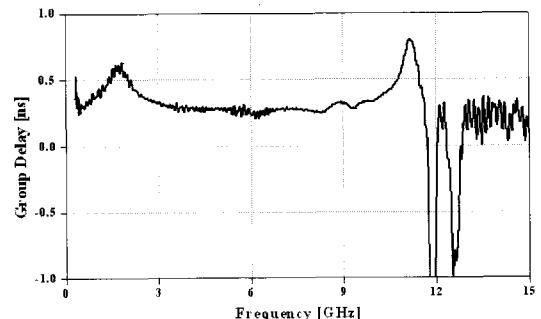


그림 9. 측정된 군지연

Fig. 9. Measured group delay.

구현한 예를 보여주고 있는데, 구현된 대역 통과 여파기는 2.3~10.5 GHz의 통과 대역을 갖고, 저손실의 선택도가 높은 여파기임을 측정 결과를 통해 보여주고 있다.

특히 새로운 초광대역의 전이 구조의 개발로 인해 SSL 여파기의 설계가 매우 간단하여지고, 구현되는 여파기에 대한 튜닝이 거의 필요 없게 되었다. 향후 다양한 여파기 구조와 새로운 전이 구조와의 결합을 통해 고성능의 여파기를 구현할 수 있게 될 것이다. 또한 주로 상용으로 사용되는 마이크로스트립 기반의 회로와도 쉽게 연결이 될 수 있는 구조이기 때문에 향후 다양한 분야에의 응용이 예측된다.

참 고 문 헌

- [1] J. D. Rhodes, "Suspended substrates provide alternatives to coax", *Microwave Syst. News*, vol. 9, pp. 134-143, Aug. 1979.
- [2] J. D. Rhodes, J. E. Dean, "MIC broad-band filters and contiguous diplexers", in *9th Eur. Microwave Conf. Dig.*, pp. 407-411, 1979.
- [3] C. I. Mobbs, J. D. Rhodes, "A generalized Chebyshev suspended substrate stripline bandpass filter", *IEEE Trans. Microw. Theory Tech.*, vol. MTT-35, no. 5, pp. 397-402, May 1983.
- [4] W. Schwab, F. Bögelsack, and W. Menzel, "Multilayer suspended stripline and coplanar line filters", *IEEE Trans. Microw. Theory Tech.*, vol. 46, no. 7, pp. 1403-1407, Jul. 1994.
- [5] Leo G. Maloratsky, Rockwell Collins, and F. L.

- Melbourne, "Reviewing the basics of suspended striplines", *IEEE Microw. Journal*, pp. 82-98, Oct. 2002.
- [6] W. Menzel, "Miniaturized suspended stripline filters for integration into extended circuits", *IEEE Microwave Conference 36th European*, pp. 909-912, Sep. 2006.
- [7] Y. G. Kim, K. W. Kim, and Y. K. Cho, "An ultra-wideband microstrip-to-CPW transition", *IEEE Int'l Symp. Microwave*, pp. 1079-1082, Jun. 2008.
- [8] W. Menzel, "Quasi-lumped suspended stripline filters and diplexers", *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 10, pp. 3230-3237, Oct. 2005.
- [9] D. Packiaraj, M. Ramesh, and A. T. Kalghatgi, "Design of a tri-section folded SIR filter", *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 5, pp. 317-319, May 2006.

김 영 곤



2006년 2월: 경북대학교 전자전기
컴퓨터학부 (공학사)
2008년 2월: 경북대학교 전자공학
과 (공학석사)
2008년 3월~현재: 경북대학교 전자
공학과 박사과정
[주 관심분야] 초고주파 회로 설계,
믹서 및 주파수 체배기

초광대역 발룬, 광대역 믹서, 체배기, 초광대역 필터

김 인 복



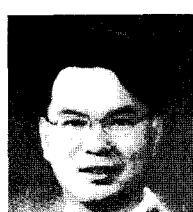
2008년 2월: 경북대학교 전자전기
컴퓨터학부 (공학사)
2008년 3월~현재: 경북대학교 전자
공학과 석사과정
[주 관심분야] 초고주파 회로 설계,
다이오드 검파기, 믹서 및 주파수
체배기

송 선 영



2008년 2월: 한밭대학교 정보통신
컴퓨터학부 (공학사)
2009년 3월~현재: 경북대학교 전자
공학과 석사과정
[주 관심분야] 초고주파 회로 설계,
믹서 및 주파수 체배기

김 강 육



1985년 2월: 서울대학교 전기공학
과 (공학사)
1987년 2월: 서울대학교 전기공학
과 (공학석사)
1996년 7월: University of California,
Los Angeles 전자공학과 (공
학박사)
1987년~1990년: 한국전기연구소 연구원
1996년~1998년: University of California, Los Angeles Post-
Doctor 연구원
1998년~1999년: P-Com, Inc. 마이크로파 설계연구원
1999년~2001년: Narda DBS Microwave, RF 설계연구원
2001년~2005년: 경북대학교 전자전기컴퓨터학부 조교수
2006년~현재: 경북대학교 전자전기컴퓨터학부 부교수
2007년 5월~현재: 이엠와이즈통신(주) 대표이사
[주 관심분야] 마이크로파 통신시스템 및 서브시스템, 마
이크로파 및 밀리미터파 부품 및 패키징, 무선 통신용
안 테나, 전자기 상호 작용 및 전자기 수치 해석