

논문 2010-6-25

Binary CDMA 기반 무선 A/V 감시시스템 구현에 관한 연구

Research of Wireless A/V System Implementations based on Binary CDMA Technology

이장연*, 길영철**

Jang-Yeon Lee, Yeong-Cheol Kil

요약 오늘날 유비쿼터스 사회에서 안전과 보안에 대한 관심은 점차 증대되고 있으며 이에 따라 무선 기반 각종 인프라와 서비스가 증가하고 있다. 본 논문에서는 이러한 시대적 요구에 부응하기 위해서 국내 순수 개발 기술인 Binary CDMA를 소개하면서 이를 기반으로 한 A/V 감시시스템을 제안한다. 무선 A/V 감시시스템은 무선 단말장치, 멀티채널 처리장치, A/V 관리서버로 구성되었으며 구현 방법과 무선환경 시험을 검증하므로써 장차 활용 범위를 넓힐 수 있는 가능성을 제시한다.

Abstract In ubiquitous society, there have been increasing demands on safety and security issues with infrastructures and services based on wireless technology. In this paper, we first introduce our own developed technology Binary CDMA to meet those demands. Then we present a wireless A/V surveillance system based on the Binary CDMA technology. The implemented wireless A/V surveillance system is composed of wireless terminals, wireless multiple channel processors, and an A/V management server, and the system gives a hint that the Binary CDMA technology can be adopted in practical ubiquitous systems to handle safety and security issues.

Key Words : Binary CDMA, Koinonia, A/V감시, DVR, Surveillance

I. 서론

오늘날 무선통신과 관련된 기술개발은 눈부신 발전을 거듭하고 있으며 이에 따라 다양한 사회분야에서 점차 널리 사용되고 있다. 이러한 무선기술이 건설분야에 활발하게 접목되면서 유비쿼터스 도시의 유력한 인프라 기술로써 자리매김되고 있으며, 유비쿼터스 도시의 핵심인 생활안전 분야에서 방법과 방재를 위한 무선 AV 기술이 점차 부각되고 있다.

또한 전 세계적으로 각종 강력범죄와 무차별적인 테러의 증가로 보안/방범 장비의 신규 수요 및 기존 장비의 Upgrade 수요가 증가하고 있는 추세이다. 세계 보안 시장은 매년 20% 가까운 고 성장세를 지속하고 있으며 2012년에는 현 시장 규모의 2배인 100억불까지 성장할 것으로 예상^[1]이 되고 있다.

산업현장이 복잡해 지고, 무인화 자동화 설비가 증가하면서 현장설비에 대한 원격감시 및 이동제어 등 무선화 설비의 필요성 역시 증가하는 추세이다. 현재 유선 CCTV에 비해 무선 AV 영상감시시스템은 늦은 시장 진출 및 기술적 미비로 인해 시장이 넓게 형성되어 있지 않으나, 무선의 이동성, 비용절약, 설치의 간편성

*정회원, 전자부품연구원 통신네트워크연구센터

**정회원, (주)이피아테크 부설연구소

접수일자 : 2010.10.25, 수정완료일자 : 2010.12.2

게재확정일자 2010.12.15

등이 점차 인식되면서 유선의 한계(지역적/공간적)를 극복하려는 노력과 시도가 증가하는 추세이다.

본 논문에서는 이러한 무선통신 기술중에서 국내 순수 기술로 개발된 Binary CDMA 무선기술을 이용하여 기존의 유선 DVR 시장을 대체하고자 무선 A/V 감시시스템 프로토타입을 제안한다. 그리고 감시시스템을 구성하는 기본 요소인 무선 단말장치, 멀티채널 처리장치에 관한 개발결과와 성능에 대하여 측정한 결과를 보이고 추가적 기능향상에 관해 논의할 것이다.

II. Binary CDMA 기술

1. Binary CDMA (Koinonia) 요소 기술 소개

Binary CDMA 기술은 기존 CDMA 시스템의 멀티코드를 그대로 사용할 때 송신 신호 파형이 멀티 레벨로 나타나게 되어 시스템의 구조가 복잡해지고 가격이 비싸지는 단점을 해결하기 위해 멀티레벨의 신호를 위상신호로 전환하여 이진화하여 전송하는 기술이다.^[2,3,4] 전자부품연구원에서는 Binary CDMA 기술을 기반으로 하는 핵심 SoC를 구현하여 Koinonia로 명명했다. Koinonia는 고대 그리스어에 ‘친교’를 의미하는 단어로써 디지털 기기들간의 원활한 통신을 가능하게 한다는 의미를 담고 있다.

Koinonia 시스템의 사용 주파수대역을 살펴보면 2.4-2.4835 GHz의 산업, 과학, 및 의료 (ISM: Industrial, Scientific, and Medical) 대역을 사용한다.

Koinonia 칩은 시스템 클럭설정에 따라 사용가능한 채널수와 대역폭이 달라진다. 만약 시스템 클럭이 22Mhz 경우 채널 대역폭 8MHz이고 채널수는 10개가 되며 시스템 클럭이 44Mhz 경우 채널 대역폭 16MHz이고 채널수는 5개가 된다.^[5]

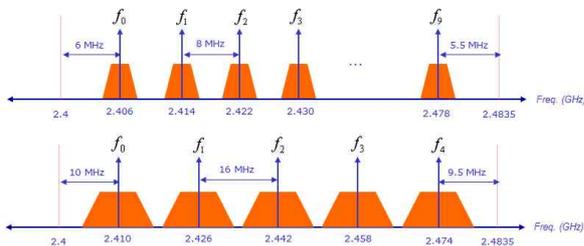


그림 1. Binary CDMA 사용 주파수
Fig. 1. Binary CDMA Frequency Allocation

아래는 현재 Koinonia의 사양을 요약한 표이다.

표 1. Koinonia SoC 버전
Table 1. Koinonia SoC Version

	KWPAN1100	KWPAN1200	GWPAN100 (개발중)
MCU	ARM7TDMI	ARM7TDMI	ARM926EJS
SystemCLK	44MHz	44MHz	132MHz
Memory	24KB/40KB	64KB/64KB	64KB/64KB
암호화	AES-128	AES-128	AES-128, ARIA
PKG size	14mm X 14mm	12mm X 12mm	15mm X 15mm

Koinonia 시스템은 크게 MAC 과 PHY블럭으로 구성된다.

MAC 블럭은 데이터 흐름에서 가능한 한 프로세서의 부담을 덜어주기 위해서 DMA를 사용했을 뿐만 아니라 MAC의 일부 기능을 하드웨어로 설계한다. 특히 MAC의 상태(송신, 수신, IDLE, 비콘구간, 경쟁구간) 천이 관리, 정확한 타이밍을 요하는 슈퍼프레임 동기화, 데이터 송/수신 그리고 경쟁구간에서 사용하는 CSMA/CA 프로토콜 처리등이 이에 포함된다. 전력 소모를 최소화하기 위하여 IDLE 모드를 사용하며 암호화를 지원한다.

PHY 블럭은 송신부와 수신부로 구분되는데, 송신부는 프리앰블과 헤더, 페이로드 생성하는 프레임 생성블럭과 헤더체크섬, 페이로드 체크섬, 데이터 랜덤화를 위한 스크램블러, 그리고 CACB 부호화기 및 QPSK 변조기 등으로 구성된다. CACB 부호화 및 변조방식에 따라서 데이터율은 아래 표와 같이 나타난다.

RATE1~RATE4는 이진 직교방식을 사용하여 부호화를 한 후 QPSK 변조하여 송신한다. 여기서 RATE1~RATE3까지는 I채널과 Q채널에 동일한 데이터를 전송하지만 RATE4에서는 I채널과 Q채널에 각기 다른 정보 비트를 이용하여 부호화를 하기 때문에 RATE4는 RATE3에 비해 2배 빠른 전송속도를 보인다. RATE5 부터는 이진 직교방식을 사용하지 않으며, 전송속도를 높이기 위해서 일반 DQPSK 변조 및 QAM-TCM을 이용하여 변조한다.

표 2. Koinonia V2.0 (KWPAN1200) 전송 Rate
Table 2. Koinonia V2.0 (KWPAN1200) Data Rate

Mode	RATE	CACB 확산이득	데이터율 계산식	변조방식	데이터율 (Mbps)@ PHY
22M 모드 사용시 (10개 주파수 채널사용)	RATE 1	1	(5.5M/16) X 1	QPSK (I,Q동일)	0.34375
	RATE 2	3	(5.5M/16) X 3	QPSK (I,Q동일)	1.03125
	RATE 3	9	(5.5M/16) X 9	QPSK (I,Q동일)	3.09375
	RATE 4	9	(5.5M/16) X18	QPSK (I,Q상이)	6.1875
	RATE 5	X	5.5M X 2	DQPSK	11
	RATE 6	X	5.5M X 3	16QAM	16.5
	RATE 7	X	5.5M X 4	32QAM	22
	RATE 8	X	5.5M X 5	64QAM	27.5
44M 모드 사용시 (5개 주파수 채널사용)	RATE 1	1	(11M/16) X 1	QPSK (I,Q동일)	0.6875
	RATE 2	3	(11M/16) X 3	QPSK (I,Q동일)	2.0625
	RATE 3	9	(11M/16) X 9	QPSK (I,Q동일)	6.1875
	RATE 4	9	(11M/16) X 18	QPSK (I,Q상이)	12.375
	RATE 5	X	11M X 2	DQPSK	22
	RATE 6	X	11M X 3	16QAM	33
	RATE 7	X	11M X 4	32QAM	44
	RATE 8	X	11M X 5	64QAM	55

수신부는 DC 옵셋 제거기, AGC, 주파수 옵셋 제거기, 위상옵셋 제거기, 타이밍 동기, 프리앰블 상관기, CACB 복호화기, DFE 등등으로 구성된다.

2. Binary CDMA 기반 무선 A/V 시스템 네트워킹 기술

다음으로는 무선 A/V를 구축하기 위한 Binary CDMA 네트워킹 기술에 대해서 살펴보도록 한다.

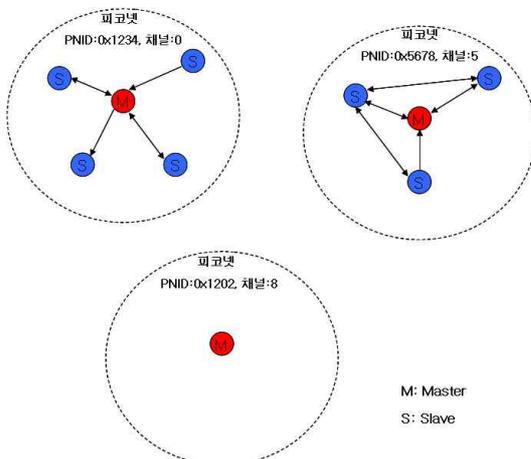


그림 2. Binary CDMA 네트워크 구성
Fig. 2. Binary CDMA Networking Topology

그림 2는 주파수 대역폭을 8MHz 가정 했을 때 채널 (0-9)에 따라 형성될 수 있는 일반적인 Binary CDMA 무선 네트워크 구성의 예를 보여주고 있다. 먼저 하나의 주파수 채널에는 하나의 무선네트워크를 형성할 수 있으며 이러한 무선 네트워크를 피코넷이라고 하며 여러 개의 피코넷을 구별하기 위하여 PNID를 부여하며 이 값은 유일한 상수값을 갖는다^[5].

피코넷 내부에는 마스터(Master)와 슬레이브(Slave)가 존재하며 마스터는 슬레이브와 동기를 맞추기 위해서 비콘(Beacon) 신호를 주기적으로 송신하며 피코넷 당 하나만 존재할 수 있다. 슬레이브는 마스터에서 보내는 비콘 신호에 따라 마스터와 유기적으로 동작하면서 데이터를 서로 송수신할 수 있고 피코넷 내에서 복수개로 존재할 수 있다. 이때 마스터와 슬레이브는 스케줄링 방법에 따라 양방향 송수신 및 단방향 송수신이 가능하며 슬레이브간의 통신도 가능하다. 양방향 송수신은 주로 카메라의 자세제어, 마이크출출 등에 사용되며, 단방향 송수신은 감시영상의 전송시에 주로 사용된다.

III. 무선 A/V 시스템 프로토타입의 구현

Binary CDMA 기반 무선 A/V 감시시스템은 크게 무선 단말장치와 멀티채널 처리장치, A/V 관리서버로 구성되어 있다. 이 중에서 무선 A/V 감시시스템의 성패를 가름하는 제일 중요한 부분은 무선 구간으로써 안정적으로 장거리의 무선 영상 전송이 중요한 과제이고 이를 위해 많은 시험이 필요하다. A/V 관리서버는 기능대모가 가능한 단계로서 본격적인 상품화는 계속 진행될 예정이다. A/V 관리서버는 기존 컴퓨터 하드웨어를 그대로 이용하고 구현시 기술적인 어려움이 크게 없어서, 무선 단말장치와 멀티 채널처리장치에 관해서 주로 언급하려고 한다.

Binary CDMA 기반 무선 A/V 감시시스템의 대략적인 구조도는 다음과 같다.

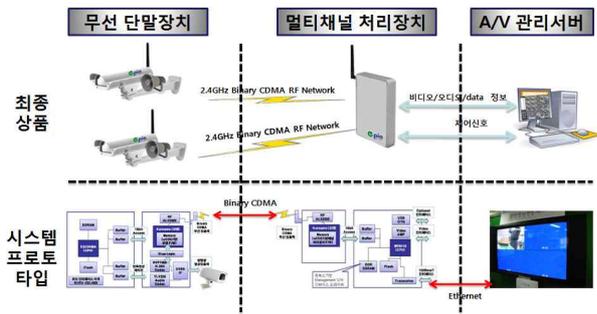


그림 3. Binary CDMA 기반 무선 A/V 감시시스템 구조도
Fig. 3. Structure of Binary CDMA Wireless A/V Surveillance System

무선 단말장치는 네트워크 측면에서 Slave 디바이스로 동작하고 멀티채널 처리장치는 Master 디바이스로 동작한다. 무선 A/V 장치들이 서로 연결되면서 하나의 작은 네트워크인 피코넷을 형성한다.

1. 무선 A/V 감시 하드웨어

무선 A/V 송수신용 단말장치 하드웨어 프로토타입은 프로세서와 주변장치가 포함된 CPU 보드와 Binary CDMA 기능을 하는 보드로 구성되어 있다. CPU는 삼성 ARM CPU를 사용하고 Binary CDMA 보드와는 16bit 인터페이스를 구성하고 있으며 60핀 콘넥터로 연결된다. Binary CDMA 보드는 60핀 인터페이스를 통해 연동된 베이스밴드 신호를 무선구간으로 송수신한다.

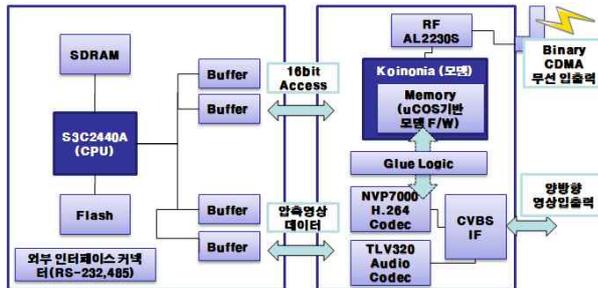


그림 4. 무선 단말장치 하드웨어 블록도
Fig. 4. Wireless Terminal Unit Hardware Structure

Binary CDMA 통신을 위해서 그림 4처럼 좌측상단에는 SMA 로 안테나 정합을 시키고 우측하단에는 카메라 CVBS 입력 및 전원을 입력 받는 형태로 되어 있다. 비디오 입출력단자에 역할에 따라서 비디오 입력 혹은 출력으로 할당되고 입력으로 역할되어 있을때

는 카메라의 영상입력을 받아서 TV Decoder를 통해 디지털로 변화되어 압축엔진에 입력되면 압축된 결과가 나오고 압축된 영상데이터를 호스트 CPU 가 읽어서 Binary CDMA 모듈로 전송되면 바이너리 CDMA 모듈이 압축된 영상 데이터를 전송한다. 실제 구현된 하드웨어는 그림 5와 같다.

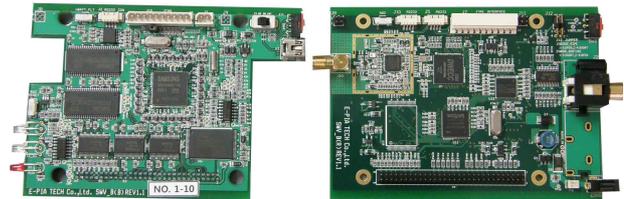


그림 5. 무선 단말장치의 CPU 보드부(좌) 및 Binary CDMA 모듈부(우)
Fig. 5. CPU Part (left) and Binary CDMA Modem Part(right) of Wireless Terminal Unit

멀티채널 처리장치 구현을 위해 ARM11 계열의 고성능 CPU 를 적용하며 Binary CDMA 모듈을 모듈화 하였다. CPU 보드와 바이너리 CDMA 모듈의 인터페이스는 60핀으로 연동되어 있으며 수신된 데이터를 CVBS 를 이용한 아날로그 비디오 신호출력을 가능토록하고 이더넷 인터페이스를 통해 비디오 신호를 전송 가능토록 구성된다.

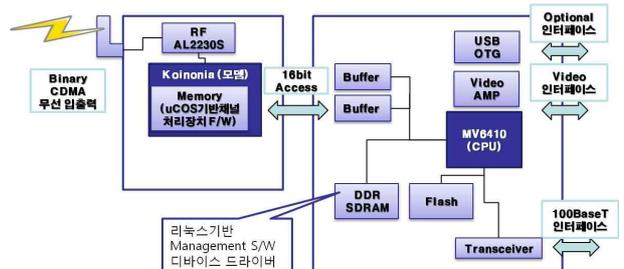


그림 6. 멀티채널 처리장치 하드웨어 블록도
Fig. 6. Wireless Multiple Channel Processing Unit Hardware Structure

현재 그림 6와 같은 멀티채널 처리장치를 구현하였고 리눅스 베이스의 커널 포팅 및 관련 디바이스 드라이버를 포팅하였다. 또한 이더넷과의 인터페이스를 확보하였으며 이는 시스템 개발과 함께 연동되어 지는 구조를 취하고 있다.

각각의 카메라 입력을 받는 무선 단말장치는 비디오 등의 신호를 압축하여 압축된 데이터를 Binary CDMA

채널로 할당하여 멀티채널 처리장치로 보내면 멀티채널 처리장치는 각각의 무선단말장치와 네고되어 할당된 채널에 대해 데이터를 추출하여 TV 엔코더를 통해서 개별적인 카메라 영상에 대한 신호를 디스플레이하거나 이더넷 혹은 광망을 통하여 수신된 데이터를 전송하게 된다.

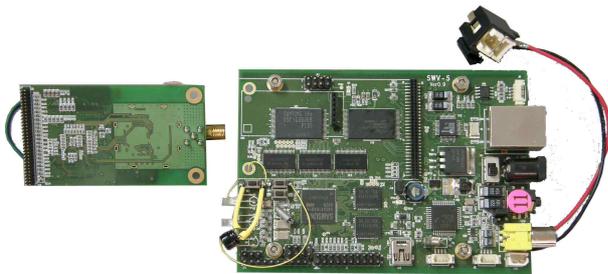


그림 7. 멀티채널 처리장치의 Binary CDMA 모듈(좌) 및 CPU 보드부(우)
 Fig. 7. Binary CDMA Module Part (left) and CPU Part (right) of Wireless Multiple Channel Processing Unit

시스템 운영시 클라이언트와 서버간의 통신 불안정 및 기타 예외상황에 대비하여 원격 리셋 및 와치독 타이머등을 위해 셀프 리셋기능을 추가 했다.

2. 무선 A/V 감시 소프트웨어

H/W 적으로 검증된 Binary CDMA 보드를 구동하기 위해서는 Binary CDMA 보드용 무선 통신 F/W가 필요하다. 무선 통신 F/W는 Time critical한 인터럽트 처리와 Throughput을 극대화하기 위하여 경량의 Real-Time OS를 사용하여 구현하였다 (그림 4와 6의 Koinonia(모뎀) 부분 참조). 또한 OS에서 제공하는 공유자원(Shared Resource)을 사용함으로써, MAC과 호스트간의 데이터 경로를 단순화 하였다. 주요 Task와 Data 구조를 그림 8에 도시하였다. ISR(Interrupt Service Routine)과 태스크는 공유 자원인 Descriptor와 메모리 블록을 관리하기 위해서 OS에서 제공하는 메시지 큐를 사용하여 효율적으로 구현하였다. 여기에서 MAC Control 태스크는 Host로부터의 Control 메시지나 MAC의 Command Frame등을 처리하고 Host IF 태스크는 호스트와 MAC 간의 데이터 흐름을 관리한다.

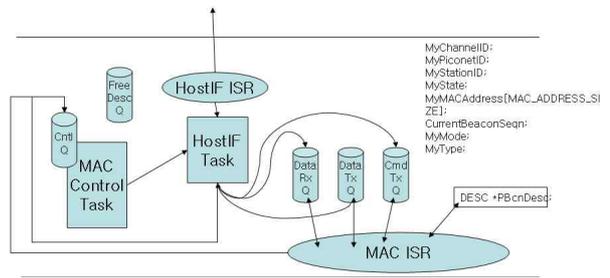


그림 8. Koinonia 모뎀 동작과 주요 Data 구조
 Fig. 8. Koinonia Modem Task Processing and Major Data Frame

이러한 F/W는 무선 단말장치용과 멀티채널 처리장치용으로 Image를 만들어서 그림 4와 그림 6의 Koinonia 모뎀에 각각 삽입된다.

삽입은 CPU보드가 모뎀 동작을 위한 Image파일을 가지고 있어서 모뎀의 동작을 일시적으로 정지시킨후 그림 9와 같이 순차적인 절차를 따라서 진행한다.

이렇게 F/W download가 완료되고 CPU와 Koinonia 칩간에 서로 약속된 메모리에 데이터를 쓰고 읽기 시작하면 기본 동작이 가능해진다.

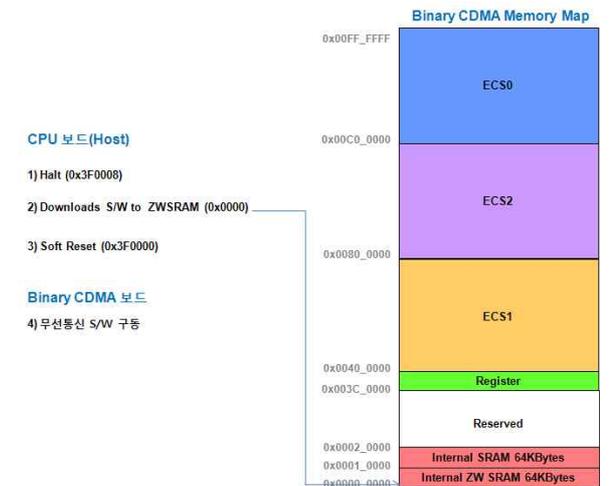


그림 9. Koinonia 모뎀 F/W 구동절차
 Fig. 9. Koinonai Modem F/W Initialization Process

CPU 보드부분에선 모뎀에 명령을 주어서 네트워크 합류, 분리, 재접속과 같은 기능을 수행하도록 한다.

그림 10는 네트워크 형성을 위한 초기접속 과정이며 그 절차는 다음과 같다.

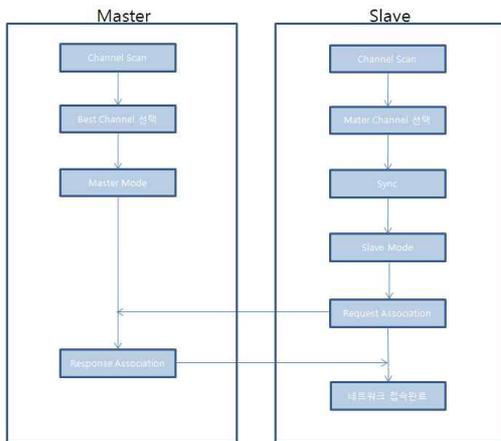


그림 10. 무선 단말장치(Slave)와 멀티채널 처리장치 (Master)간 초기 접속절차
 Fig. 10. Master and Slave Device Initial Association Process

A/V 관리서버는 그림 11과 같이 기능검증 프로토타입 수준으로 개발되어 있다. Window기반의 상용 컴퓨터상에 구현되었으며 현재 감시하고 있는 무선 영상을 동시에 4개까지 표시할 수 있게 구성되어 있다.



그림 11. A/V 관리서버 프로토타입
 Fig. 11. A/V Management Server Prototype

IV. 실험 및 결과

무선 단말장치와 멀티채널 처리장치의 무선 성능 시험을 위해서 Binary CDMA 칩셋에서 기저대역 신호로 Random QPSK 신호와 Single Carrier Wave를 발생시켜 RF 최종단의 상태를 점검한다. RF 최종단은 SMA 컨넥터로 구성되며 SMA 케이블을 스펙트럼 분석기로 연결하여 RF 스펙트럼을 분석하여 특성을 파악한다.

무선 단말장치 (송신부)의 성능을 확인해 보며, 같은 조건으로 멀티채널 처리장치 (수신부)의 성능을 확인해 보는데, 서로 양방향 통신을 한후 SNR과 PER, RSSI

등을 확인한다. 아래 그림 12는 이러한 시험을 하기위한 디버깅용 모니터링 화면을 나타낸다.

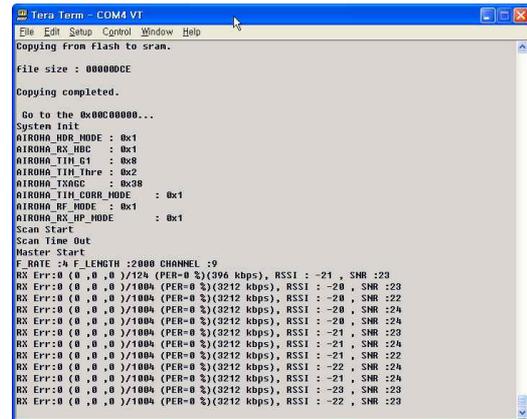


그림 12. 디버깅 Port를 통한 멀티채널 처리장치 모니터링
 Fig. 12. Multiple Channel Processing Unit Monitoring Using Debug Port

이러한 특성 파악을 바탕으로 RF의 성능 향상을 위한 다양한 Tuning 작업을 수행하였고, 또한 외부 전문 기관에 의뢰하여 무선 단말장치와 멀티채널 처리장치 사이에서 성능과 신뢰성 관련한 시험 결과를 얻을 수 있었다. 표 3은 이러한 시험 결과를 요약한 것으로서 전송 rate를 낮출 때 최대 600m까지 통신 가능하고 24 시간 고온동작을 통과하는 등 성능과 안정성 면에서 상용화에 근접하고 있다.

V. 결론

기존 유선 A/V 감시와 관련된 시장은 국내 뿐만 아니라, 국외에서도 안정적인 성장을 보이고 있다. 관련 하여 카메라 제조업체나 CCTV 설비관련 업체도 성장세를 이어가고 있다. 이와 연동하여 무선 A/V 감시시스템도 점차 수요와 관심을 받고 있지만 시중에 판매되고 있는 제품의 다수는 FM방식을 이용하며, 만족할 만한 거리, 채널변환등에 있어서 제한된 성능을 보이고 있다.

이에 본 논문에서는 국내 순수기술을 이용한 무선 A/V 감시시스템 프로토타입을 구현하였으며 관련 성능에 관한 실험 결과를 통하여 국내뿐 아니라, 국외에서도 시장확대의 가능성을 높이고 있다. 한국뿐만 아니라 미국, 오만, 말레이시아, 브라질등에 참여기업을 통하여 관련 사업을 확대 계획하고 있으며 더욱 완성되고 안정된

상품성있는 기술 개발을 계속 진행할 예정이다.

참 고 문 헌

표 3. 실험 결과

Table 3. Test Results

기술적 성능지표 등		단위	성능	시험규격
성능 또는 물성	무선 송수신 가능거리	미터	600m	자체
	동시 접속 가능 무선 단말장치	대	5대	자체
	영상전송중 연속 운용시간	시간	24h	자체
환경 시험	온/습도 사이클 시험	시간	습도50~80% 온도25~50℃, 6시간 3회	온/습도 사이클 일반 규격
	고온고습 시험	시간	습도90% 온도30℃,48 시간유지	고온고습 시험 일반 규격
	저온동작시험	시간	온도-25℃, 8시간유지	저온동작시험 일반규격
내구수명 또는 고장율		시간	습도80% 온도50℃, 24시간유지	수명시험을 고온동작시험으로 대체함.

향후에는 압축과 연동되어서 무선 전송을 할 경우에 무선 채널에 작은 에러가 발생하여도 수신단에서 많은 에러가 발생한것처럼 보이는 현상에 대해서 집중적으로 연구하고 이를 줄이는 방안을 마련할 계획이다.

[1] Gartner Dataquest, "Forecast : Electronic Equipment Production and Semiconductors by Application, Worldwide, 2002~2011", May 2007

[2] T. H. Wu and E. Geraniotis, "CDMA with multiple chip rates for multi-media communications," in Proc. Information science and systems, pp.992- 997, 1994.

[3] I. Chih-lin and R. D. Gitlin, "Multi-code CDMA wireless personal communications networks," in Proc. ICC'95, pp. 1060-1064, Seattle, June 1995.

[4] T. Wada, T. Yamazato, M. Katayama and A. Ogawa, "A constant amplitude coding for orthogonal multi-code CDMA systems," IEICE Trans. on Fundamentals, vol. E80-A, no. 12, pp.2477-2484, Dec. 1997.

[5] KETI, KOINONIA 표준규격서, 물리 계층과 데이터 링크 계층 규격 버전 ISO/IEC standard 24771, 2009

※ 본 연구는 서울시 산학연 협력사업 "PA 090739"으로 수행된 연구결과의 일부를 게재한 것임.

저자 소개

이 장 연 (정회원)



- 1996년 한양대학교 전자통신공학과 졸업
- 1996-2000년 삼성전자(주) 연구원
- 2002년 한양대학교 전자통신전파공학과 석사 졸업
- 2010년 현재 전자부품연구원 선임연구원

<주관심분야 : Binary CDMA 기술, Smart Metering, 자동차 및 군용 통신 융합기술>

길 영 철 (정회원)



- 1989년 성균관대학교 전자공학과 졸업
- 1991년 성균관대학교 전자공학과 석사 졸업
- 2000년 삼성전자(주) 선임연구원
- 2010년 현재 (주)이피아테크 연구소장

<주관심분야 : RFID/USN 기술, 이동무선통신, 안테나 및 전파전파, 통방융합기술>