

고전력밀도 AC/DC 어댑터의 설계

李俊榮[†]

Design of High Power Density AC/DC Adapter

Jun-Young Lee

요 약

본 논문에서는 더 높은 에너지 효율을 요구하는 전자 기기들의 사용에 따른 고전력 밀도 AC/DC 어댑터의 구조를 제안한다. PFC (Power Factor Corrector) topology는 BCM (Boundary Conduction Mode) 제어 방식을 적용한 Boost topology를 기본으로 하였으며, DC/DC topology는 주파수제어를 적용한 LLC 공진 컨버터를 기본으로 하였다. 이는 반도체 소자 및 마그네틱 소자의 크기를 줄이는데 용이하다. 85W급 AC/DC adapter (18.5V/4.6A)를 설계하여 실험한 결과 90V_{rms}의 입력전압에서 90%의 효율과 36W/in³의 전력밀도가 측정되었고 무부하시 전력 손실은 0.5W를 달성하였다.

ABSTRACT

The proposed method offers an improved control method for high power density AC/DC adapter by using more energy efficient electrical equipments. Power factor corrector (PFC) topology is based on boost topology with boundary conduction mode (BCM) and DC/DC topology is based on LLC resonant converter, which helps to reduce size of the semiconductor and the magnetic devices. Test results with 85W AC/DC adapter (18.5V/4.6A) design shows that the measured efficiency is 90% at 90V_{rms} input voltage with power density of 36W/in³. It also shows low no load power consumption of about 0.5W.

Key Words : AC/DC adapter, High power density, Boundary conduction mode, LLC resonant converter

1. 서 론

AC/DC 어댑터는 Mobile Phones, Note PC, LCD 모니터, 소규모 휴대용 전자제품 등에 광범위하게 사용되고 있다. 어댑터는 작은 power를 다루며 재료비 경쟁이 심하기 때문에 PFC를 사용하지 않고 구조가 간단한 Flyback 회로를 채용하고 있다. 최근 전자기기의 급속한 성장과 더불어 이들 기기들 요구전력이 점점 증가하게 되어 이를 공급할 수 있는 작은 크기의 고효율 및 고성능의 어댑터가 필요하게 되었다.^{[1][2][3][4]}

또한 전자기기의 요구 전력이 증가함에 따라 고조파 규제에 대한 대응을 검토해야할 시점에 오고 있어 고전력밀도회로 기술 및 실장 기술을 확보할 필요가 있다. 이에를 대응하기 위해 Buck 컨버터와 Half-bridge의 이단구조를 갖는 컨버터가 발표되었다. 본 구조는 FC의 제어는 인덕터의 사이즈와 제어기의 단순화를 위해 DCM방식으로 사용하고 있고 DC/DC단의 구동 방식은 고정 duty법을 사용하여 회로설계의 최적화를 유도하여 효율을 높인 것으로 보이며 제어방식은 간단한 히스테리시스방식으로 제어를 하고 있다. 하지만 1차측에 Buck 컨버터를 사용하고 있어 입력 전류에 dead-zone이 발생하여 역률저하가 발생한다.

본 논문에서는 이러한 단점을 극복하며 동등이상의 성능을 갖는 고전력밀도 어댑터 설계에 적합한 회로방식을 제안하고 85W급 어댑터를 개발하였다.

본 논문은 편집위원회에서 우수기술논문으로 추천됨

[†] 교신저자 : 정회원, 명지대 전기공학과 조교수

E-mail : pdpljy@mju.ac.kr

접수일자 : 2010. 4. 13

1차 심사 : 2010. 5. 17

심사완료 : 2010. 5. 23



그림 1 Buck 컨버터와 Half-bridge의 이단구조를 갖는 고 전력밀도 어댑터
 Fig. 1 High power density adaptor with Two-stage structure comprised of buck converter and half-bridge converter

2. 85W Adapter 설계를 위한 topology

2.1 PFC topology & control

표 1은 PFC단에서 사용될 수 있는 topology들의 특성을 도시하였다. Buck topology는 출력전압이 입력전압보다 항상 낮게 제어되어 DC/DC 부의 전압 스트레스 및 캐패시터의 선택 면에서 유리하며 스위치의 전압 스트레스도 입력전압에 의존하여 가장 열악한 입력 조건인 90V 입력에서 전압스트레스가 낮아져 스위칭 손실 면에서 유리하지만 입력전류의 Dead-zone이 발생하여 PF가 낮고 스위치를 Floating driver를 사용해야 하는 단점이 있다. Buck-Boost topology는 출력전압을 입력보다 높게 또는 낮게 제어 할 수 있어 입력 전압보다 낮은 출력전압을 얻을 수 있어 어댑터에 사용할 수 있지만 스위치 내압과 전류 스트레스가 크므로 스위칭 손실 면에서 불리하다. Boost topology는 일반적으로 출력전압을 400V로 설정하기 때문에 캐패시터 크기가 커지게 되고 이로 인해 전체적인 부피가 커지며 DC/DC단의 입력전압이 높아지게 되어 고내압 스위치를 사용할 수 밖에 없어 스위치의 패키지가 커지는 단점이 있지만 PF가 우수한 장점이 있다.

표 2는 PFC 제어방식을 비교하였다. CCM은 입력전류를 입력전압이 추종하도록 제어하는 방식으로 일반적으로 인덕터의 크기가 커지고 제어 IC가 복잡하다. DCM은 입력전류를 단속적으로 제어하므로 일반적인 전압제어기를 사용할 수 있고 작은 인덕터 값을 사용하므로 인덕터 크기는 작지만 스위칭 손실이 가장 크며 모든 영역에서 DCM조건을 만족하도록 설계하기가 어렵다.

표 1 PFC topology 비교
 Table 1 comparisons of PFC topology

Topology	전류 스트레스	전압 스트레스	Capasitor 크기	Inductor 크기
Boost	小	大	大	동일제어 방식인 경우 유사
Buck	大	小	小	
Buck-Boost	大	大	中	

표 2 PFC 제어방식 비교
 Table 2 comparisons of PFC control method

Topology	제어기 복잡성	전류 스트레스	Capasitor 크기	Inductor 크기
CCM	大	小	小	大
BCM	小	中	中	小
DCM	小	大	大	小

표 3 DC/DC topology 비교
 Table 3 comparisons of DC/DC topology

Topology	전압 스트레스	전류 스트레스	Capasitor 크기	Inductor 크기	Transfomer 크기
Flyback	大	大	大	없음	大
Forward	大	大	小	大	中
Half-bridge	小	中	小	中	小
Full-bridge	小	小	小	中	小
LLC	小	大	中	-	小

BCM은 전류가 0이 되는 점을 감지하여 스위칭하므로 언제나 DCM조건을 만족하며 전용 IC가 있어 설계가 용이하지만 CCM보다는 크다.^{[5][6]}

2.2 DC/DC topology & contol

표 3은 DC/DC단에 사용될 수 있는 topology들을 도시하였다. Flyback topology는 구성이 가장 간단하여 널리 저가 저용량 SMPS에서 사용되는 방식이지만 전압과 전류스트레스가 크고 스너버 회로 등이 추가 되어야 하므로 효율과 크기면에서 불리하다. Forward topology는 Flyback에 비해 변압기 이용도 면과 소프트 스위칭이 유리하지만 역시 전압과 전류 스트레스 관점에서 효율향상에 적합하지가 않고 Full-bridge topology는 스위치 스트레스면에서 가장 유리하지만

스위치의 구성이 복잡하다. Half-bridge topology는 Full-bridge에 비해 전류 스트레스가 크다는 단점이 존재하지만 스위치 구성이 간단하고 전압 스트레스가 작아 스위치의 패키지 크기를 줄이는데 용이하고 변압기 이용도도 좋아 마그네틱 소자의 크기를 줄이는데 용이하다. LLC 컨버터는 주파수제어를 하는 공진방식의 컨버터로서 전류의 스트레스가 큰 것이 단점이기는 하지만 구조적으로 가장 간단하고 스위칭 손실이 작아 어댑터와 같이 고밀도의 회로에 적합하다.

3. 회로의 설계

3.1 PFC단

PFC는 BCM제어를 위한 전용 IC인 MC33368(16pin)을 사용하였다. 동일한 기능을 하고 좀 더 간단한 MC33262가 존재하지만 MC33262는 기동을 위해 기동저항을 사용하여야 한다. MC33262 단독으로 동작시킬 때에는 기동저항을 통해 기동하는 것이 문제가 되지 않지만 DC/DC단이 추가되고 이에 따른 제어 IC류의 기동도 기동저항을 통해 기동전원을 공급받아야 하므로 기동저항의 작아져야 하는 단점이 있고 이로 인해 소비 전력 및 기동저항의 발열이 문제가 될 수 있다. 테스트해 본 결과 역시 기동이 매우 어려워 MC33262는 사용은 실패하였다. 이를 해결하기 위해 MC33368을 채용하였고 이 IC는 자체 기동기능이 존재하며 초기 공급 전류도 20mA이상되어 기동이 용이하다. 또 본 IC는 자체적으로 경부하 동작시 펄스가 완벽하지 않지만 간헐적으로 동작하는 기능이 있어 DPMS동작에 유리한 반면 MC33262는 경부하시 스위칭 주파수가 매우 높아져 소비전력을 증가시키는 단점이 있다.

회로를 보면 PFC와 DC/DC가 FC 핀을 통해 동기가 되어있는 것을 볼 수 있는데 이는 DPMS 소비전력을 줄이기 위한 목적이 있다. 진술하였듯이 MC33368에는 경부하시 간헐동작과 유사한 동작을 하지만 깨끗하게 동작하지 않고 폭이 작은 펄스들이 발생하므로 이를 DC/DC단과 동기를 맞추어 폭이 작은 펄스들을 제거함으로써 대기 소비전력을 줄일 수 있다. 출력전압은 전압스트레스와 스위칭 손실을 줄이기 위해 출력전압을 265Vrms의 첨두값인 385V로 설정하였다.

3.2 DC/DC단

그림 3은 DC/DC stage를 보인 그림이다. DC/DC stage는 기본적으로 동기정류기를 채용하며 출력전류가 공진형태의 전류모양을 가지고 있으므로 단순한 전

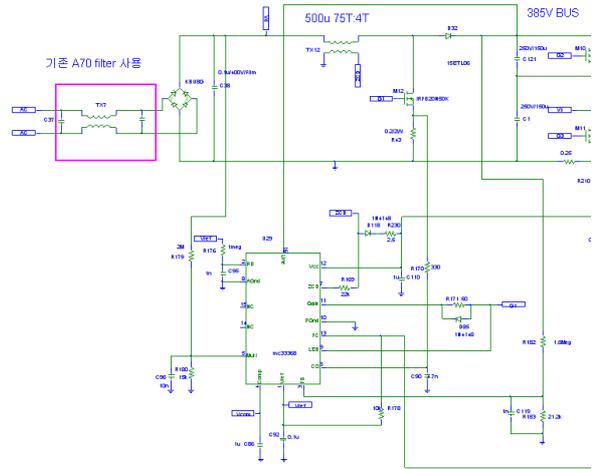


그림 2 PFC단 전체 회로도
Fig. 2 Overall circuit of PFC stage

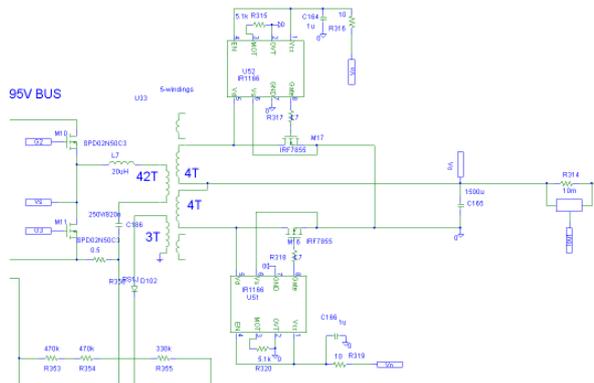


그림 3 DC/DC단 전력단 회로도
Fig. 3 Power circuit of DC/DC stage

압제어 방식으로는 구동이 곤란하여 전용 SR driver를 채용하였다. 그리고 공진 인덕터는 구성의 단순화를 위해 변압기의 누설 인덕턴스를 이용하는 방식이다. 변압기의 누설인덕턴스는 측정결과 약 20uH정도의 값을 가지고 있으므로 공진 주파수를 125kHz로 설정하여 약 810nF의 공진 캐패시턴스를 사용한다. 또한 출력측에 인덕터가 존재하지 않아 SR전압이 두배의 출력전압으로 클램핑이 되어 별도의 스너버가 필요가 없게 된다. 그림 4는 제어회로부를 나타낸 그림이다. 본 LLC를 구동하기 위해서 On-semi사의 NCP1360을 사용하였으며 NCP1360은 주파수 클램프방식의 간헐동작을 지원하므로 LLC를 어댑터에 적용하기 용이하다. 또한 본 IC는 내부에 Bootstrap driver를 내장하고 있으므로 회로구성도 매우 간단해지는 장점이 있다.

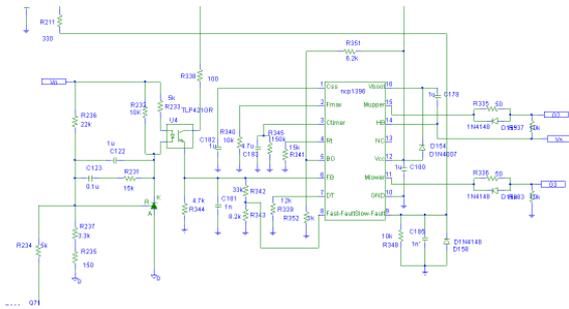


그림 4 DC/DC단 제어기 회로도
Fig. 4 Control circuit of DC/DC stage

4. 실험결과

설계 사양은 다음과 같다.

- Input voltage : AC 90Vrms ~ 265Vrms
- Output voltage : 18.5V
- Output current : 0 ~ 4.6A

그림 4는 LLC 컨버터의 동작파형을 측정한 것이다. 파형에서 보듯이 스위치 전류는 완전 공진을 하지는 못하고 있어 약간의 turn-off 손실이 존재하고 있으나 ZVS가 완전히 이루어지고 있으므로 스위칭 손실이 매우 작음을 알 수 있다. LLC의 스위칭 주파수는 120kHz에서 150kHz 정도의 범위에서 동작하며 이 이상 증가하게 되면 주파수 클램핑 동작이 이루어져 간헐 동작이 시작이 된다. 그림 6은 PFC 인덕터 전류를 측정 한 것으로 BCM 동작을 하며 입력전압을 잘 추종함을 보여주고 있다. 그림 7은 무부하시 동작파형이다.

본 파형을 보면 DC/DC 단은 간헐모드 동작이 잘 이루어지고 있으나 동기를 하지 않았을 경우에는 PFC 단은 게이트 펄스수가 많아 약 0.6W 정도의 무부하 소비전력을 보이고 있다. 이를 개선하기 위해 PFC와 DC/DC 단을 동기 시켰을 경우 0.5W 미만의 DPMS 소비전력이 측정되었다. 그림 8은 입력전압별 효율을 보면 90V_{rms}에서 90.60%를 보이며 최대 93.29%가 측정되어 높은 효율을 보이고 있다. PFC단의 효율이 약 96%를 보이고 있으므로 DC/DC단의 효율이 94.4%를 달성하였다. 그림 9는 프로토타입 컨버터로서 36W/in³를 달성하고 있다. 그림 10은 비교 회로로서 Asymmetrical HB와 Two-switch flyback을 동일한 크기로 구현한 사진이며 그림 11은 구조를 비교한 그림이다. 회로구조의 복잡성을 종합해 보았을 때 Flyback이 가장 단순한 구조를 가지고 있으며 다음으로 LLC, Asymmetrical HB 순이다. 1차측의 구성을

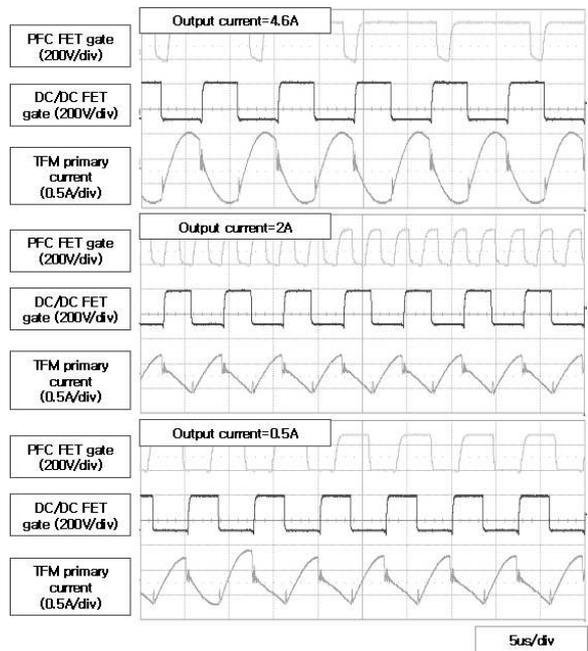


그림 5 DC/DC단의 동작 파형
Fig. 5 Switching waveforms of DC/DC stage

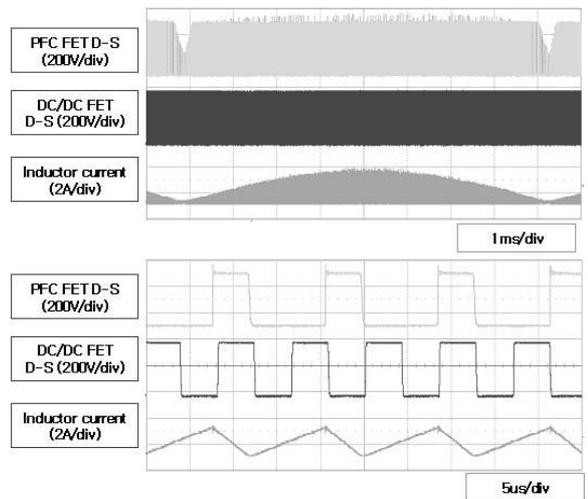


그림 6 PFC단의 동작 파형
Fig. 6 Switching waveforms of PFC stage

비교해 보면 모든 회로가 동일한 용량의 스위치 2개로 구성되어 있어 이 부분에서는 차이가 없으나 Link 캐패시터의 구조에서 Asymmetrical HB가 캐패시터를 많이 사용하므로 공간활용도가 떨어지며 Flyback의 펄스 트랜스방식의 구동은 가격에서는 잇점이 있으나 역시 공간적인 면에서 불리하다.

LLC는 1개의 Link 캐패시터와 1개의 공진 캐패시터로 구성된 Two 캐패시터 구조로서과 Bootstrap방식의

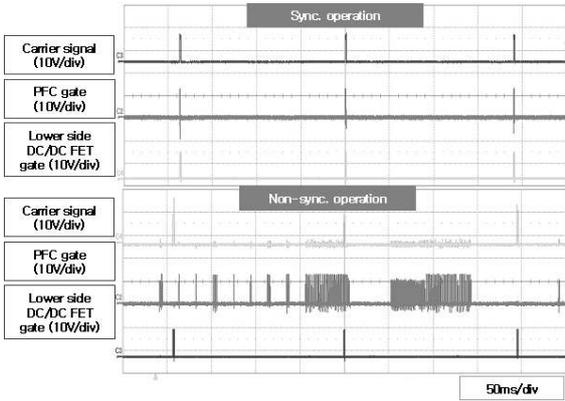


그림 7 무부하 동작
Fig. 7 No-load operation

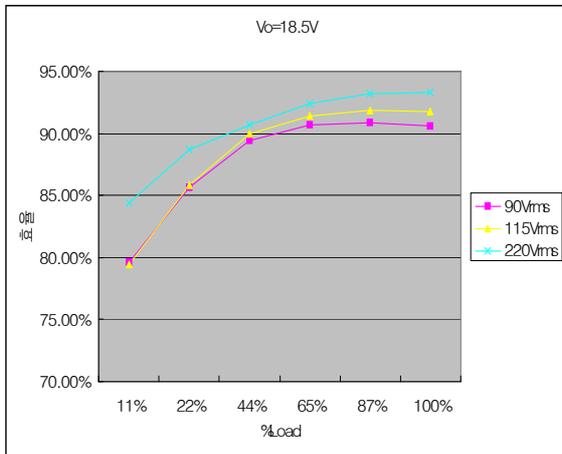


그림 8 입력전압/부하별 효율
Fig. 8 Efficiency plot according to input and load conditions

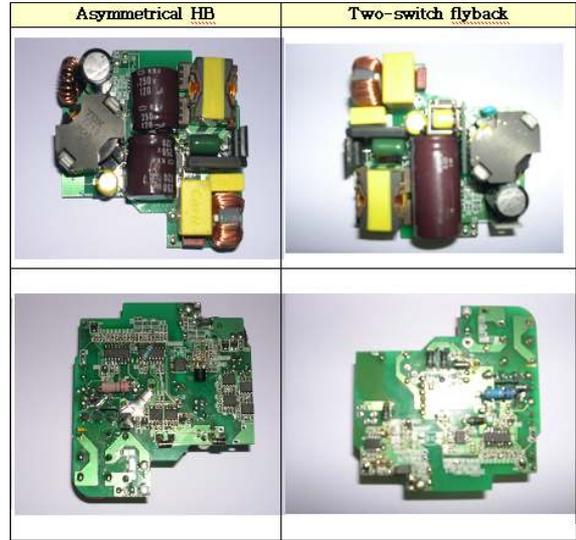


그림 10 Asymmetrical HB와 Two-switch flyback
Fig. 10 Asymmetrical HB and Two-switch flyback

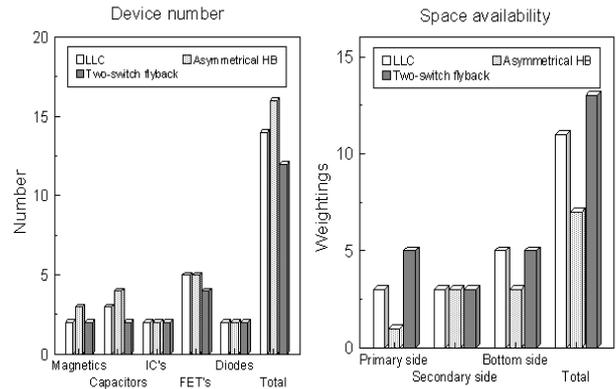


그림 11 구조 비교
Fig. 11 Structural comparison

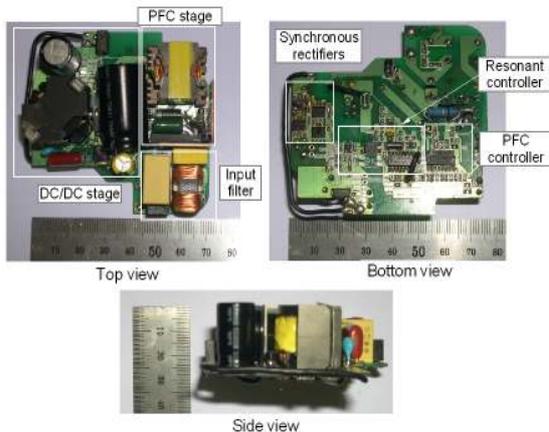


그림 9 프로토타입 모듈
Fig. 9 Prototype module

구동으로 가장 공간활용도면에서 Flyback과 유사하다. 2차측의 구조를 보면 Asymmetrical HB는 출력인덕터를 가지고 있어 공간적으로 분리하며 특히 Asymmetrical HB는 SR 구동 IC를 사용해야 하므로 가장 좋지 않은 구조를 보이고 있다. 2차측에 인덕터가 없는 LLC와 Flyback의 구조를 보면 LLC가 SR과 구동 IC를 1개씩 더 사용하지만 Flyback의 SR 패키지 To-220 type으로 SO-8 type의 SMD IC를 사용하고 있어 공간 활용도 면에서는 두 Topology는 그다지 차이가 없다고 할 수 있다. 변압기 구조를 보면 Self-driving SR방식을 사용하고 있는 Flyback이 가장 복잡한 구조를 가지고 있고 LLC와 Asymmetrical HB는 거의 비슷한 구조를 보인다. 종합적으로 보았을 때

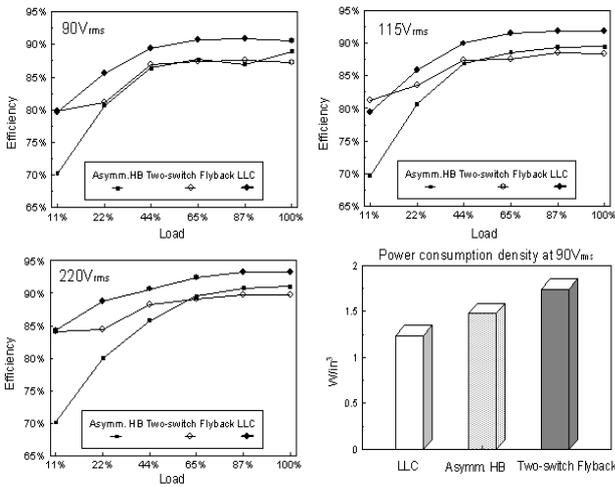


그림 12 효율 비교
Fig. 12 Efficiency comparison

소자의 수나 공간활용도 면에서는 Flyback이 가장 우수하며 LLC, Asymmetrical HB 순이다. 그림 12는 세 방식의 효율을 비교한 것이다. 효율은 전반적으로 LLC가 가장 높은 값을 보이고 있으며 Asymmetrical HB, Flyback 수준이다.

본 그래프에서도 보듯이 기존의 어댑터에서 효율을 개선하여 경쟁우위를 갖기 위해서는 Bridge type topology가 매우 유용함을 볼 수 있다. 그림에서 보듯이 LLC가 다른 Bridge 형태의 회로에 비해 효율이 좋은 이유는 공진을 사용하여 DC/DC단의 스위칭 손실을 대폭 개선한 것이 주요한 요인이며 그 이외에도 출력 인덕터에 의한 손실, 제어의 안정성에 기인하는 변압기의 손실등이 저감된 것으로 판단된다. 부하에 따른 효율을 보면 Flyback이 저부하에서 효율이 가장 좋은 것으로 나타났으며 이는 제어 IC에서 1A이하의 부하에서 간헐모드 동작을 수행함으로써 효율저감을 억제하고 있다. Topology별로 소모 전력은 Flyback은 1cm³ 부피당 약 0.106W의 소비전력이 발생하여 방열에 매우 어려움이 예상되며 HB를 사용하는 회로는 약 0.09~0.095W 수준이고 LLC는 0.076W수준으로 LLC가 고밀도에 가장 가능성을 보이고 있다.

5. 결 론

85W급 고전력밀도 AC/DC adapter를 구현하기 위해서 PFC stage는 BCM제어방식을 적용한 Boost topology와 DC/DC stage는 LLC 공진형 컨버터로 설

계하였다. 85W급으로 설계된 어댑터의 실험 결과 약 90.6% 정도의 효율과 36W/in³의 전력밀도가 측정되었고 DPMS 역시 0.5W를 달성하였다. 이것은 고전력밀도 adapter로서의 향후 방향과 가능성을 보여준다. Adaptor를 고밀도화하기 위해서는 효율향상이 가장 중요한 요소이며 다음으로 회로 구조의 간단함 그리고 세번째로는 필수 성능의 만족 가능성이 검토가 이루어져야 한다. 지금까지 세가지 방식을 검토한 결과 효율면에서는 LLC방식이 가장 유리하며 회로구조는 Flyback 그리고 성능의 만족 가능성을 보았을 때는 전용 IC가 존재하지 않는 Asymmetrical HB이외에는 모두 가능할 것으로 보인다. 또한 상품화를 위해서는 필수 spec.의 만족가능성이 가장 중요한 요소인데 이 경우에는 Flyback이 가장 유리하며 LLC가 그 다음의 순위를 갖는다. 따라서 종합적으로 보았을 때 LLC방식을 채용하는 것이 고밀도 Adaptor로서의 상품화 가능성이 가장 높다고 할 수 있다.

본 논문은 삼성전기의 지원으로 연구되었음

참 고 문 헌

- [1] R. Ridley, "The Incredible Shrinking Power", *Supply, Switching Power Magazine*, pp. 1-6, 2005.
- [2] Y. K. Lo, S. C. Yen, and J. Y., "A High-Efficiency AC-to-DC Adaptor with a Low Standby Power Consumption", *PESC '06*, pp. 1-4, 2006.
- [3] J. H. Choi and Y. S., "The Improved Burst Mode in the Stand-by Operation of Power Supply", *APEC '04*, pp. 426-432, 2004.
- [4] J. M. Zhang, X. G. Xie, and Z. Qian, "A High Efficiency Adaptor with Novel Current Driven Synchronous Rectifier", *INTELEC '03*, pp. 205-210, 2003.
- [5] 유병규, 이성세, 한상규, 문건우, "역률개선을 위해 경계 전류모드로 동작하는 브리지리스 부스트 컨버터", *전력전자학회 논문지*, pp. 90-94, 2003.
- [6] 유광민, 임성규, 이준영 "PDP 유지 전원단을 위한 고효율 Single-stage PFC Flyback Converter", *전력전자학회 논문지*, pp. 34-38, 2006.
- [7] 김준형, 남원석, 한상규, 노정욱, 홍성수, 사공석진, 김종선, 유병우 "200W급 외장형 Adapter를 위한 최적 Topology에 관한 연구", *전력전자학회 논문지*, pp. 378-380, 2006.

저 자 소 개



이준영(李俊榮)

1970년 10월 3일생. 1993년 고려대 전기공학과 졸업. 1996년 한국과학기술원 전기 및 전자공학과 졸업(석사). 2001년 동 대학원 졸업(공학). 2001년 3월~2005년 2월 삼성 SDI PDP 사업부. 2005년 3월~2008년 8월 단국대 전자공학과 조교수. 현재 명지대 전기공학과 조교수. 현재 당 학회 국문지 편집위원.