

반도체 플라즈마 식각 시스템의 균일도 향상을 위한 CCP와 ICP 결합 임피던스정합 장치

鄭斗溶*, 南昌佑**, 李正鎬***, 崔大圭****, 元忠淵†

CCP and ICP Combination Impedance Matching Device for Uniformity Improvement of Semiconductor Plasma Etching System

Doo-Yong Jung, Chang-Woo Nam, Jong-Ho Lee, Dae-Kyu Choi, and Chung-Yuen Won

요 약

본 논문에서는 반도체 플라즈마 식각 시스템의 균일도 향상을 위한 CCP와 ICP 결합 임피던스정합 장치를 제안한다. 이중주파수 전원공급 장치는 CCP와 ICP로 구성되어 있고 첫 번째 구성은 고집적화를 위해 페라이트 코어를 사용한 유도 결합 플라즈마(ICP : Inductively Coupled Plasma)방식이며, 두 번째 구성은 셀 전체의 균일도 향상을 위한 용량 결합 플라즈마(CCP : Capacitively Coupled Plasma)방식이다. 제안된 시스템은 반도체 장비 산업에서 요구되는 높은 생산성을 실현할 수 있다. 본 논문에서는 제안된 시스템의 타당성을 검증하기 위해 CCP와 ICP 결합 임피던스정합 장치를 제작하였고, 이론적 분석과 27.12MHz 와 400kHz의 조건에서 시뮬레이션 및 실험을 진행하였다.

ABSTRACT

This paper proposes a DFPS (Dual Frequency Power Source) impedance matching device for uniformity improvement of a semiconductor plasma etching system. The DFPS consists of two parts for safe plasma processing on large-area substrates. The first part is an ICP (Inductively Coupled Plasma) for high integration by using ferrite core. The second part is a CCP (Capacitive Coupled Plasma) to control uniformity of whole cells. Proposed DFPS can achieve high productivity improvement required for semiconductor equipment industry. The proposed plasma system is analyzed, simulated and experimentally verified with a matching equipment at 27.12MHz and 400kHz.

Key Words : DFPS, ICP, CCP, Plasma system, Etching system

1. 서 론

최근 반도체 관련 산업의 발달과 보다 신속한 양산성과 더불어 높은 균일도의 반도체 생산에 대한 요구

가 증가하고 있다. 예를 들어 50nm급 이하 공정에서는 주파수 특성 및 소스의 형태, 챔버(chamber) 내부 환경에 따라 균일도 불량이 문제시 되어 왔다. 이에 따라 기존 평판용 플라즈마 장치에서는 막질에 따른 증착 또는 식각률은 낮고, 생산성도 낮은 단점이 있다.^[1-2]

따라서 반도체의 생산단가 저감을 위해서는 웨이퍼(wafer)의 패턴 미세화와 대면적화, 고 증착, 고 식각률 및 고 균일도가 요구된다. 생산단가저감을 위해서는 장비가격을 저감하는 것이 필요하며 이를 위해서는 동일한 챔버 사이즈 조건에서 고 증착과 고 식각률을 구현하여 생산성이 상대적으로 높은 장비를 개발하는

본 논문은 편집위원회에서 우수기술논문으로 추천됨

†교신저자 : 정회원, 성균관대 정보통신공학부 교수

E-mail : won@yurim.skku.ac.kr

*정회원, 성균관대 태양광협동과정 박사과정

**정회원, (주)뉴파워 플라즈마 개발팀장

***정회원, (주)뉴파워 플라즈마 기술기획팀장

****정회원, (주)뉴파워 플라즈마 대표이사

접수일자 : 2010. 3. 22 1차 심사 : 2010. 4. 16

1차 심사 : 2010. 6. 8 심사완료 : 2010. 6. 28

것이 필요하다. 마지막으로 고균일도가 요구되는데, 셀(Cell) 생산률 증가를 위하여 다층(Multi Layer)의 셀 구조에서 고 증착 속도가 요구된다.^[3-4]

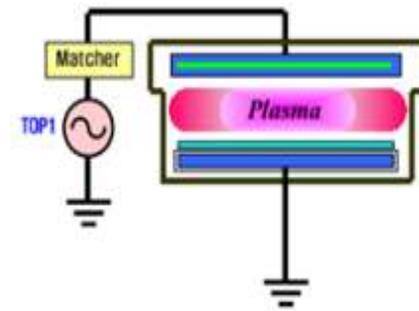
본 논문에서는 300mm급 원형웨이퍼 증착 또는 식각용 장치에 CCP와 ICP를 결합한 이중주파수 전원공급 장치를 제안한다. DFPS(Dual Frequency Power Source)를 적용한 플라즈마 시스템은 생산성 증대에 따른 반도체 공정용으로 적용 가능한 장치로서 450nm 웨이퍼에서도 고 증착 및 고 식각과 균일도 향상을 기대할 수 있다.

2. 기존 플라즈마 시스템 구성

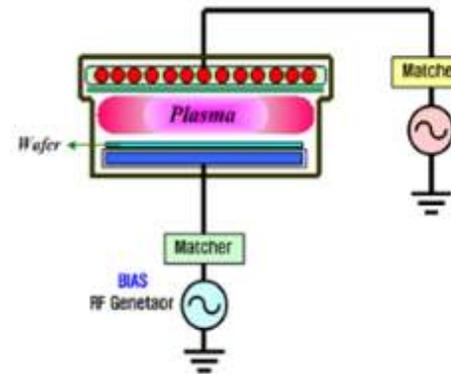
그림 1은 기존의 플라즈마 발생장치를 나타낸다. 그림 1의 (a)는 용량 결합 플라즈마(CCP 방식)이며, 상부 전원(TOP1 Source)에는 평판 Plate로 구성된 전극으로 되어 있으며 하부는 접지에 연결된 형태이다.

CCP는 일반적으로 가장 많이 사용되는 방식이다. 동작원리가 단순하며 플라즈마 균일도를 확보하는데 상당히 유리하다는 장점이 있다. 하지만 CCP는 상하부 전극 사이의 전기장에 의해 플라즈마가 발생되고 제어되는데 이 전기장은 상하부의 전극모양, 주변 구조물들의 재료적 특성, 기계적 특성, 전기적 특성, 기하학적 특성에 아주 민감하기 때문에 하드웨어를 구성하는데 있어 상당한 노하우가 필요하다는 단점이 있다.^[5]

그림 1의 (b)는 유도 결합 플라즈마(ICP 방식) 구성을 나타낸다. 코일 형태의 안테나가 있으며 여기에 RF 전력을 인가하면 안테나에 전류가 흐른다. 이 전류는 안테나 주변에 유도 전기장을 형성시키며, 이 때 안테나 표면에는 RF주파수로 양전하와 음전하가 교대로 대전이 되는데 이는 안테나 주변에 축전 전기장을 형성시키게 된다. 이렇게 안테나 주변에는 유도 전기장과 축전 전기장이 형성되는데 각각의 역할은 상이하다. 축전 전기장은 ICP에서 플라즈마 초기 방전(ignition)에 기여하기도 하지만 플라즈마와 안테나 사이에 존재하는 유전체를 스퍼터링(sputtering) 현상에 의하여 손상을 주고 플라즈마의 균일도를 저해하는 중요한 요인이 되기도 한다. 일부 ICP 장비들은 축전 전기장으로 인한 높은 에너지 전자나 이온의 발생과 같은 부정적 영향을 플라즈마에 미치지 못하도록 코일과 플라즈마 사이에 패러데이 셸드를 사용하기도 한다.^[6-7]



(a) 용량 결합 플라즈마 형태



(b) 유도결합 플라즈마 형태

그림 1 기존의 플라즈마 시스템 구성도
Fig. 1 Conventional plasma system

패러데이 셸드는 축전 전기장을 감소시키며 유도 전기장을 플라즈마에 전달하는 역할을 한다. 밀도는 높은 방식이나 재현성이 불균일하며, 대면적으로 갈수록 사용되는 전극의 형태가 복잡하고, 구성하는 소재의 가격이 급격히 증가한다. 또한 ICP는 전자파를 사용하는 다른 고밀도 플라즈마 발생원에 비해 장점을 가지고 있다. ICP는 RF 전력을 플라즈마에 효율적으로 전달할 경우 밀도가 $n_e \approx 10^{13} \text{cm}^{-3}$ 정도로 만들 수 있다. 일반적인 경우는 밀도가 $10^{11} \sim 10^{12} \text{cm}^{-3}$ 이고 CCP보다 10배 정도 높아 저압 공정에 적합하다.

유도 전기장은 ICP를 특징짓는 요소로써 고밀도 플라즈마를 유지시키는 역할을 한다. 특히 고밀도 플라즈마에서 축전 전기장은 플라즈마 내부로 쉬스(sheath) 정도의 길이만큼 침투하는 반면 유도 전기장은 표면깊이(skin depth)만큼 침투하여 전자를 가열하는 주된 요인이 된다. ICP방식은 이러한 축전 전기장에 의해 안테나 방향으로 불균일한 플라즈마가 발생하기도 하며, 축전 전기장파위에 의한 손실

발생으로 플라즈마 발생의 효율이 저하되는 단점이 있다.

3. 제안된 플라즈마 시스템 구성

그림 2는 제안한 플라즈마 시스템으로 CCP와 ICP로 구성되며, 중앙에는 CCP, 외곽에는 ICP를 장착한 형태이다. 플라즈마 챔버 내에 셀 구조를 만들기 위한 증착용 가스를 주입한 후 챔버 공간내의 원하는 압력을 수mTorr~수백mTorr에서 제어하여 일정하게 유지시킨다. 또한 셀 층에 따라 하면전극으로 사용하는 부분을 가열하여 가스, 이온의 라디칼을 많이 생성하여 증착 속도를 높인다. 그 다음으로 TOP1에 RF주파수 27.12MHz로 1kW~5kW이상의 파워를 인가한 후 플라즈마가 점화된 후 TOP2에는 RF주파수 400kHz로 1kW~5kW의 파워를 가하여 두개의 주파수가 동시에 인가되어 TOP1의 RF주파수는 셀 중앙의 증착에 기여하며, TOP2의 RF주파수는 셀 엣지 증착에 기여한다.

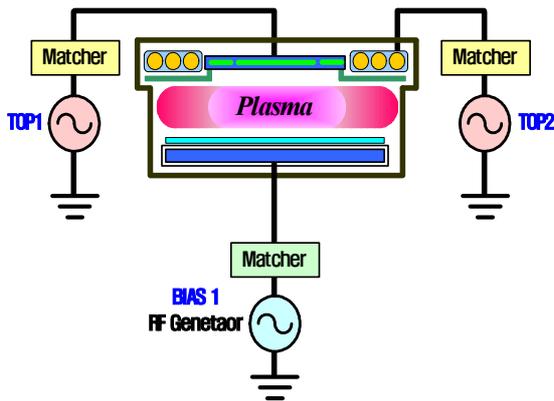


그림 2 제안된 DFPS 플라즈마 시스템 구성도
Fig. 2 Proposed DFPS Plasma System

제안한 시스템은 ICP 코일에 페라이트 코어를 사용하여 B-field 및 임피던스 정합 범위를 조정함으로써 사용이 가능하다. 따라서 웨이퍼 외곽의 식각 또는 증착에 필요한 플라즈마 영역이 제안한 시스템을 통하여 독립적으로 제어됨으로써 응용되는 웨이퍼의 식각 균일도 증가가 가능하여 생산성 증가 측면에 큰 효과를 얻을 수 있다.

4. 임피던스 정합과 플라즈마 발생장치

그림 3(a)는 RF 정합장치를 나타낸다. 그림 3(b)는

400kHz RF 정합장치의 내부 구성이며, 두 개의 가변 커패시터를 이용하여 임피던스 정합 범위를 정하며, Ipp센서를 장착하여 전류를 검출하여 모니터링용으로 사용한다.

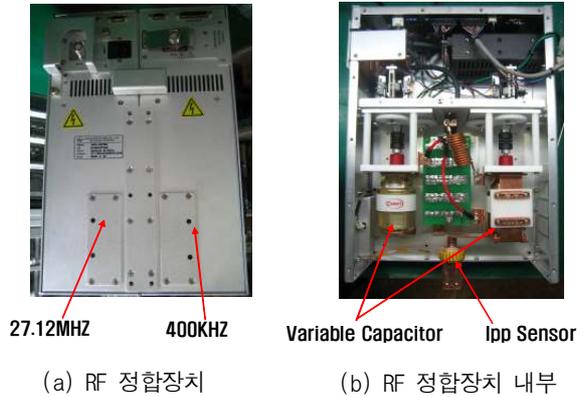


그림 3 27MHz - 400kHz 임피던스 정합회로 및 장치
Fig. 3 27MHz - 400kHz Impedance Matching Circuit & Equip.

RF 전원에서 부하로 전력을 전송하는 경우에 있어 접속점에서 전류와 전압의 반사파가 발생되지 않도록, 즉 최대 전력이 부하에 전달되기 위해서는 양쪽의 임피던스가 특정 조건을 만족해야 한다. 이러한 조건이 만족되는 경우를 임피던스 정합 상태라 한다. 이때 양쪽의 임피던스가 서로 다른 경우 임피던스 정합을 위하여 전원과 부하 사이에 접속하는 회로를 정합회로라고 한다.

그림 4와 같이 기전력(유효전력) V , 내부 임피던스 $Z_s = R_s + jX_s$ 인 전원과 임피던스 $Z_L = R_L + jX_L$ 인 부하가 단자 a, b에 접속된 경우 RF 전원으로부터 부하에 전달되는 최대 전력은 식 (1)과 같다.

$$P = I^2 R_L = \frac{V^2 R_L}{(R_s + R_L)^2 + (X_s + X_L)^2} \quad (1)$$

여기서 전류 I 는 식 (2)로 표현된다.

$$I = \frac{V}{(R_s + R_L) + j(X_s + X_L)} \quad (2)$$

식 (3)은 임피던스 매칭 위치영역을 나타낸다.

$$Z = R + jX = R + j\omega L + \frac{1}{j\omega C} = R + j(2\pi fL - \frac{1}{2\pi fC}) \quad (3)$$

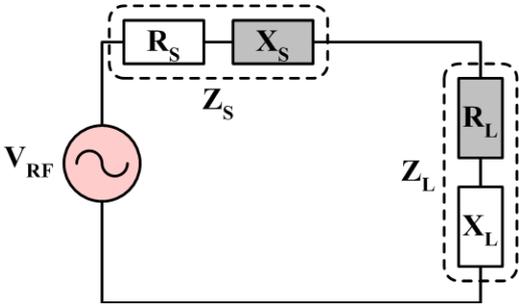


그림 4 시스템 임피던스 구성도
Fig. 4 System impedance configuration

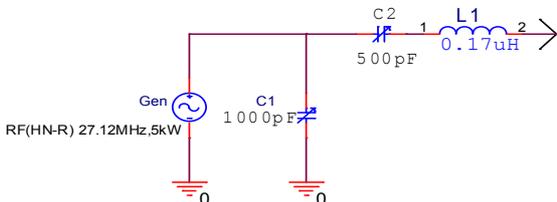


그림 5 27.12MHz 임피던스 정합회로
Fig. 5 27.12MHz impedance matching circuit

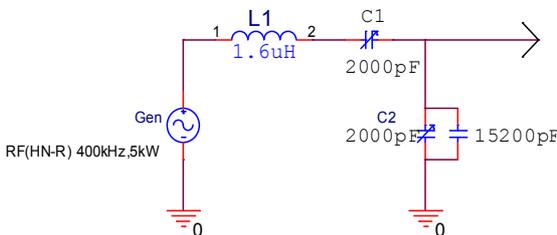


그림 6 400kHz 임피던스 정합회로
Fig. 6 400kHz impedance matching circuit

그림 5에서 임피던스에서 Top1에 27.12MHz, Top2에는 400kHz 매칭 장치를 나타내었다. 좀 더 넓은 매칭범위는 LC공진 중 정상적인 설계 시 L은 0.2μH~0.7μH 범위에 위치하여 진행한다.

챔버의 정전용량은 700~100pF이며, 가스와 압력영역에 따른 공정 가공 시 넓은 매칭 범위가 필요한 사항이다. 그림 5는 L값을 최소로 가정하여 0.17μH 설정하였고, 그림 6에서 L값은 1.6μH로 설정하여 최적화 하였으며, 최적화에는 스미스 차트를 이용하였다.

임피던스 매칭을 위해 스미스 차트를 이용한 필터 시뮬레이션을 수행하였다. 적절한 매칭범위는 챔버의 임피던스를 바꾸면서 그림 7과 같은 순서에 의해서 얻는다. 그림 7(a)는 RF 매칭 범위를 확보하기 위한 실수부 저항 값과 허수부 임피던스를 나타낸 것이다. 그림 7(b)는 임피던스 A와 임피던스 B를 50Ω에 정합하기 위한 블록도이다.

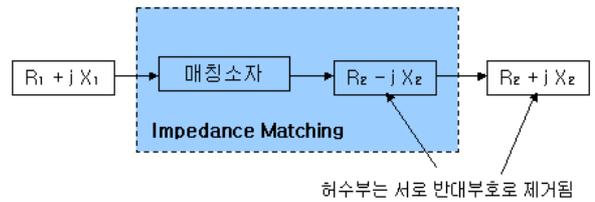


그림 7 임피던스 정합 블록도
Fig. 7 Impedance matching block diagram

그림 8(a)에서의 챔버는 27.12MHz의 주파수에 대해서 인덕터 부하를 가지면서 50Ω보다 작은 임피던스 범위를 갖으며, 전류는 높고 전압은 낮다. 그림 8(b)에서 챔버는 400kHz의 주파수에 대해서 인덕터 부하를 가지면서 50Ω보다 큰 임피던스 부하를 갖으며, 상대적으로 전류는 작고 전압은 높은 상태이다.

표 1과 표 2는 스미스차트를 이용하여 27.12MHz의 임피던스 범위와 400kHz의 임피던스 범위를 나타내었다.

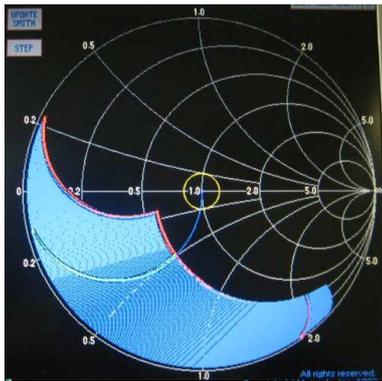
표 1 27.12MHz 임피던스 데이터
Table 1 27.12MHz Impedance data

C1	C2	27.12MHz	
		Rs(Ω)	Xs(Ω)
MAX	MAX	0.68	11.44
MIN	MAX	28.97	-7.45
MIN	MIN	28.97	-113.09
MAX	MIN	0.68	-94.19

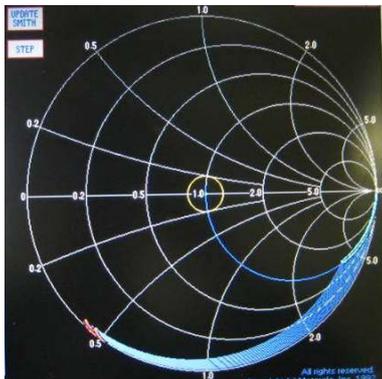
5. 시뮬레이션

표 2 400kHz 임피던스 데이터
Table 2 400kHz Impedance data

C1	C2	400kHz	
		Rs(Ω)	Xs(Ω)
MAX	MAX	0.53	-20.80
MIN	MAX	0.66	-23.09
MIN	MIN	0.00	-25.84
MAX	MIN	0.00	-23.00



(a) 27.12MHz정합 범위



(b) 400kHz 정합 범위

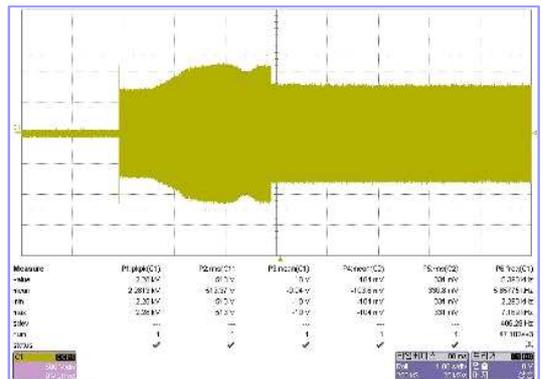
그림 8 27.12MHz - 400kHz 임피던스 정합 시뮬레이션
Fig. 8 27.12MHz - 400kHz impedance matching simulation

6. 실험 및 결과분석

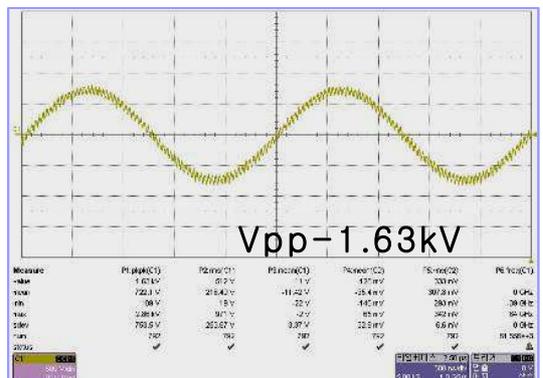
본 논문에서 제안하는 CCP와 ICP를 결합한 이중주파수 전원공급 장치의 동작 특성을 입증하기 위해 27.12MHz CCP와 400kHz ICP가 장착된 상태에서 실험을 하였다. 챔버 내부의 측정조건은 Ar 2000sccm, 5mTorr, 85mGap (Source하부 Stage간 Length)이다.

CCP 전원부에 27.12MHz 300W와 엣지 ICP 전원부에 400kHz 300W를 각각 동시에 인가하였다. 챔버의 임피던스 변화에 따라 정합 범위가 달라지므로 단독으로 CCP 또는 ICP에서 구한 각각의 임피던스 정합하고는 다른 범위로 나타날 수 있다. 이를 개선하기 위하여 정합 범위가 좁은 400kHz영역의 공정 커패시턴스를 수정하여 반사파 전력이 발생하지 않은 정상적인 정합 데이터 범위에 위치시켰다.

그림 9는 27.12MHz와 400kHz를 동시에 인가한



(a) 27.12MHz + 400kHz Full Scale Wave[500v/div,1s/div]



(b) 27.12MHz + 400kHz Detail Wave[500v/div,1us/div]

그림 9 27.12MHz & 400kHz RF Matcher의 측정파형
Fig. 9 27.12MHz & 400kHz RF matcher measurement wave

출력 전압 파형이다. 그림 9의 (b)는 출력전압 Vpp의 확대파형이다. 위에서 언급한 300W 조건에서 실험에 사용된 챔버의 임피던스에 따라 Vpp가 정해지며, 본 실험에서는 1.63kV로 측정되었다.

챔버 내의 조건 중 Gas는 Ar-100sccm, O₂-10sccm, CF₄-100sccm, C₄F₈-11sccm이며, 압력은 5mTorr, 시간은 30초이다. 다양한 조건에서 균일도를 확인하기

위해 표 3에서와 같이 CCP와 ICP에 인가한 전력에 따라 CCP전력은 500W로 일정하게 공급하고 ICP의 전력을 변화시켜가며, 7가지 조건으로 실험을 진행하였다.

표 3은 앞서 나타난 실험 결과를 정리하였다. 표 3의 조건 1은 ICP에는 전력을 공급하지 않고 CCP 전력만 500W를 인가한 경우이다. 표 3의 조건 2는 CCP 전력에 500W ICP 전력에 200W를 인가하였을 때의 결과이며, 웨이퍼의 엣지 부분의 식각률 685Å이며 균일도는 6.57%를 나타낸다.

표 3 CCP 와 ICP 입력 전력에 따른 웨이퍼 공정 결과
Table 3 Wafer process result depend on CCP and ICP input power

항목 조건	CCP 전력 [W]	ICP 전력 [W]	식각률 [Å]	균일도 [%]
1	500	0	633	±9.64
2	500	200	685	±6.57
3	500	400	730	±5.75
4	500	500	756	±3.31
5	500	600	775	±1.55
6	500	800	847	±7.80
7	500	1000	912	±40.89

표 3의 조건 3은 ICP 전력 400W 인가 시 식각률은 730Å이며 균일도는 5.75%로 향상 되었다. 표 3의 조건 4는 ICP 전력 500W 인가 시 식각률은 756Å이며 균일도는 3.31%로써 표 3의 조건 3보다 향상 되었다. 표 3의 조건 5는 ICP 전력 600W 인가 시 식각률 775Å이며 균일도는 1.55%로써 가장 우수한 결과를 보였다.

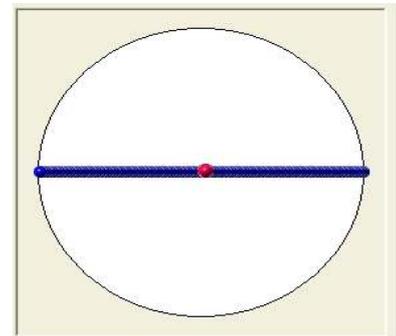
실험을 통해서 27.12MHz 주파수의 CCP는 기본 식각률 및 증착률 향상과 플라즈마 밀도를 높이는 데 기여함을 확인하였으며, 400kHz 주파수의 서로 다른 ICP전원의 공급에 의해서 최외각의 식각률 및 증착률이 증가 또는 감소가 쉽게 되는 것을 확인하였다.

또한 식각률을 좀 더 증가시켰을 때 균일도 변화를 알아보기 위하여, 표 3의 조건 6에서 처럼 ICP 전력에 800W를 인가하였고, 그 결과 식각률은 847Å이며 균일도는 7.8%로써 식각률 및 균일도 제어가 쉽게 되는 것을 확인할 수 있었다. 상기 실험의 결과에 따라 웨이퍼 생산 시 수율을 결정하는데 가장 중요한

역할을 할 것으로 기대된다.

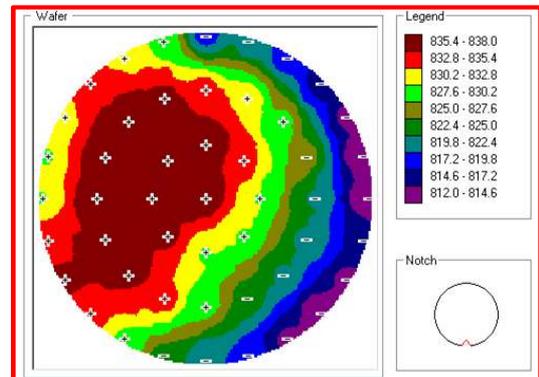
그림 10은 300mm 웨이퍼의 엣지 3mm부터 2mm간격으로 식각률을 측정한 위치를 나타낸다. 그림 11은 실제 Blanket Wafer상에서 측정된 식각률 맵 형태이며, CCP와 ICP 전력을 혼합하여 인가하였을 때 웨이퍼상 균일도는 1.57%로 샘플군중에서 가장 좋은 결과가 도출되었다.

그림 12의 (a)는 ICP에만 전원을 인가하였을 때의 공정 웨이퍼상의 맵 트렌드를 측정된 결과이다. 엣지 부위의 식각률의 변화가 CCP에만 전원을 인가하였을 때 보다 크며 식각률은 1240Å이며, 균일도는 29.59%로써



Edge 3mm부터 2mm간격 측정

그림 10 Wafer의 High ICP 균일도 측정
Fig. 10 Wafer high ICP uniformity measurement



CCP + ICP Etch Map

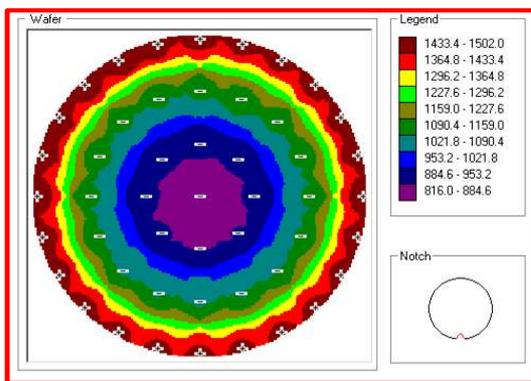
그림 11 공정 Wafer상 맵 트렌드 측정
Fig. 11 Process wafer's map trend measurement

불균일한 웨이퍼 맵을 보여주고 있다. 또한 그림 12의 (b)는 CCP에만 전원을 인가하였을 때의 결과이며, 식각률은 678Å, 균일도는 7.36%이다.

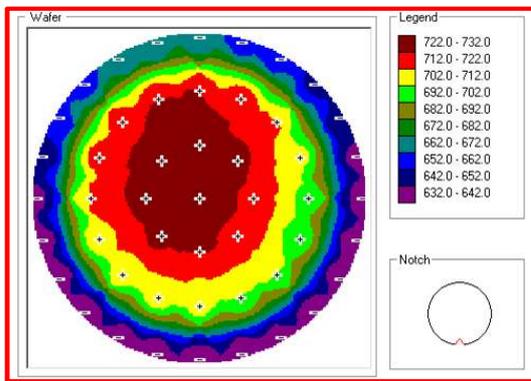
추가 실험 결과 균일도의 변화가 최대 40.89% ~ 1.55% 까지 제어되는 공정결과를 얻었다.

7. 결 론

본 논문에서는 반도체 플라즈마 식각 시스템의 균일도 향상을 위한 CCP와 ICP 결합 임피던스정합 장치를 제안하였다. 제안한 시스템은 일반적인 용량 결합형 플라즈마 발생장치와 유도 결합형 플라즈마 발생 장치를 결합한 복합형 플라즈마 발생장치이다. 이중주파수 전력장치를 사용한 플라즈마 시스템을 사용함으로써 대면적 웨이퍼 및 대형 글라스 패널의 높은 균일도를 얻었다.



(a) Only ICP Etch Map



(b) Only CCP Etch Map

그림 12 공정 Wafer상 맵 트렌드 측정
Fig. 12 Process Wafer's map trend measurement

웨이퍼 처리공정에 적합한 플라즈마 발생기를 개발하고자 페라이트 코어를 이용한 유도결합 플라즈마 발생원을 제안하였으며, 비교 실험을 통하여 식각능력 및 균일성 측면에서 플라즈마 발생원을 선정하고 안테나 전압 및 전류의 변화, 전력 전달 효율을 측정하였다. 전력 전달 효율 90% 이상의 페라이트를 이용한 유도 결합 플라즈마 발생원을

반도체 및 태양광 공정에 적용하여 실제 공정상에서의 패턴 프로파일을 통해 확인하였다.

본 논문에서 제시한 플라즈마 발생방법을 이용한다면 플라즈마의 형상을 공정 특성에 적합하도록 조정하여 가격이 저렴하고 성능이 우수한 반도체 공정장비 개발이 가능하다.

참 고 문 헌

- [1] Y. K. Lee, D. S. Lee, K. H. Bai, C. W. Chung and H. Y. Chang, "On inductively coupled plasmas for next-generation processing", *Surface and Coatings Technology*, Vol. 169-170, pp. 20-23, 2003.
- [2] J. Hopwood, "Review of inductively coupled plasmas for plasma processing", *Plasma Sources Sci. Technol.*, Vol. 1, No. 2, pp. 109-117, 1998.
- [3] M. A. Lieberman and A. J. Lichtenberg, Principles of plasma Discharges and Materials Processing, WILEY, New York, pp. 1-411, 1994.
- [4] F. Heinrich, U. Banziger, A. Jentsch, G. Neumann, and C. Huth, "Novel high-density plasma tool for large area flat panel display etching", *J. Vac. Sci. Technol. B*, Vol. 14, Issue 3, pp. 2000-2004, 1996.
- [5] P. F. Williams, Plasma Processing of Semiconductors, Kluwer Academic Publishers, 1996.
- [6] V. A. Godyak, R. B. Piejak and B. M. Alexandrovich, "Measurement of electron energy distribution in low-pressure RF discharges", *Plasma Sources Sci. Technol.*, Vol. 1, No. 1, pp. 36-58, 1992.
- [7] H. Kitagawa, A. Tsunoda, H. Shindo, Y. Horike, "Etching characteristics in helicon wave plasma", *Plasma Sources Sci. Technol.*, Vol. 2, No. 1, pp. 11-13, 1993.

저 자 소 개



정두용(鄭斗溶)

1981년 3월 22일생. 2007년 안양대 전기전자공학과 졸업. 2009년 성균관대 대학원 태양광시스템 공학 협동과정 졸업(석사). 2009년~현재 성균관대 대학원 태양광시스템공학협동과정 박사과정.

남창우(南昌佑)

1972년 7월 28일생. 2009년 성균관대 태양광시스템공학과 졸업(석사). 2000년 1월~2003년 7월 (주) IPS 개발팀 주



임 연구원. 2003년 12월~2005년(주) ADP ENG 개발팀 선임 연구원. 2005년 10월~현재 (주)뉴파워 플라즈마 개발팀장.

이정호(李正鎬)



1971년 10월 19일생. 1998년 성균관대 메카트로닉스공학과 졸업(석사). 2007년 동대학원 전기전자 및 컴퓨터공학부 졸업(공학). 2000년 10월~2002년 12월 현대중합금속 기술연구소 주임연구원. 2003년 1월~현재 (주)뉴파워 플라즈마 기술기획팀장.

최대규(崔大圭)



1961년 6월 6일생. 2000년 서울산업대 산업대학원 전기공학과 졸업(석사). 2006년 성균관대 일반대학원 메카트로닉스공학과 졸업(공학). 1993년 12월 현재 (주)뉴파워 플라즈마 대표이사.

원충연(元忠淵)

1955년 5월 10일생. 1978년 성균관대 공대 전기공학과 졸업. 1980년 서울대 공대 대학원 전기공학과 졸업(공학). 1991년 12월~1992년 12월 미국 테네시 주립대학 전기공학과 방문 교수. 1998년~현재 한국철도기술연구원 심사위원. 2006년~현재 한국전력공사 PQ심사위원. 2006년~현재 차세대 첨단도시철도시스템(한국건설교통기술평가원) 기술개발사업 운영위원. 2006년~현재 (주)로템 기술자문위원. 2007년~현재 도시철도기술실무위원회 위원(건설교통부). 2007년~현재 월간 전기설비 편집자문위원. 현재 성균관대 정보통신공학부 교수. 2007년~2008년 당 학회 부회장. 2010년 현재 당 학회 회장.