

Voltage Sag 보상을 위한 승압형 단상 인버터 시스템에 관한 연구

(A Study on Boost Type Single-Phase Inverter System for Compensation of Voltage Sag)

서영민* · 이승용 · 홍순찬**

(Young-Min Seo · Seung-Yong Lee · Soon-Chan Hong)

Abstract

This paper proposes a boost type single-phase inverter system to compensate the voltage sag appeared on source side. The proposed system is composed of a boost converter, a PWM inverter, and a bypass diode. If the voltage sag has appeared in input voltage, the boost converter would be operated to compensate it in the proposed system. The boost converter would not be operated when the magnitude of input voltage is more than 0.9 pu. The output voltage is kept constant by a direct-quadrature frame controller in the inverter. A 300 W class boost type inverter system was simulated, and the validity of the proposed system was verified by carrying out experiments.

Key Words : Voltage Sag, Inverter, Boost Converter, Voltage Sag Compensation

1. 서 론

산업의 급속한 발달로 외란에 민감한 부하의 사용이 증가하면서 전압의 크기 변동 등 전력품질에 대한 관심이 많아지고 있다. 그림 1은 전압강하가 AC 전압과 DC 전압에 발생한 경우이다. 이는 낙뢰, 시스템 결함, 대용량 부하의 개폐 또는 대형 모터의 기동시에 발생한다[1-4]. 한 예로서 대형 유도전동기의 기동시 대전력을 요구하여 공통 결합점(PCC : Point of Common Coupling)의 전압이 순간적으로 감소한다. 공통결합점의 전압이 감소함에 따라 주변장치의 입력단에 전

압강하가 발생하게 된다[4].

입력단 전압에 전압강하가 발생하면 전기적 외란에 민감한 장비에 오동작을 유발시킬 수 있으며 심한 경우에는 가동이 정지되기도 한다. 현재 널리 사용되고 있는 마이크로프로세서와 전력전자 부하의 경우, 전압강하에 의해 산업공정이 정지하면 경제적인 손실이 크게 증가할 수 있다[2].

전압강하 내성에 대한 관련 규격은 SEMI(Semi-conductor Equipment and Materials International) F47-0706, IEC 61000-4-11 등이 있으며 IEEE std. 493-2007에서는 ITI(Information Technology Industry Council) Curve를 전압강하 내성 곡선으로 제시하고 있다.

IEC 61000-4-11에서는 등급 1, 등급 2, 등급 3, 등급 X로 구분하여 전압강하 내성을 규제한다[5]. 이 중 등급 2는 산업 환경 내의 공통 결합점이나 설비 내 결합

* 주저자 : 단국대 대학원 전기공학과 박사과정

** 교신저자 : 단국대 전자전기공학부 교수

Tel : 031-8005-3609, Fax : 031-897-3610

E-mail : schong@dku.edu

접수일자 : 2011년 7월 29일

1차심사 : 2011년 8월 6일, 2차심사 : 2011년 10월 10일

심사완료 : 2011년 10월 21일

점에 적용되는 등급이며, 적합성 레벨은 공공 전원 공급 네트워크와 같다[6]. 등급 2의 전압강하 내성 규격은 입력전압이 0.7[pu]일 때 최소 500[msec] 동안 시스템이 정상적으로 동작할 것을 규정하고 있다.

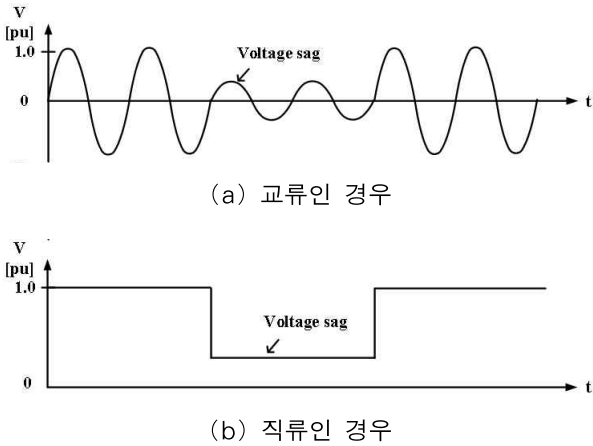


그림 1. 전압강하
Fig. 1. Voltage sag

ITI(CBEMA) Curve의 경우 입력전압이 0.7[pu]일 때 최소 500[msec], 0.8[pu]일 때 10[sec] 동안 시스템이 정상적으로 동작할 것을 규정하고 있다[7].

SEMI F47-0706 규격에서는 전압강하가 발생하여 입력전압이 0.5[pu]일 경우에는 최소 200[msec], 0.7[pu]일 경우에는 500[msec], 0.8[pu]일 경우에는 1[sec] 동안 시스템이 정상적으로 동작할 것을 규정하고 있다[8].

세 가지 규격 중에서 SEMI F47-0706 규격이 가장 큰 전압강하까지 규제하고 있다. 본 논문에서는 SEMI F47-0706 규격을 기준으로 입력단 전압강하를 보상하고자 한다.

2. 제안한 승압형 단상 인버터 시스템

그림 2와 같이 DC Bus를 공통 입력전원으로 사용하는 시스템에서 대전력 부하가 순간적으로 대전력을 사용하는 경우에 DC Bus에 순간적인 전압강하가 나타날 수 있다. DC Bus의 순간적인 전압강하는 다른 부하에 영향을 주게 되며, 인버터에 의해 AC 전원을 공급받는 부하가 입력전압의 크기에 민감한 경우에는

오동작 등의 문제가 발생할 수 있다.

인버터의 출력단에 변압기를 설치하여 출력전압을 승압시키게 되면 순시적인 전압강하에서 안정적인 AC 전원을 공급할 수도 있지만 전체 시스템의 크기가 커지고 단가도 상승하는 단점이 있다. 본 논문에서는 기준전압 380[V]인 DC Bus에 전압강하가 발생하더라도 일정한 교류전압을 출력할 수 있는 승압형 단상 인버터 시스템을 제안한다.

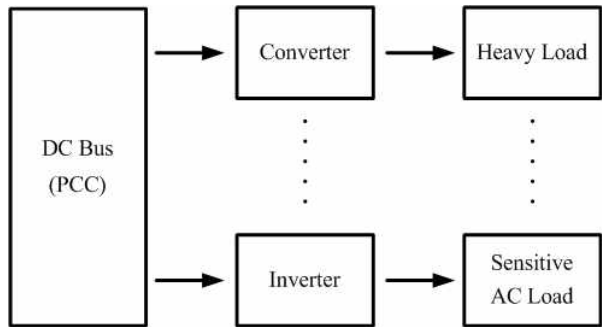


그림 2. 전압강하 발생 예
Fig. 2. An example of the generation of voltage sag

2.1 시스템의 구성

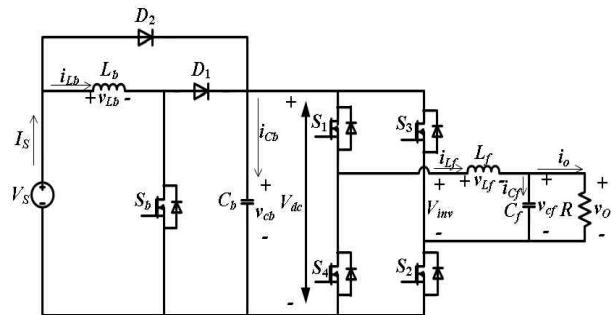


그림 3. 제안한 승압형 단상 인버터 시스템
Fig. 3. Proposed boost type single-phase inverter system

그림 3은 본 논문에서 제안한 승압형 단상 인버터 시스템이다. 제안한 시스템은 입력전원에 공칭값의 10[%]를 초과하는 전압강하가 발생했을 때 전압을 승압할 수 있는 부스트 컨버터와 DC link 전압 V_{dc} 를 입력으로 하여 교류전압을 출력하는 인버터로 구성되어

있다. 다이오드 D_2 는 입력전압이 0.9[pu] 이상일 때 $V_{dc}=V_s$ 가 되도록 하는 바이패스 다이오드이다. 이때 부스트 컨버터는 동작하지 않는다.

2.2 시스템의 동작

제안한 시스템은 정상시 입력전압 V_s 가 380[V]이며 출력전압 v_o 를 220[Vrms]로 일정하게 제어하는 시스템이다. 입력전압이 0.9[pu] 이상이면 부스트 컨버터의 스위치 S_b 는 동작하지 않으며 전원으로부터 바이패스 다이오드 D_2 를 통하여 DC link로 에너지를 공급한다. 이와 같이 D_2 를 설치하면 입력전압이 0.9[pu] 이상일 때에는 부스트 컨버터의 스위치 S_b 의 스위칭 손실과 인덕터 L_b 에서의 도통손실이 발생하지 않는다.

제안한 시스템에서 부스트 컨버터는 입력전압에 전압강하가 발생하여 $V_s < 0.9$ [pu]인 경우에 동작하며 DC link 전압을 승압한다. 이때 DC link 전압이 입력전압보다 크게 되므로 D_2 양단에 역전압이 인가되어 오프상태가 된다. 부스트 컨버터의 입출력 관계는 식 (1)과 같다[9].

$$\frac{V_{dc}}{V_s} = \frac{1}{1-D} \tag{1}$$

인버터는 SPWM 기법을 적용하여 제어한다. 선형 변조 영역 $m_a \leq 1$ 에서 풀브리지 인버터의 출력전압 V_{inv} 은 식 (2)와 같다[9].

$$V_{inv} = m_a V_{dc} \tag{2}$$

과변조의 경우 출력전압 THD를 증가시키기 때문에 본 시스템에서는 선형변조만을 대상으로 한다. 선형 변조 영역의 최대값인 $m_a=1$ 일 때 $V_{inv}=220$ [Vrms]를 만들기 위해서는 이론적으로 311[V]의 DC link 전압이 필요하다. 하지만 DC link 전압이 311[V]인 경우 전력소자와 필터 등에 의한 전압강하 때문에 출력전압 v_o 가 220[Vrms]가 될 수 없다. 본 논문에서는 311[V]에 10[%]의 여유를 두어 DC link 전압의 기준값을 342[V]로 한다.

2.3 시스템 제어기

그림 4는 제안한 시스템에서 부스트 컨버터의 제어도이다. 입력전압이 0.9[pu] 미만인 경우에 부스트 컨버터의 스위치 S_b 에 게이트 신호를 인가하여 DC link 전압을 342[V]로 승압한다. 342[V]로 제어하기 위하여 DC link 전압 V_{dc} 를 피드백 받아 PI제어를 한 후 스위치 S_b 에 게이트 신호를 인가한다. 이때 스위치에 인가되는 듀티비는 $0.1 \leq D \leq 0.9$ 로 제한한다.

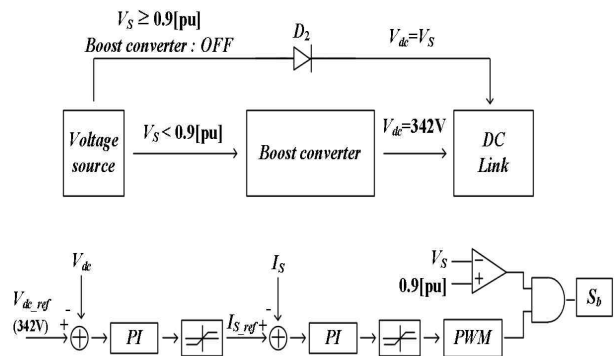


그림 4. 부스트 컨버터 제어도
Fig. 4. Control diagram of boost converter

일반적으로 인버터의 제어에 사용되는 교류 PI제어기는 입력에 대해서 제어응답에 위상지연 및 크기 오차가 발생되므로 향상된 제어성능을 얻기 위해서는 별도의 보상기가 필요하다[10]. 하지만 동기좌표계를 사용하게 되면 제어대상인 교류값을 직류값으로 변환할 수 있어 제어 및 필터링 과정에서 장점을 가진다.

본 논문에서는 그림 5와 같이 d-q축 제어를 사용한다. 동기좌표계를 단상 시스템에 적용하기 위해서는 기준전압신호와 이 신호에 직교하는 성분인 가상의 신호가 필요하다. 본 논문에서는 phase shifter를 사용하여 전압의 크기와 주파수의 변동 없이 위상이 90° 지연된 성분을 얻는다. 이를 위한 phase shifter의 전달함수는 식 (3)과 같으며[11], 이를 제어 프로그램에서 사용하기 위해 Z-변환하여 시간영역으로 표현하면 식 (4)와 같다. 여기서 $x(t)$ 는 현재의 입력 값, $x(t-T)$ 는 이전 상태의 입력 값, $y(t)$ 는 현재의 출력 값, $y(t-T)$ 는 이전 상태의 출력 값을 나타낸다.

$$H(s) = \frac{1 - (s/\omega_0)}{1 + (s/\omega_0)} \quad (3)$$

$$y(t) = \left(\frac{\omega_0 T - 2}{\omega_0 T + 2} \right) x(t) + x(t - T) - \left(\frac{\omega_0 T - 2}{\omega_0 T + 2} \right) y(t - T) \quad (4)$$

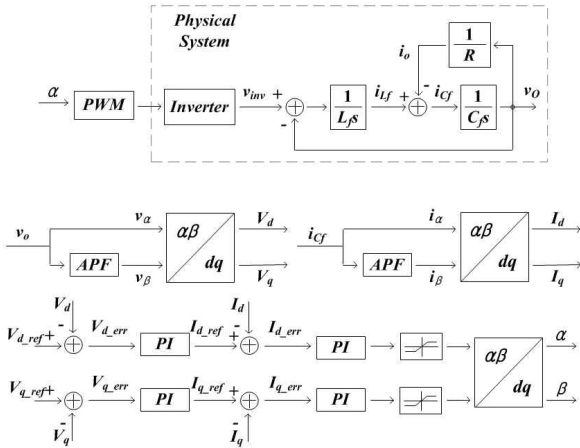


그림 5. 인버터 제어도
Fig. 5. Control diagram of inverter

전압에 대한 실제값을 v_α , 위상지연을 통하여 얻어진 가상의 값을 v_β 라 할 때 이를 동기좌표계로 변환하면 V_d, V_q 로 나타낼 수 있다[12].

d축과 q축에 대하여 각각 PI제어기를 통해 제어된 값을 정지좌표계 형태로 변환하면 α 와 β 값을 얻을 수 있다. 이때 β 값은 실제 물리적인 성분이 아닌 가상의 성분이므로 α 값을 기준으로 PWM하여 인버터에 게이트 신호를 인가한다.

3. 시뮬레이션

제안한 시스템의 전압강하에 대한 내성을 확인하기 위해 PSIM을 사용하여 300[W]급 승압형 인버터 시스템을 시뮬레이션하였다. 그림 6은 제안한 승압형 단상 인버터 시스템의 시뮬레이션 회로도이다. PSIM의 C-block을 사용하여 제안한 시스템의 제어기를 디지털로 구현하였다. 시뮬레이션 파라미터는 표 1과 같다. 전압강하의 크기와 시간은 SEMI F47-0706의 전압강

하 내성 규격을 기준으로 하였다.

그림 7은 단상 출력전압을 동기좌표계로 변환하기 위한 출력전압과 phase shifter를 사용하여 발생시킨 전압신호이다. 그림 7 (a)는 출력전압 v_o 파형이며, 그림 7 (b)는 v_α 및 v_β 파형이다. 출력전압 v_o 와 v_α 는 동일하며, v_β 는 v_α 보다 90° 지연되었다.

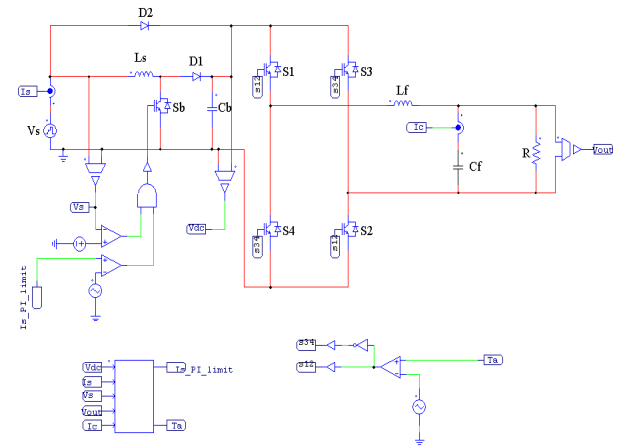


그림 6. 시뮬레이션 회로도
Fig. 6. Circuit diagram for simulation

표 1. 시뮬레이션 파라미터
Table 1. Simulation parameters

Input voltage V_s	380[V]	
Output voltage v_o	220[Vrms]	
Boost converter inductor L_b	2.4[mH]	
Boost converter capacitor C_b	940[μF]	
Output filter inductor L_f	600[uH]	
Output filter capacitor C_f	30[μF]	
Load R	161[Ω]	
Switching frequency	Boost converter	20[kHz]
	Inverter	20[kHz]

그림 8은 전압강하 보상장치가 없는 인버터 시스템의 시뮬레이션 결과이다. 그림 8 (a)는 인버터 입력단에 0.5[pu]의 전압강하가 200[ms] 동안 발생할 때의 입력전압 V_s 파형이고 그림 8 (b)는 인버터의 출력전압 v_o 의 파형이다. 입력전압 380[V]에 0.5[pu]의 전압강하가 200[msec] 동안 발생하였을 경우 출력전압이

134[Vrms]로 감소하였다.

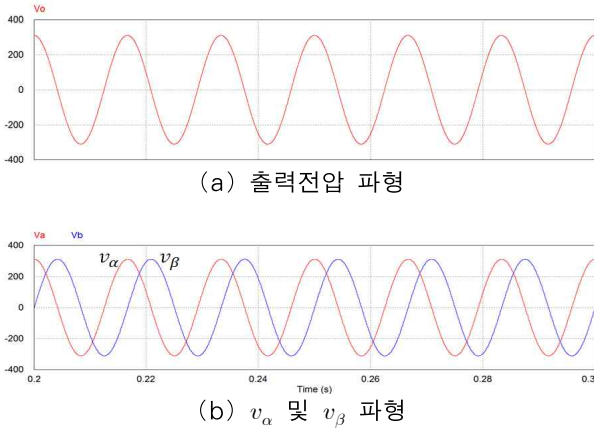


그림 7. 출력전압과 2상 전압신호 파형 시뮬레이션 결과
Fig. 7. Simulation results of output voltage and two phase voltage signal waveforms(Horizontal : 20[msec/div.], Vertical : 200[V/div.])

그림 9는 제안한 승압형 인버터 시스템에 전압강하가 발생한 경우의 시뮬레이션 결과이다. 각 그림에서 위의 파형은 전압강하가 발생한 입력전압 V_s 및 보상된 DC link 전압 V_{dc} 이며 아래 파형은 인버터의 출력전압 v_o 파형이다. 전압강하의 하강시간과 상승시간은 각각 10[msec]이다.

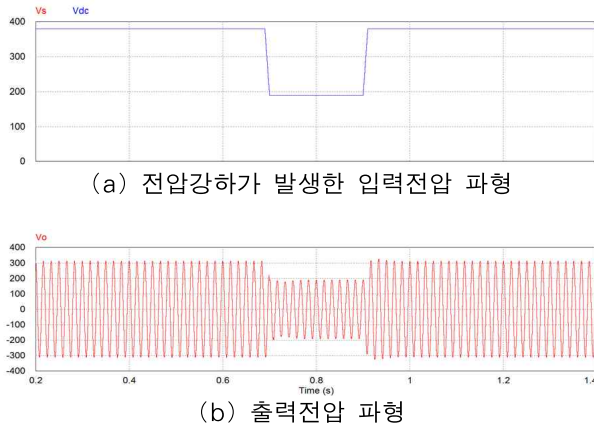


그림 8. 기존 인버터 시스템의 시뮬레이션 결과
Fig. 8. Simulation results of conventional inverter system(Horizontal : 200[msec/div.], Vertical : 100[V/div.])

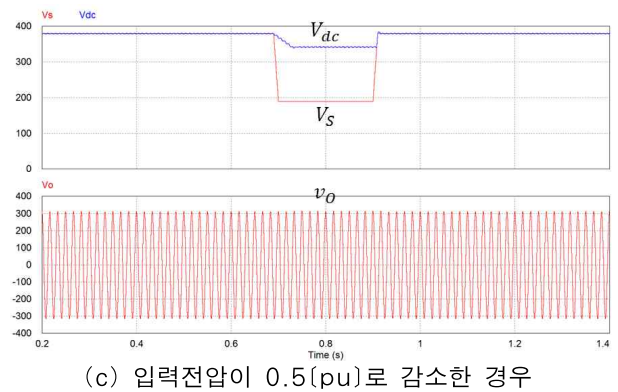
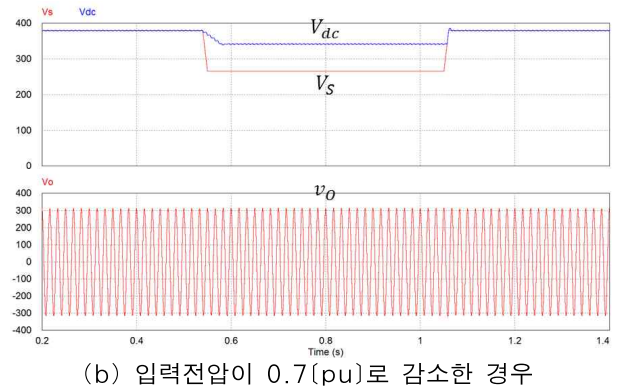
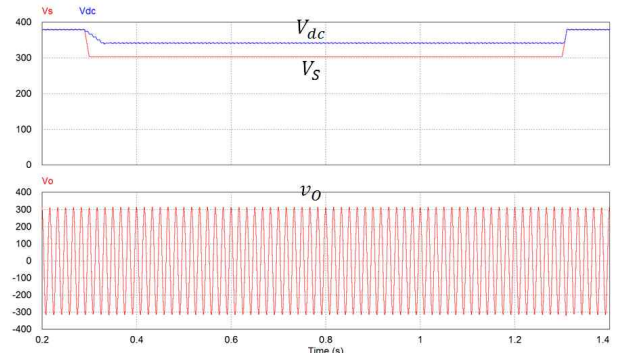


그림 9. 제안한 시스템의 시뮬레이션 결과
Fig. 9. Simulation results of proposed system (Horizontal : 200[msec/div.], Vertical : 100[V/div.])

그림 9 (a)는 1[sec] 동안 입력전압 V_s 가 20[%] 감소한 경우이다. V_s 는 380[V]에서 304[V]로 감소하였지만 부스트 컨버터가 감소된 입력전압을 보상하여 DC link 전압 V_{dc} 가 342[V]로 승압되었으며 인버터 출력전압 v_o 의 크기는 220[Vrms]이다.

그림 9 (b)는 500[msec] 동안 입력전압이 30[%] 감소하여 v_s 가 266[V]인 경우이다. 부스트 컨버터는 v_{dc} 를 342[V]로 승압하며, 이 경우에도 인버터는 220[Vrms]를 출력하고 있다.

그림 9 (c)는 200[msec] 동안 입력전압이 50[%] 감소한 경우이다. 부스트 컨버터는 190[V]로 감소된 입력전압을 342[V]로 보상해주며, 인버터는 220[Vrms]를 유지하고 있다.

이상의 시뮬레이션 결과로부터 입력전압에 전압강하가 발생했을 때 전압강하 보상장치가 없는 경우에는 인버터의 출력전압이 감소함을 알 수 있다. 반면에 제안한 승압형 인버터 시스템의 경우에는 부스트 컨버터가 전압강하를 보상함으로써 DC link 전압 342[V]로 승압하게 되며 인버터는 항상 220[Vrms] 전압을 출력함을 확인할 수 있다.

4. 실험

본 논문에서 제안한 승압형 인버터 시스템의 유용성을 입증하기 위해 그림 10과 같이 300[W]급 프로토타입 시스템을 구성하고 실험하였다. 마이크로프로세서는 Microchip사의 16[bit] 프로세서인 dsPIC33 계열의 dsPIC33FJ128MC706을 사용하였다.



그림 10. 제안한 시스템의 실험장치
Fig. 10. Experimental setup of proposed system

SEMI F47-0706 전압강하 내성 규격을 바탕으로 전원전압에 전압강하가 발생했을 때 제안한 시스템이 전압강하를 보상할 수 있음과 인버터 출력전압이 일정하게 유지됨을 확인하기 위해 실험하였다.

그림 11은 실험에서 출력전압 v_o 를 동기좌표계로 변환하기 위해 phase shifter를 사용하여 2상의 전압신호를 얻은 결과이다. 위 파형은 출력전압 v_o 이며, 아래 파형은 2상 전압신호인 v_α 와 v_β 이다. 제어변수를 DAC를 사용하여 1/200 스케일로 출력하였다.

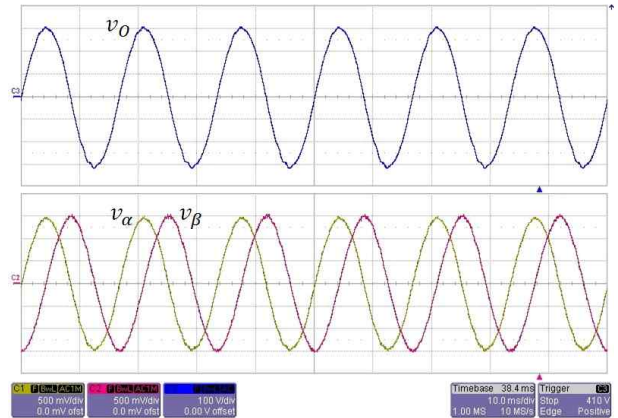
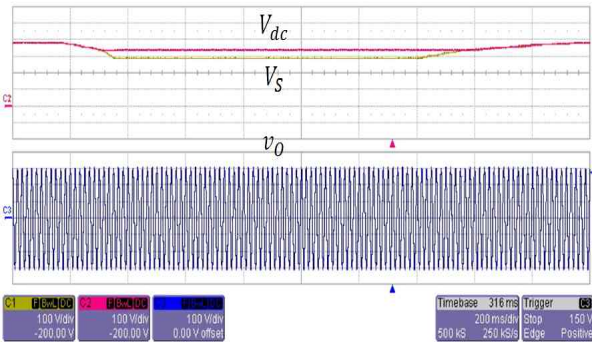


그림 11. 출력전압과 2상 전압신호 파형 실험 결과
Fig. 11. Experimental results of output voltage and two phase voltage signal waveforms (위 - Horizontal : 10[msec/div.], Vertical : 100[V/div.]) (아래 - Horizontal : 10[msec/div.], Vertical : 500[mV/div.])

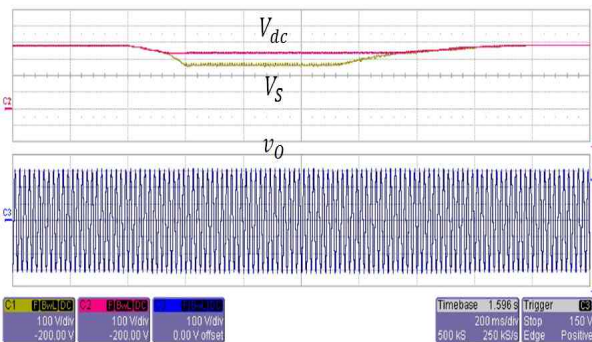
그림 12는 제안한 승압형 인버터 시스템의 실험 결과이다. 세 그림에서 위의 파형은 입력전압 v_s 와 보상된 DC link 전압 v_{dc} 이며, 아래 그림은 인버터의 출력전압 v_o 이다.

그림 12 (a)는 전압강하가 발생하여 입력전압 v_s 가 380[V]에서 295[V]로 1.0[sec] 동안 감소한 경우이고 그림 12 (b)는 264[V]로 500[msec] 동안 감소한 경우이며 그림 12 (c)는 189[V]로 240[msec] 동안 감소한 경우이다. 각 조건에서 부스트 컨버터가 감소된 입력전압을 342[V]로 보상해주며, 인버터는 220[Vrms]의 출력전압을 유지함을 알 수 있다.

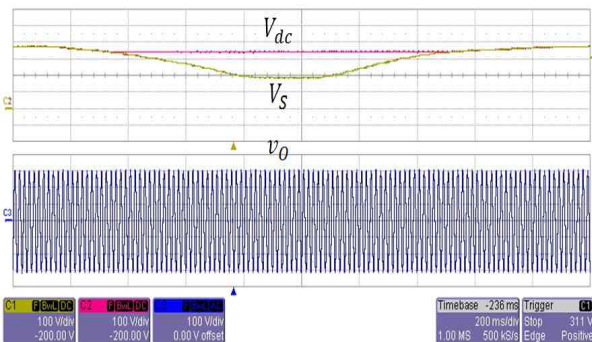
그림 13은 부스트 컨버터의 출력전압 안정도와 인버터 출력전압 파형을 확인하기 위해 그림 12 (c)를 확대한 것이다. 그림 13 (a)는 입력전압이 380[V]에서 189[V]로 감소하는 부분이고, 그림 13 (b)는 입력전압이 189[V]로 감소한 구간에서의 DC link 전압과 인버



(a) 입력전압이 0.8(pu)로 감소한 경우



(b) 입력전압이 0.7(pu)로 감소한 경우



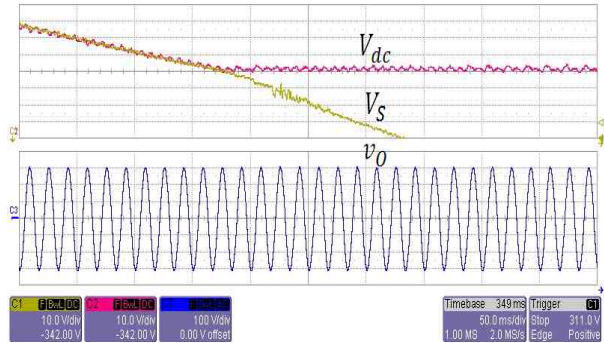
(c) 입력전압이 0.5(pu)로 감소한 경우

그림 12. 제안한 시스템의 실험 결과

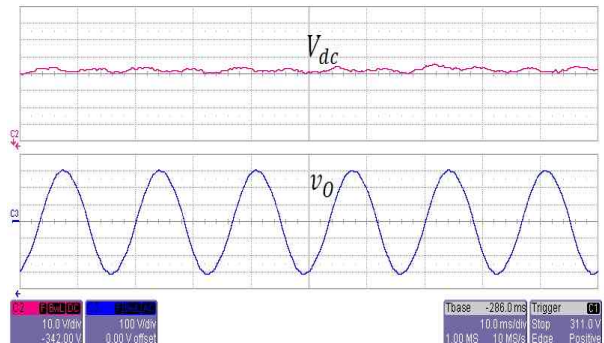
Fig. 12. Experimental results of proposed system (Horizontal : 200(msec/div.), Vertical : 100(V/div.))

터 출력전압 파형이다. 각 파형에서 입력전압 V_s 와 DC link 전압 V_{dc} 의 오프셋 전압은 -342[V]이다. 그림 13 (a)에서 입력전압이 342[V]보다 낮아져도 DC link 전압이 342[V]로 일정하게 유지되고 있음을 알 수 있다. 60[Hz] 부하의 영향으로 인버터 출력주파수의 2배

인 120[Hz]의 맥동전압이 DC link에 나타나는데, 정격 부하에서 약 6[V] 정도이며 맥동률은 2[%] 미만이다. 그림 13 (b)의 하단 파형은 인버터의 출력전압을 확대한 것으로 정현적으로 출력됨을 알 수 있다.



(a) 입력전압이 감소하는 경우(380(V) → 189(V)) (위 - Horizontal : 50(msec/div.), Vertical : 10(V/div.)) (아래 - Horizontal : 50(msec/div.), Vertical : 100(V/div.))



(b) 입력전압이 189(V)인 경우 (위 - Horizontal : 10(msec/div.), Vertical : 10(V/div.)) (아래 - Horizontal : 10(msec/div.), Vertical : 100(V/div.))

그림 13. 0.5(pu) 전압강하일 때의 확대 파형

Fig. 13. Enlarged waveforms when voltage sag is 0.5(pu)

이상의 실험 결과로부터 제안한 시스템은 전압강하가 발생하더라도 부스트 컨버터가 이를 보상함으로써 인버터의 출력전압을 항상 220[Vrms]로 유지함을 확인할 수 있다.

5. 결 론

인버터의 입력단에 전압강하가 발생하면 인버터 출

력전압의 크기가 감소하는 문제가 발생한다. 본 논문에서는 전압강하로 인한 문제점을 보상하기 위해 부스트 컨버터, 인버터 및 바이패스 다이오드로 구성된 승압형 단상 인버터 시스템을 제안하였다.

제안한 시스템은 입력전압에 전압강하가 발생하여 입력전압이 0.9[pu] 미만이면 DC link 전압을 부스트 컨버터가 보상해 주며, 인버터는 보상된 DC link 전압을 통해 안정적인 출력을 유지한다.

제안한 시스템의 전압강하에 대한 보상능력을 확인하기 위해서 300[W]급 승압형 단상 인버터 시스템에 대해 SEMI F47-0706 규격을 기준으로 시뮬레이션한 결과, 제안한 시스템이 전압강하를 보상할 수 있음을 확인하였다. 또한 시스템을 구성하여 실험을 수행하여 제안한 시스템의 입력단에 전압강하가 발생하여도 출력전압 v_o 가 일정하게 출력됨을 확인하였다.

이 연구는 2010학년도 단국대학교 대학연구비 지원으로 연구되었음.

References

- [1] IEEE Std. 1159-2009, IEEE Recommended Practice for Monitoring Electric Power Quality.
- [2] Mario Fabiano Alves and Tatiana Nesralla Ribeiro, "Voltage Sag : An Overview of IEC and IEEE Standards and Application Criteria", IEEE Transmission and Distribution Conference, Vol. 2, pp. 585 - 589, 1999.
- [3] Ding Ning, Cai Wei, Suo Juan, Wang Jianwei, and Xu Yonghai, "Voltage Sag Disturbance Detection Based on RMS Voltage Method", Asia Pacific Power and Energy Engineering Conference, pp. 1 - 4, 2009.
- [4] Jing Zhou, Hui Zhou, and Zhiping Qi, "The Study on a Dual-Feed-Forward Control of DVR to Mitigate the Impact of Voltage Sags Caused by Induction Motor Starting", International Conference on Electrical Machines and Systems, pp. 1497 - 1500, 2008.
- [5] IEC 61000-4-11:2008, Testing and Measurement Techniques - Voltage Dips, Short Interruptions and Voltage Variations Immunity Tests.
- [6] IEC 61000-2-4:2007, Environment-Compatibility Levels in Industrial Plants for Low-Frequency Conducted Disturbances.
- [7] IEEE std. 493-2007, IEEE Recommended Practice for the Design of Reliable Industrial and Commercial Power Systems.
- [8] SEMI F47-0706:2006, Specification for Semiconductor

- Processing Equipment Voltage Sag Immunity.
- [9] Daniel W. Hart, Power Electronics, McGraw-Hill, 2011.
- [10] R. Teodorescu, F. Blaabjerg, M. Liserre, and P. C. Loh, "Proportional-Resonant Controllers and Filters for Grid-Connected Voltage-Source Converters", IEE Proceedings - Electric Power Applications, Vol. 153 Issue 5, pp. 750 - 762, September 2006.
- [11] Robert F. Coughlin and Frederick F. Driscoll, Operational Amplifiers and Linear Integrated Circuits, Prentice-Hall, Inc., 2001.
- [12] Richard Zhang, Mark Cardinal, Paul Szczesny, and Mark Dame, "A Grid Simulator with Control of Single-Phase Power Converters in D-Q Rotating Frame", Power Electronics Specialists Conference, Vol. 3, pp. 1431 - 1436, 2002.

◇ 저자소개 ◇



서영민 (徐永珉)

1974년 5월 5일생. 1997년 단국대학교 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정.



이승용 (李承容)

1984년 9월 30일생. 2010년 단국대학교 전자컴퓨터공학부 졸업. 현재 동 대학원 전자전기공학과 석사과정.



홍순찬 (洪淳瓚)

1950년 2월 24일생. 1973년 서울대 전기공학과 졸업. 1975년 동 대학원 전기공학과 졸업(석사). 1985년 동 대학원 전기공학과 졸업(박사). 1975~1978년 해군사관학교 교수부 전기공학실 전임강사. 1978년~현재 단국대 전자전기공학부 교수. 1986~1987년 미국 텍사스 A&M 대학교 방문교수. 1997~2000년 대한전기학회 이사. 2002년 전력전자학회 회장. 2002~2005년 단국대 공과대학 학장.