논문 2011-48SD-6-6

모바일 패널 전원 공급을 위한 PMIC의 PCB 패턴의 특성 분석

(The Characteristics Analysis of The PCB Pattern for The Mobile panel Power Supply on The PMIC)

정 성 인*, 김 서 형**

(Sung In Chung and Seo-Hyeong Kim)

요 약

본 논문은 배터리로부터 입력받은 제한된 전압 값을 변환하여 PMIC의 출력 전압 값에 대한 PCB 패턴의 두 가지 모드로 설계한 PCB 패턴의 특성분석을 제안하고자 한다. PCB 설계 기술은 EMI/EMC, 크로스토크, 임피던스 증가 등으로 국내에서는 관련 기술의 미확보로 많은 어려움을 겪고 있으며, 사용되는 용도에 따라 패턴 상호간의 적절한 이격거리 확보, 전류량에 따른 PCB 패턴 폭 등의 기술이 요구되고 있다. 본 논문에서는 PMIC의 출력 전압 값을 커패시터를 거치지 않고 직접 출력하는 방법[모드1]과 커패시터를 거쳐 출력하는 방법[모드2]으로 설계하여 PCB 패턴의 특성 분석을 수행하였다. 또한 IPC-2221에서 제시한 식을 이용하여 전류량에 따른 패턴 폭을 계산해 보았으며, 실험을 통한 패턴 설계에 따른 문제점을 분석하여 올바른 설계 방향을 제시하였다. 이러한 연구는 비단 모바일 패널 전원 공급을 위한 PMIC 설계에 적용될 뿐만 아니라 자동차, 카메라, 노트북, PDA 등의 다양한 분야의 전력 반도체 개발에 적용될 수 있을 것으로 기대된다.

Abstract

This purpose of this study is to propose the characteristics analysis of the PCB pattern designed two modes for the output voltage value on the PMIC through converting the limited voltage value inputted from a battery. The PCB design technology has been undergoing difficulty in getting the related technology in a domestic market because of increasing EMI/EMC, Cross-talk, Impedance. And it requires to have the appropriate clearance between the patterns and the technology of PCB pattern width with a amperage according to various uses. The study carried out the characteristics analysis of the PCB pattern designed from a direct output method without a capacitor[mode1], to an output method through a capacitor[mode2] for PMIC output voltage value. Besides, we calculated the pattern width with a amperage using the equation suggested by IPC-2221, presenting the right way of the layout design to analyze the trouble with the test. Therefore, this study is expected to contribute not only to applying the PMIC design for the mobile panel power supply, but also helping the design and application technology in various areas such as car control, camera, note-book, computer, PDA, etc.

Keywords : PCB, pattern, cross-talk, PMIC, IPC-2221

Ⅰ. 서 론

최근에는 시스템의 고기능화, 다기능화 등의 다양한 서비스 요구 사항을 충족시키기 위하여 제한된 베터리 리소스의 효율적인 제어 및 관리 기능을 하는 전력반도체 기반의 PMIC(Power Management integrated

* 정회원, 부산테크노파크 스마트전자부품기술지원센터 (Busan Technopark Smart Center)
** 정회원, (주)에임즈 (Aims)
※ 본 연구 논문은 2010년 지역산업기술개발사업 중에서 [재]부산테크노파크 스마트전자부품기술지원센터의 예산지원을 받아 수행되었으며, 이에 감사의 뜻을 전합니다.
접수일자: 2011년3월14일, 수정완료일: 2011년5월24일

Circuit)가 매우 중요하게 부각되고 있으며, 각 어플리케이션에 요구되는 전압을 개별 디스크리트로 설계하는 것을 원칩화하여 공간 절약, 가격 절감 등의 효과로 배터리 기반의 모바일 정보 기기 등에 PMIC는 핵심 부품으로 인식되고 있다.

현재, 모바일에 사용되고 있는 패널 전원 구동을 위한 PMIC는 기술적 장벽으로 인해 대부분 수입에 의존하고 있는 실정이다. 또한 모바일 패널은 저전압에서 색을 구현하기 때문에 레귤레이션의 특성이 뛰어나야 하며 고효율, 저전력의 PMIC를 구조적인 변화와 정밀한 회로 제어 기술이 요구된다.

한편, 모바일 구동을 위한 PMIC의 PCB 설계 기술은 EMI, 크로스토크, 임피던스 증가 등으로 인해 국내에서는 관련 기술의 미확보로 많은 어려움을 겪고 있는 실정이다. 특히 PCB상의 패턴 설계는 각 디바이스의 정확한 특성을 파악하여 보드 설계에 반영되어야 하며, PCB 패턴 상호간의 적절한 이격거리를 유지해야 하며, EMI를 고려한 부품 상호간의 간섭을 최소화할 수 있도록 일정한 이격거리 확보 등의 기술이 요구되고 있다.[1]

본 논문에서는 제품개발이 진행 중에 있는 모바일 패널 전원 공급을 위한 PMIC의 PCB 패턴의 특성 분석에 관한 연구로서, PCB상의 패턴의 경로에 따른 변화된 특성을 분석하였다. 또한 PCB 설계 국제규격인 IPC 2221에서 제시한 식을 이용하여 전류량에 따른 패턴 폭을 계산해 보았으며, 실험을 통한 패턴 설계상의 문제점을 분석하여 올바른 설계 방향을 제시하였다. 그리고 PMIC의 입출력 커패시터을 4.7μF와 인덕터를 4.7μH로 사용하고, PMIC의 출력 전류를 50mA로 고정하여 배터리 전압을 3.7V로 하였을 때, 안정된 출력 전압이 나타나는지도 실험을 통해 확인하였다.

Ⅱ. PMIC의 구조와 PCB 설계 메카니즘

1. PMIC 구조

Fig 1은 모바일 패널을 위한 PMIC 시스템 블록도를 나타낸 것이다. PMIC는 패널에 안정적으로 전원을 공급하기 위한 것으로서 모바일 패널의 로드는 최대 150mA이다. PMIC가 일정 시간이 경과 후, PMIC의 부스터(Booster)와 인버터(Inverter)는 각각 +4.6V와 -4.9V의 정격전압을 가진다. 모바일 패널은 특성상 자체의 온도가 높아지는 경향이 있으며, 그 온도는 패널의 밝기에 영향을 미치기 때문에 온도에 따라 패널에

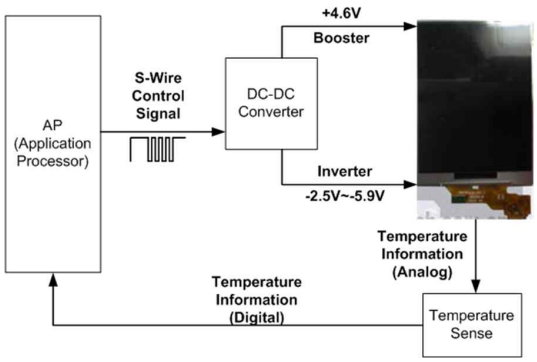

그림 1. PMIC 시스템 블록도
Fig. 1. The System Block Diagram of the PMIC.

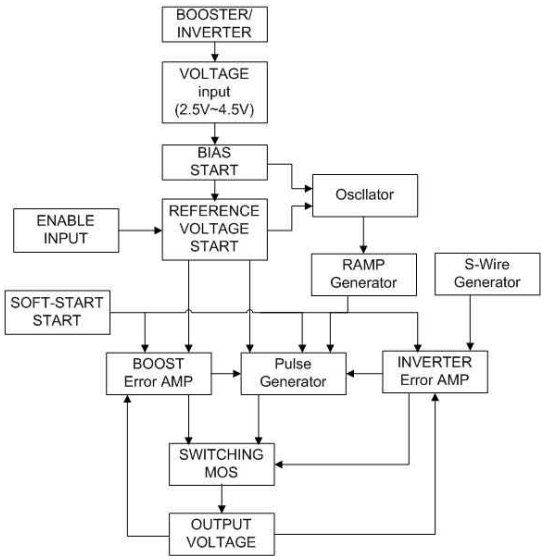

그림 2. 모바일 패널 구동을 위한 PMIC 구조
Fig. 2. PMIC Structure to drive Mobile Panel.

공급해 주는 전압도 달리 해 줘야 할 필요성이 있다.

모바일 패널을 사용하는 시스템에서는 온도센서가 시스템에 내장되어 있어서 온도 정보를 AP(Application Processor)로 보내고 그 온도에 따라서 싱글 와이어 프로토콜을 사용하여 PMIC에 정보를 전송한다. PMIC에서는 싱글 와이어 프로토콜을 해석하여 인버터를 통하여 온도 변화에 따른 전압을 출력하게 된다.

Fig 2는 모바일 패널 구동을 위한 PMIC 구조를 나타낸 것으로서 PMIC는 부스터와 인버터로 구성되며, 배터리로부터 입력되는 전압은 2.5V~4.5V로 제한되어 있다. 바이아스(Bias)회로는 전체 회로내에 있는 각 블록의 포인트를 잡기 위한 전류 및 전압을 공급하며, 부스터, 인버터 및 로직에 사용되는 펄스(Pulse)의 주파수는 1.6MHz이며, 인러쉬전류(Inrush Current)가 시스템 내부로 유입을 차단하기 위해 2ms의 시간지연을 두며

펄스 및 로드에 따라 전류를 전달 할 수 있도록 큰 MOS를 사용한다.

PMIC의 동작은 배터리의 전원이 온(On)되면 전압 레퍼런스 및 바이아스 블록의 동작이 시작되면서 오실레이터가 동작상태가 된다. 그 후 인에이블 신호가 온(On)되면 부스터 및 인버터와 관련된 제어 로직들이 동작하게 된다. 이때, 출력은 피드백되어 에러 AMP를 통하여 출력하고, 레퍼런스와 비교하여 생성된 펄스는 스위칭 모스(Switching MOS)를 통하여 출력 전압 및 전류를 생성하며 상기 과정을 반복하여 원하는 값으로 수렴된다.

2. PCB 설계 메카니즘

2.1 전류량에 따른 패턴 폭 계산

패턴은 전기적 신호에 따라 패턴의 굵기, 길이, 간격, 모양 등에 따라 특성이 다르게 나타난다. 패턴 설계는 전기적, 자기적인 역할이 미치는 영향이 다르기 때문에 고속 신호일수록 더욱 중요하게 고려하여 설계해야 한다.

고주파영역에서는 PCB 상에서 패턴이 지나는 인덕턴스에 의해 PCB 내부에 노이즈가 발생하며, 그 크기는 패턴에 흐르는 전류의 변화를 I라고 하면, 발생하는 노이즈 전압[e]은

$$e = L\frac{di}{dt} \tag{1}$$

식(1)에서 보이는 바와 같이, 인덕턴스(L) 값이 커지면 노이즈 전압도 함께 커지며, 인덕턴스는 패턴의 길이와 비례한다. 즉 패턴이 길어지면 노이즈 전압이 커짐을 알 수 있다.

노이즈 전압을 줄이기 위해서는 전압과 전류가 시간에 따라 변화하는 di/dt 혹은 dv/dt의 변화 속도를 늦추거나 패턴의 길이를 짧게 해야 한다. 패턴의 길이를 짧게 하기 위해서는 부품 배치의 초기단계에서 노이즈에 민감한 신호들을 고려하여 배치하는 것이다.

IPC-2221에 의하면, 전류량에 따른 PCB 패턴 폭 계산법은 다음과 같다.[3]

$$A[mil^2] = \left(\frac{I}{kT^b}\right)^{\frac{1}{c}} (PCB\ \ trace\ \ area) \tag{2}$$

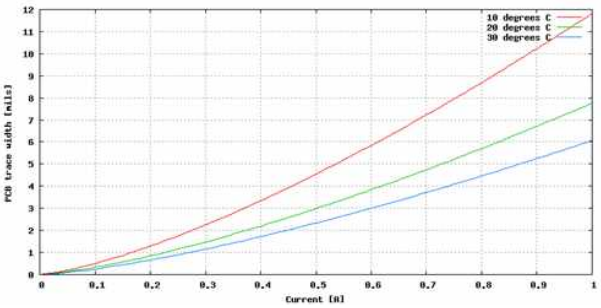

그림 3. 내층 패턴 두께[0~1A]
Fig. 3. Inter trace widths[0~1A].

$$1[mils] = \frac{A}{my}(PCB\ \ trace\ \ width) \tag{3}$$

$Given;$
$1[A] : Current$
$T[℃] : Temperature\ Rise$
$m[oz] : Mass\ of\ PCB\ Trace$

$Constants;$
$y = 1.378[mils/oz]\ \text{for}\ Copper$
$b = 0.44, \quad c = 0.725$
$k = 0.048(\text{for}\ outer\ layer)$
$\ \ = 0.024(\text{for}\ inner\ layer)$

식(2)와 식(3)을 이용하여 0A에서 1A까지 계산한 결과는 Fig 3과 같다. 또한 식(2), 식(3)을 이용하여 전류 1A, 동박의 두께 1온즈 그리고 온도상승을 10℃ 조건에 FR4[Rigid Epoxy PCB] 내층의 패턴 두께를 계산하면 30.8[mils]가 계산된다.

그러나 실제로 1A의 소모전류에 대한 패턴의 두께는 30.8[mils]보다 훨씬 두꺼운 50~80[mils] 정도로 설계하여야 EMI/EMC, ESD, 환경변화 등에 대해서도 충분히 대처할 수 있다.

2.2 PMIC PCB 패턴 설계 알고리즘

Fig 4에서 보이는 바와 같이, 배터리로부터 입력 전압은 2.5V~4.5V로 제한되며, PMIC의 최대 출력 전류는 150mA이다. 또한 PMIC가 5mA~100mA로 출력전류가 변할 때 출력 전압의 리플(Ripple)이 20mV 이내

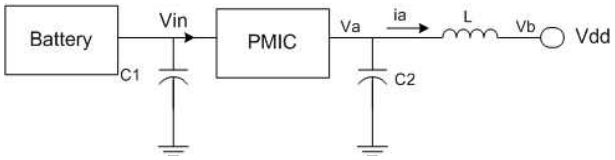

그림 4. PMIC 회로도
Fig. 4. PMIC Schematic Drawing.

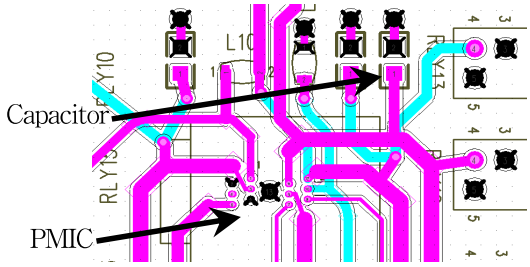

그림 5. PMIC의 출력전압(V_a)이 커패시터(C_2)를 거치지 않는 패턴 설계[모드1]

Fig. 5. Pattern Design which V_a direct V_{dd} not through C_2[Mode 1].

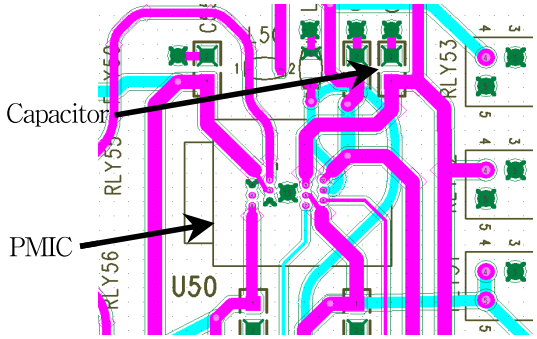

그림 6. PMIC의 출력전압(V_a)이 커패시터(C_2)를 거친 패턴 설계[모드2]

Fig. 6. Pattern Design which V_a direct V_{dd} through C_2[Mode 2].

의 성능을 가져야 한다. PMIC의 리플 전압은 아직 규격화되어 있지 않으며, ST 마이크로일렉트로닉스사에서는 PMIC의 리플전압을 20mV 이내로 규정하고 있다

$$V_a = j\omega L_{ia} + V_b \quad (4)$$

식(4)에서 보이는 바와 같이, PMIC의 출력 V_a는 전류량과 Vdd로 도달되는 전압의 합과 같다.[2]

본 연구에서는 PCB 패턴을 설계함에 있어서 두 가지 모드로 설계하여 패턴의 특성을 분석하였다. 즉 Fig 5에서 패턴 설계 시, V_a가 C_2를 거치지 않고 바로 V_b로 설계하는 방법[Mode1]과 Fig 6과 같이, V_a가 C_2를 거쳐 V_b로 설계하는 방법[Mode2]을 통해 각각의 특성 분석을 확인하였다.

Fig 5 및 Fig 6은 각각 커패시터를 거치지 않고 출력하는 방법[모드1]과, 커패시터를 거쳐 출력하는 방법[모드2]으로 설계하는 것을 나타낸 것이다.

Ⅳ. 실험결과 및 고찰

1. 측정된 PMIC 출력 전압

입출력 커패시터는 4.7μF을 사용하였으며, 인덕터는 4.7μH를 적용하였다.

Fig 7에서 보이는 바와 같이, 모바일 패널용 PMIC의 출력 전류는 50mA(저항 값으로 조정)로 고정하여 배터리 전압을 3.7V로 하였을 때 출력 전압은 4.6V가 나타나는 것을 실험을 통해 확인하였다.

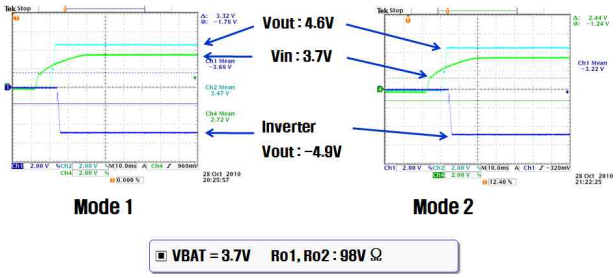

그림 7. PMIC의 출력 전압 측정 결과

Fig. 7. Measurement Result of Output Voltage in PMIC.

2. Mode1과 Mode2에 대한 패턴의 특성 분석

배터리 전압을 3.7V로 하고 출력 전류는 50mA로 설정하였으며 부스터의 리플은 오실로스코프에서 프로브 옵션을 AC로 두고 대역폭을 20MHz로 측정하였다.

실험 결과는 모드1의 리플 전압은 최대 8.46mV이며, 모드2의 리플 전압은 최대 6.17mV로 측정되었다. 또한 모드1의 노이즈 성분을 포함한 전압은 최대 131mV이며, 모드2의 노이즈 성분을 포함한 전압은 최대 74.3mV였다.

측정 결과는 모드2의 리플이 모드1의 리플보다 훨씬

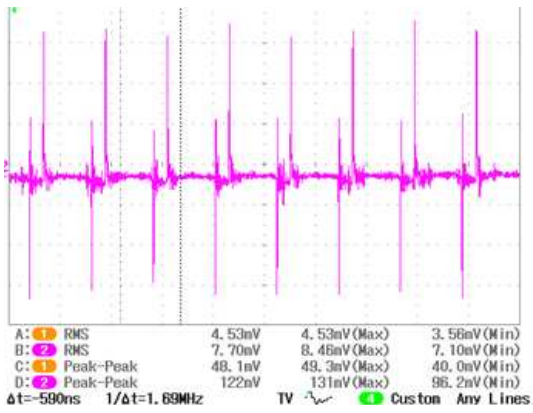

그림 8. Mode 1에 대한 리플 전압

Fig. 8. Ripple Voltage over Mode 1.

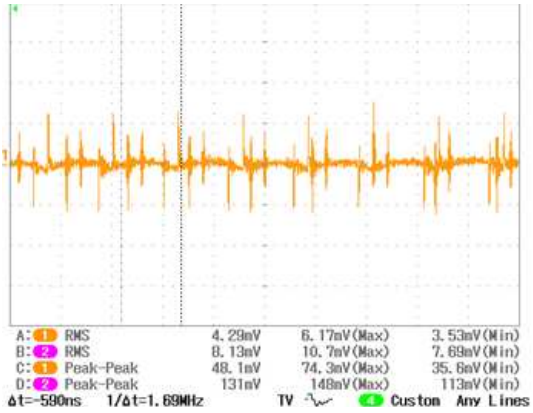

그림 9. Mode 2에 대한 리플 전압
Fig. 9. Ripple Voltage over Mode 2.

작음을 알 수 있으며, 노이즈 성분도 모드2가 훨씬 좋은 결과 값을 얻을 수 있었다.

따라서 PMIC 회로에 대한 PCB 패턴설계는 PMIC의 출력전압이 커패시터를 거쳐 출력될 수 있도록 설계해야하며 패턴 두께는 식 (2)와 식 (3)을 이용하여 설계에 반영하는 것이 바람직하다.

V. 결 론

본 논문에서는 모바일 패널 전원 공급을 위한 PMIC의 PCB 패턴의 특성 분석을 연구하였다. PMIC가 배터리로부터 입력받은 제한된 전압 값을 변환하여 Vdd로 도달할 때 PCB 패턴을 두 가지 모드로 설계하여 각각의 특성을 분석하였다. Fig 4의 회로도를 이용하여 패턴 라우팅(Routing)은 커패시터를 거치지 않고 직접 Vdd로 설계하는 방법[모드 1]과 커패시터를 거쳐 Vdd로 설계하는 방법을 연구하였다.

실험 결과는 모드1의 리플 전압은 8.46mV이며, 모드2의 리플 전압은 6.17mV였다. 또한 모드1의 노이즈성분을 포함한 전압은 131mV이며, 모드 2의 노이즈성분을 포함한 전압은 74.3mV였다. 모드2의 리플이 모드1의 리플보다 훨씬 작음을 알 수 있으며, 노이즈 성분도 모드2가 훨씬 좋은 결과 값을 얻을 수 있었다. 모바일 패널 전원 공급을 위한 PMIC 패턴 설계는 커패시터를 거쳐 모바일 패널에 전원을 공급해야함을 확인할 수 있다.

또한 PMIC의 입출력 커패시터을 4.7μF와 인덕터를 4.7μF을 사용하고, PMIC의 출력 전류를 50mA로 고정하여 배터리 전압을 3.7V로 하였을 때, 출력 전압이 4.6V가 나타나는 것을 실험을 통해 확인하였다.

그리고 전류량에 따른 패턴 폭을 계산하기 위해 IPC-2221에서 제시한 식(1), 식(2)을 이용하여 패턴 폭 결정 계산식을 살펴보았다. 이 식을 이용하여 전류 1A, 동박의 두께 1온즈 그리고 온도상승을 10℃ 조건하에서 FR4 내층의 패턴 두께는 30.8[Mils]이였다.

본 연구는 비단 AMOLED 패널을 위한 PMIC에 적용될 뿐만 아니라 자동차, 카메라, 노트북, 게임 콘솔, PDA 등의 다양한 분야의 전력 반도체 개발에 사용될 수 있을 것으로 기대된다.

후 기

본 연구 논문은 2010년 지역산업기술개발사업 중에서 [재]부산테크노파크 스마트전자부품기술지원센터의 예산지원을 받아 수행되었으며, 이에 감사의 뜻을 전합니다.

참 고 문 헌

[1] 정성인 편저, “RF 응용 및 PCB 디자인 실무”, 혜화 출판사, 2010
[2] Hirofumi Akagi “Instantaneous Power Theory and Applications to Power Conditioning” Willey 2007.
[3] IPC-2221A “Generic Standard on Printed Board Design”, IPC, 2003
[4] Robert W. Erickson, “Fundamentsls of Power Electronics” Second Edition, Kluwer Acadamic, 2001.
[5] MARK I. MONTROSE, “Printed Circuit Board Design Techniques For EMC Compliance”, 2nd Ed.IEEE Press, 2000.
[6] David Johnson, Wiley, “Electric Circuit Analysis” Third Edition, 1999.
[7] MARK I. MONTROSE, “EMC and the Printed Circuit Board” IEEE Electromagnetic Compatibility Society, 1998.

저 자 소 개

정 성 인(정회원)

2006년～2010년 충남대학교 전기공학과 박사.
1992년～2008 한국과학기술원 인공위성 연구센터 선임 연구원.
2010년～현재 스마트전자부품 기술지원센터 시스템설계팀 팀장

<주관심분야 : PCB 설계, 신호처리, 반도체>

김 서 형(정회원)

1993년～1995년 단국대학교 전자공학과 석사
1995년～2010년 (주)케이이씨 책임연구원
2010년～현재 (주)에임즈 기술이사

<주관심분야 : PMIC, 전력반도체, 전력변환>