

논문 2011-48SD-7-11

고주파 전송선 회로의 실험적 고찰을 통한 정확한 시그널 인테그리티 검증

(Accurate Signal Integrity Verification of Transmission Lines Based on
High-Frequency Measurement)

신 승 훈*, 어 영 선**

(Seunghoon Shin and Yungseon Eo)

요 약

본 논문은 실험적 고찰을 통해 고주파 전송선 회로의 시그널 인테그리티를 정확하게 검증하는 방법을 제시하였다. 패키지 공정을 이용하여 제조한 배선의 공정편차, 표면 거칠기 효과, 표피 효과, 시뮬레이션을 위한 경계조건 등은 시뮬레이션의 정확도에 상당한 영향을 끼친다. 이러한 영향을 장해석기(HFSS)에 적용할 수 있는 변수로 변환하여 보다 정확하게 시그널 인테그리티를 검증 할 수 있도록 한다. 단일 신호선과 두 개의 전자기적으로 결합된 신호선에서의 신호 천이 특성을 측정 데이터와 제안하는 방법의 시뮬레이션 결과와 비교를 통해 제안한 방법의 정확성을 검증하였다.

Abstract

An accurate signal integrity verification method based on high-frequency measurements is proposed. For practical transmission lines that require a package process, process variations, metal roughness and skin effects, and boundary conditions may have deteriorative effects on circuit performance. These effects are represented in terms of parameters that can be readily utilized for field-solver. Thereby, a more accurate signal integrity verification using field-solver can be achieved. It is shown that in both single and coupled lines, the signal transients using the proposed method have excellent agreement with the measurement data.

Keywords : 전송선, S-파라미터, 신호 천이, 시그널 인테그리티

I. 서 론

최근의 고성능 집적회로의 동작 주파수는 수 GHz를 넘어서고 있다^[1]. 또한, CMOS 미세회로 가공기술의 발전과 더불어 SoC (System on a Chip), SiP (System in a Package) 및 TSV (Through Silicon Via) 와 같은 3

차원 설계 기술을 통한 고집적 회로설계 기술이 개발되고 있다^[2~3]. 이 같은 고주파, 고집적화 된 고성능 시스템에서 배선은 전체 시스템의 성능을 좌우하는 중요한 요소 중의 하나이다^[4~6].

일반적으로 배선은 관심 있는 최대 주파수 파장의 약 20분의 1보다 길면 전송선(transmission line)으로 취급하여야 한다. 따라서, 최근의 회로는 수백 MHz에서 수 GHz로 동작하기 때문에 대부분의 회로 배선을 전송선으로 취급하여야 하며 배선의 정확한 시그널 인테그리티 (Signal Integrity)를 검증하여 회로 설계에 반영하여야 한다.

고주파 회로의 특성 측정은 S-파라미터 혹은 TDR

* 학생회원, ** 정회원-교신저자, 한양대학교 전자컴퓨터공학

(Department of Electrical and Computer Engineering, Hanyang University)

※ 본 논문은 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(No. 2009-0075375).

접수일자: 2011년3월7일, 수정완료일: 2011년5월16일

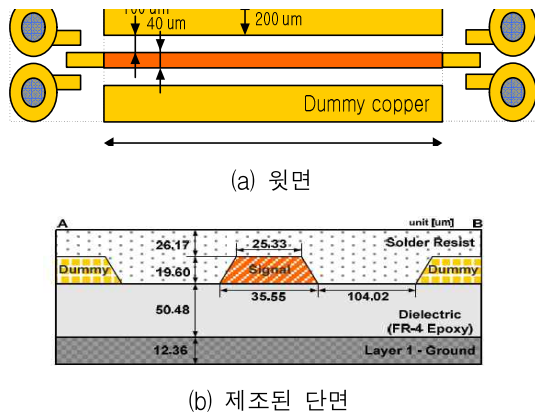


그림 1. 단일 신호선의 구조 (a) 윗면 (b) 제조된 단면
 Fig. 1. The structure of a single line, (a) Test layout (b) cross-section.

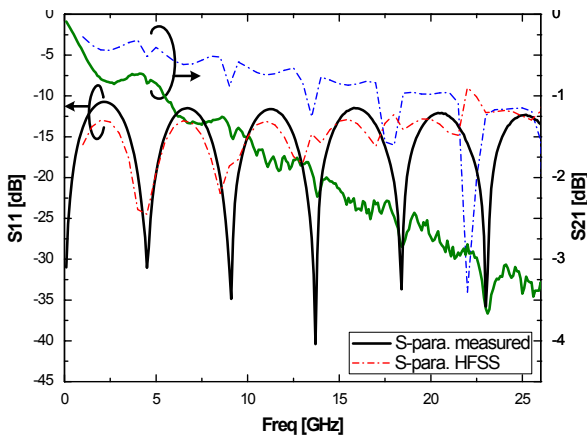


그림 2. 측정 데이터와 장해석기 시뮬레이션 결과 비교
 Fig. 2. Compare measured data to HFSS simulation data.

(Time Domain Reflectometry)/TDT(Time Domain Transmission)로 측정이 가능하지만 측정 주파수 밴드가 넓은 S-파라미터를 통하여 고주파 특성을 고찰하는 것이 일반적이다. 측정은 많은 비용과 제한된 구조에 대한 측정만 가능하기 때문에 실제의 회로 설계 시 필요한 다양한 회로요소를 분석하여 설계 적용하는 것은 현실적으로 불가능하다. 따라서, 고주파 회로 설계 시 장해석기를 통하여 다양한 회로 소자에 대한 S-파라미터를 계산 하는 것이 일반적이다. 하지만 장해석기는 현실적 상황 (즉, 공정편차, 경계조건, 혼합 물질의 유전상수 등)을 정확히 반영하기 어렵기 때문에 정확성에서 문제를 발생 시킬 수 있다^[7~8]. 예로써, 그림 1과 같은 구조로 패키지 공정상에 제조한 17mm 단일 신호선을 VNA(vector network analyzer)로 측정한 결과와 장해석기(HFSS)로 시뮬레이션 한 결과는 그림 2와 같이 큰 차이가 있다는 것을 알 수 있다. 실제 패키지 공

정에서 제조된 배선은 위에서 언급한 공정편차, 표면 거칠기 효과(metal roughness effect), 표피 효과(skin effect) 등의 영향 때문에 설계 결과를 정확하게 예측하기 어렵다. 따라서 보다 정확한 결과를 얻기 위해서는 측정을 통하여 이들의 영향을 장해석기에 적용할 수 있는 변수로 표현하는 것이 중요하다. 본 논문에서는 삼성 패키지 공정으로 제작한 배선의 실험적 고찰을 통해 고주파 회로의 정확한 시그널 인테그리티 검증 방법을 제안한다.

II. 측정값을 사용한 시뮬레이션

1. 단일 신호선

그림 1과 같은 구조의 단일 신호선에서 전송선의 손실을 나타내는 그림 2의 S21을 보면 측정값과 장해석기 시뮬레이션 값이 큰 차이를 나타내고 있다는 것을 알 수 있다. 이 차이를 좀 더 자세히 분석하기 위해 측정 데이터와 장해석기 결과로부터 단위길이 당 R, L, G, C 값을 추출하여 비교해 보면 저항(R)에서 큰 차이를 보이는 것을 확인할 수 있다^[9].

일반적으로 R은 식 (1)과 같다.

$$R = R + R = \frac{l}{wt\sigma} + \frac{l}{w} \sqrt{\frac{\pi\mu f}{\sigma}} \quad (1)$$

$$l = 17 [mm], w = 35.55 [\mu m],$$

$$t = 19.6 [\mu m], \sigma_{copper} = 5.8 \times 10^7 [S/m]$$

식 (1)에서 l, w, t 는 각각 단일 신호선의 길이, 폭, 두께이다. 식 (1)을 이용하여 DC에서 저항을 계산하여 측정 데이터에서 추출한 저항과 비교해보면

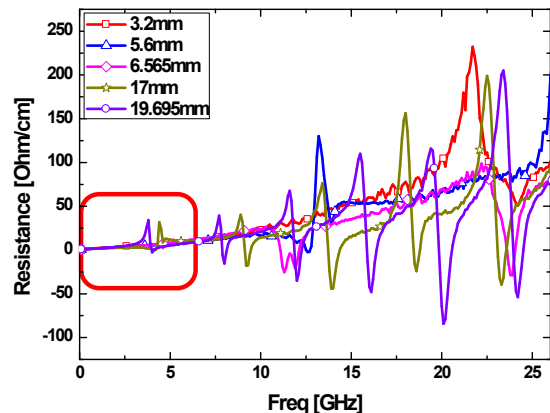


그림 3. 주파수에 따른 저항의 변화
 Fig. 3. The variation of resistance by frequency.

$$R_{cal} = 0.167 [\Omega] \neq R_{measured} = 0.985 [\Omega]$$

과 같이 계산 값과 측정값이 상당히 다른 결과를 얻게 된다. 식 (1)에서 l, w, t 는 배선의 구조를 결정하는 매개 변수(parameter)로 고정된 값이기 때문에 이 차이는 전기전도율(conductivity: σ)에 의해서 생겼다고 가정할 수 있다. 장해석기에서 저항은 변수로 사용할 수 없지만 전기전도율은 재질설정에서 조절할 수 있는 변수이기 때문에 측정 데이터로부터 전기전도율을 구하여 이를 장해석기에 적용한다.

전기전도율을 구하기 위해 위의 R 식을 전기전도율에 대해 정리하면

$$\left(\frac{wRt}{l}\right)^2 \sigma^2 - \left(\frac{2wRt}{l} + t^2 \pi \mu f\right) \sigma + 1 = 0 \quad (2)$$

과 같이 전기전도율에 대한 2차 방정식 형태로 변형된다. 식 (2)를

$$\alpha = \left(\frac{wRt}{l}\right)^2, \beta = \left(\frac{2wRt}{l} + t^2 \pi \mu f\right) \quad (3)$$

로 치환하여 적용하면

$$\alpha \sigma^2 - \beta \sigma + 1 = 0 \quad (4)$$

과 같은 형태로 변형되어 근의 공식에 적용하여 간단하게 전기전도율을 구할 수 있다.

측정된 데이터로부터 단위길이 당 R, L, G, C 값을 추출하여 배선의 길이 별 주파수에 따른 저항을 보면 그림 3과 같이 모든 길이의 배선에서 저항이 주파수에 따라서 비슷하게 변하는 것을 확인할 수 있다. 특히, 저주파 구간(공진이 일어나기 전까지의 구간)에서는 모든 길이의 배선이 매우 일치하는 저항 값을 나타내는 것을 알 수 있다. 이는 공진이 일어나기 전까지의 데이터가 상당히 정확함을 의미한다. 배선의 길이가 길수록 공진이 빨리 일어나기 때문에 짧은 배선에 대해서 저항을 다시 나타내면 그림 4와 같다. 0~10GHz구간에서 저항이 선형적으로 증가하는 현상을 보이고 공진이 일어난 이후 15GHz~20GHz 구간에서도 각 배선에 따라 저항이 유사한 비율로 증가하는 현상을 보인다.

주파수에 따른 저항을 공진이 일어나기 전의 데이터를 이용하여 식 (5)로 모델링할 수 있다.

$$R(f) = R_{DC} + fR_{AC} \quad (5)$$

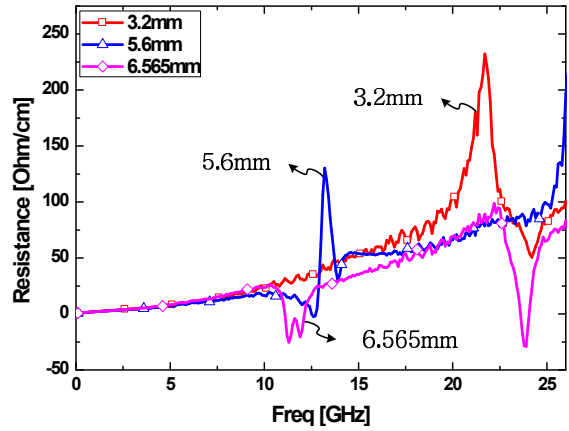


그림 4. 짧은 배선에서의 저항의 변화
Fig. 4. The variation of resistance in short lines.

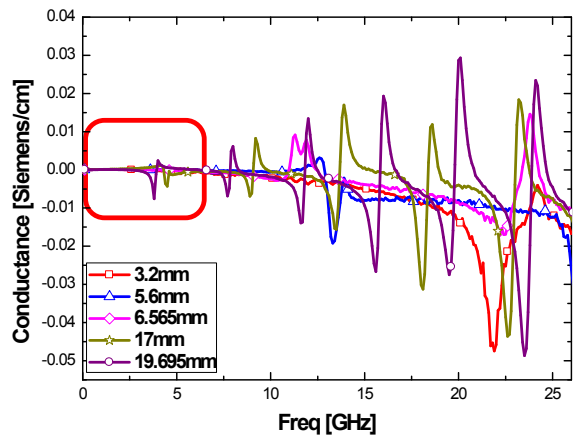


그림 5. 주파수에 따른 컨덕턴스의 변화
Fig. 5. The variation of conductance by frequency.

식 (5)를 이용하여 해석 주파수의 중간 값인 13GHz에서의 저항을 구하면 $R_{13GHz} = 37.071 [\Omega]$ 이 되고 이때의 전기전도율을 구하면 $\sigma_{13GHz} = 3.7 \times 10^6 [S/m]$ 가 된다. 이 값을 배선의 재질인 구리의 전기전도율에 적용하여 공정과 재질, 구조상에서 발생하는 손실 성분을 추가한다.

다음으로 유전체 손실 탄젠트(dielectric loss tangent)를 구해 주파수에 종속된 손실 성분을 장해석기에 추가한다.

$$G(\omega) = \tan|\delta| \omega C, \quad \tan|\delta| = \frac{G(\omega)}{\omega C} \quad (6)$$

식 (6)은 주파수에 따른 컨덕턴스(conductance)를 구하는 식으로 이 식을 이용하여 유전체 손실 탄젠트를 구할 수 있다. 측정 데이터에서 추출한 C 와 장해석기에서 추출한 C 가 주파수의 변화에 따라 1pF으로 거의

일정하기 때문에 상수로 볼 수 있다. C 값을 알기 때문에 주파수에 따른 컨덕턴스의 변화를 알면 유전체 손실 탄젠트를 구할 수 있다. 그림 5는 측정 데이터로부터 추출한 컨덕턴스의 변화이다.

컨덕턴스는 주파수에 따라서 증가하는 경향으로 나와야 하는데 공진에 의해서 경향성이 다르게 나온다. 따라서 짧은 배선에서 공진이 일어나기 전의 데이터를 이용하여 식 (7)과 같이 모델링 한다.

$$G(f) = G_{DC} + fG_{AC} \quad (7)$$

식 (7)을 이용하여 주파수에 따른 컨덕턴스의 값을 구하고 이 값을 사용하여 해석 주파수의 시작과 끝에서의 유전체 손실 탄젠트를 계산한 결과는 다음과 같다. $\tan|\delta_{100MHz}| = 0.01$, $\tan|\delta_{26GHz}| = 0.02$ 로 이 계산 값을 장해석기에 적용하여 주파수에 따른 손실 성분을 추가한다.

위의 두 과정을 거쳐 시뮬레이션 하면 S-파라미터의 크기(magnitude)는 비슷하게 나오지만 공진 주파수가 약간 다르게 나온다. 이것은 유전상수의 편차에 의한 것으로 유효 유전상수를 구하여 해결할 수 있다. 유전상수는 신호 전달에 있어서 전송선로의 특성을 결정하는 중요한 요소로 신호 지연, 크로스톡, 특성 임피던스 같은 매우 중요한 요소와 밀접하게 관련이 있다[10]. 따라서 정확한 유효 유전상수를 구하고 이 값을 배선을 둘러싸고 있는 유전체에 적용하여야 정확한 시뮬레이션을 할 수 있다. 유효 유전상수는 다음과 같이 계산할 수 있다.

$$\epsilon_r = \left[\frac{c}{f(2l/n)} \right]^2 \quad (8)$$

$c = 2.99792 \times 10^8 [m/s], l = 17 [mm]$

표 1에서 n 은 공진이 일어나는 회수이고, f 는 공진 주파수를 나타낸다. 표 I의 값을 식 (8)에 대입하여 각 공진 주파수에 따른 유효 유전상수를 구하고 그 값의 평균을 취하면 $\epsilon_{r_{ave}} = 3.73424$ 가 된다. 이 값을 배선을 둘러싸고 있는 FR4와 solder resist에 적용하여 시

표 1. 공진 횟수와 공진 주파수
Table 1. The number of resonance and resonance frequency.

n	1	2	3	4	5
f	4.5G	9.1G	13.7G	18.4G	23G

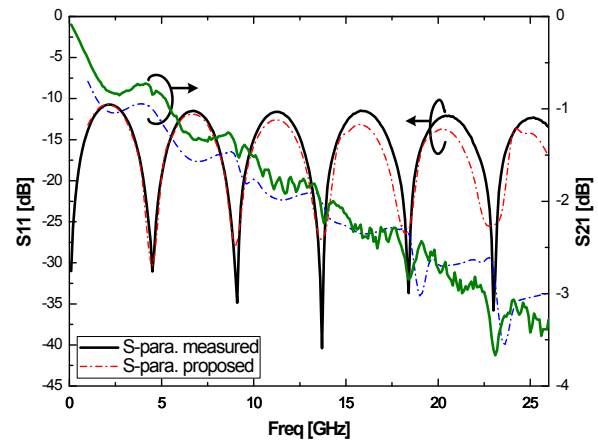
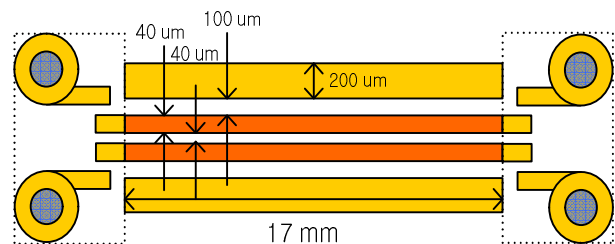


그림 6. 단일 신호선에서 측정 데이터와 제안하는 방법을 이용하여 시뮬레이션 한 결과 비교
Fig. 6. Compare measured data to proposed method in a single line.

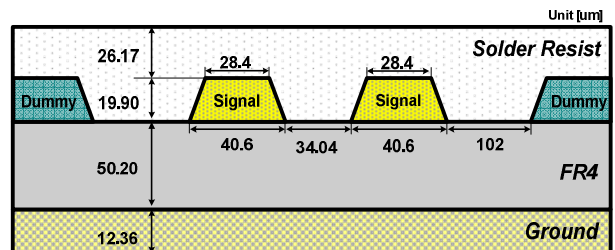
뮬레이션하면 공진 주파수가 일치하는 결과를 얻을 수 있다. 그림 6은 위의 과정을 통해 얻은 장해석기 시뮬레이션 결과 그래프이다. 제안하는 방법으로 시뮬레이션 한 결과가 측정 데이터와 매우 일치하는 것을 볼 수 있다.

2. 두 개의 전자기적으로 결합된 신호선

단일 신호선에서 진행한 과정을 두 개의 전자기적으로 결합된 신호선에 확장 적용하여 제안하는 방법의 타



(a) 윗면



(b) 제조된 단면

그림 7. 두 개의 전자기적으로 결합된 신호선의 구조 (a) 윗면 (b) 제조된 단면

Fig. 7. Structure of a coupled line. (a) Test layout (b) cross-section.

당성을 검증한다. 그림 7 (a)와 같이 폭 $40[\mu m]$, 길이 $17[mm]$, 두께 $20[\mu m]$ 의 두 개의 전자기적으로 결합된 신호선에, 폭 $200[\mu m]$ 의 더미(dummy)가 양 옆에 놓여있는 구조로 실제 패키지 구조의 치수는 그림 7 (b)와 같다.

$$l = 17[mm], w = 40.6[\mu m],$$

$$t = 19.9[\mu m], \sigma_{copper} = 5.813 \times 10^7 [S/m]$$

식 (1)을 이용하여 DC에서 저항을 계산하여 측정 데이터에서 추출한 저항과 비교해보면

$$R_{cal} = 0.145[\Omega] \neq R_{measured} = 0.521[\Omega]$$

과 같은 결과를 얻을 수 있다. l, w, t 는 고정된 값이기 때문에 이 차이는 전기전도율에 의해 생긴 것이다. 두 개의 전자기적으로 결합된 신호선은 단일 신호선과 같은 공정에서 제작되었지만 공정 편차 등에 의해 조금 다른 단면구조를 나타내게 되고 이에 의해 저항 값이 달라져 새로운 전기전도율을 구해야한다.

두 개의 전자기적으로 결합된 신호선의 측정 데이터로부터 단위 길이당 R, L, C를 추출하여 주파수에 따른 저항(R)을 비교해보면 그림 8과 같다. R11은 자기 저항(self resistance), R12는 커플링 저항(coupling resistance)을 의미한다. R11이 배선에 의한 저항을 의미하므로 R11의 데이터를 이용하여 전기전도율을 구한다. 단일 신호선에서와 같이 공진이 일어나기 전의 데이터를 이용하여 저항을 식 (5)로 모델링한다.

식 (5)를 이용하여 해석 주파수의 중간 값인 13GHz에서의 저항을 구하면 $R_{13GHz} = 16.4[\Omega]$ 이 되고 이

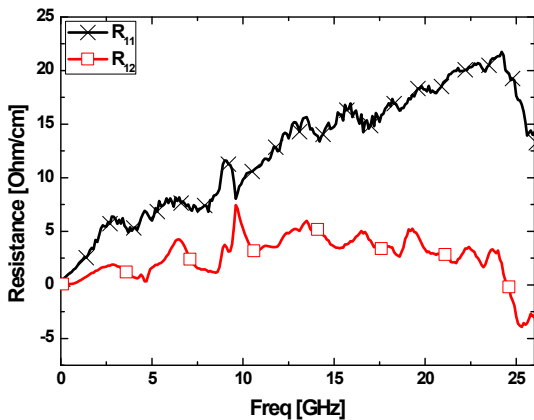
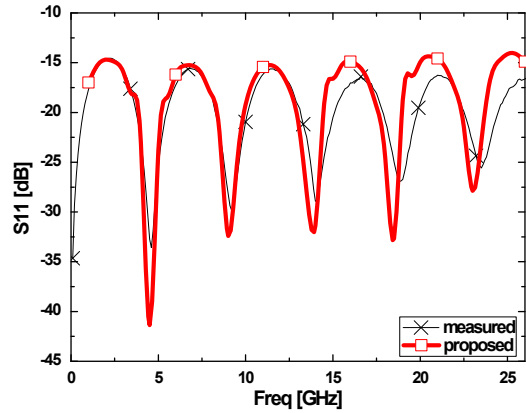


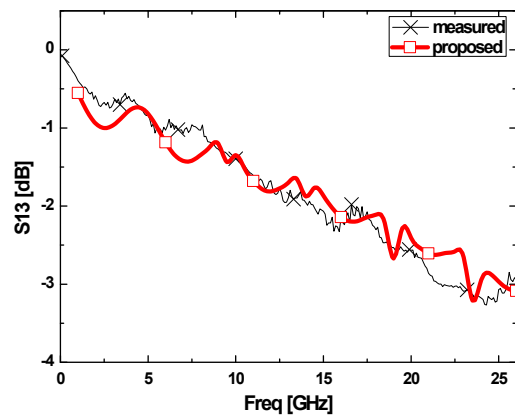
그림 8. 주파수에 따른 저항의 변화
Fig. 8. The variation of resistance by frequency.

때의 전기전도율을 구하면 $\sigma_{13GHz} = 1.3 \times 10^7 [S/m]$ 가 된다. 이 값을 배선의 재질인 구리의 전기전도율에 적용한다.

다음으로 유전체 손실 탄젠트를 구한다. 두 개의 전자기적으로 결합된 신호선에서는 S-파라미터로부터 컨덕턴스를 구하기가 매우 어렵기 때문에 단일 신호선에서 구한 유전체 손실 탄젠트를 이용한다. 측정 데이터와 장해석기 시뮬레이션의 차이는 전기전도율에 의한 차이가 우세하기 때문에 유전체 손실 탄젠트에 의한 영향은 무시할 수 있을 정도로 작다. 또한 단일 신호선과 두 개의 전자기적으로 결합된 신호선이 구조와 재질이 크게 차이나는 것이 아니기 때문에 단일 신호선에서 구한 유전체 손실 탄젠트를 사용해도 무방하다.



(a) S11



(b) S13

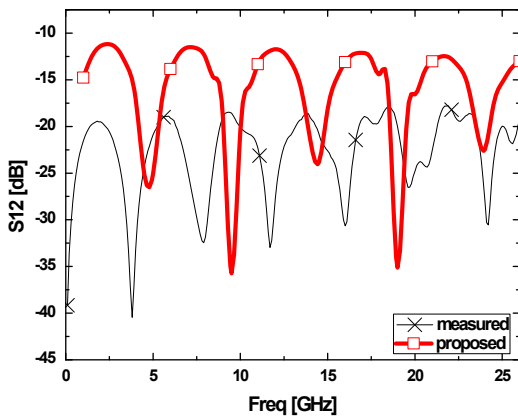
그림 9. 두 개의 전자기적으로 결합된 신호선에서 측정 데이터와 제안하는 방법을 이용하여 시뮬레이션 한 결과 비교 (a) S11 (b) S13

Fig. 9. Compare measured data to proposed method in a coupled line (a) S11 (b) S13.

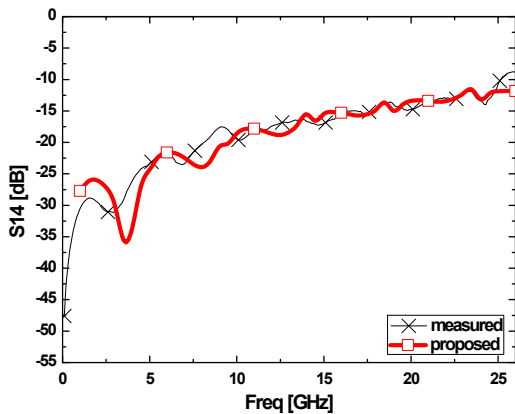
마지막으로 유효 유전상수를 구한다. 유전상수는 재료의 속성에 의해 결정되는 값으로 단일 신호선과 두 개의 전자기적으로 결합된 신호선은 같은 재료로 제작되었기 때문에 단일 신호선에서 구한 유효 유전상수를 사용할 수 있다.

그림 9와 그림 10은 제안하는 방법을 두 개의 전자기적으로 결합된 신호선에 적용한 결과 그래프이다. 그림 9에서 S11과 S13는 측정 데이터와 제안하는 방법으로 시뮬레이션 한 결과가 상당히 비슷한 것을 알 수 있다. 그러나 그림 10에서 S12는 커플링(coupling)에 의한 영향 때문에 상당한 오차를 보이고 있다. 이 차이는 시뮬레이션으로 구한 커플링 커패시터가 측정된 커플링 커패시터 보다 약 1.7배 정도 크기 때문이다.

커플링 값에서 위상오차는 중요하지 않기 때문에 S12



(a) S12



(b) S14

그림 10. 두 개의 전자기적으로 결합된 신호선에서 측정 데이터와 제안하는 방법을 이용하여 시뮬레이션 한 결과 비교 (a) S12 (b) S14

Fig. 10. Compare measured data to proposed method in a coupled line (a) S12 (b) S14.

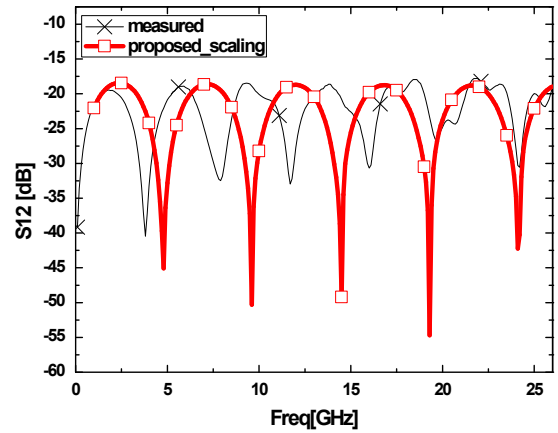


그림 11. 스케일링 팩터를 도입한 결과

Fig. 11. Result of using scaling factor.

의 크기의 차이를 줄이기 위해 스케일링 팩터 (scaling factor)를 도입했다. S12의 측정 데이터와 장해석기 시뮬레이션을 비교해보면 크기에서 거의 비슷한 차이를 나타내고 있다.

$$S12 [dB] = 20 \log \left(\frac{V_1^-}{V_2^+} \right) \quad (9)$$

식 (9)를 이용하여 dB값을 전압의 비로 바꾼 결과 장해석기에서 나온 전압이 측정된 데이터에서 나온 전압보다 약 0.39배 정도 크게 나왔다. 이 0.39를 다시 dB값으로 변환하면 8.23이 나오고 장해석기에서 추출한 S12를 8.23만큼 아래로 이동시키면 그림 11과 같이 크기가 일치하는 결과를 얻을 수 있다.

III. 신호 천이 특성을 통한 정확성 검증

전송선에서 시그널 integrity (signal integrity)를 고찰하기 위하여 측정된 S-파라미터와 장해석기에서 추출한 S-파라미터를 이용하여 신호 천이 특성을 비교하였다. 두 S-파라미터를 바로 적용할 수 있도록 HSPICE의 S-model을 사용하여 시뮬레이션 하였다. (시뮬레이션 조건: $V_{DD} = 1 [V]$, $t_r = 50 [ps]$, $t_f = 50 [ps]$, $R_S = 50 [\Omega]$, $Z_L = 0.1 [pF]$.)

1. 단일 신호선

그림 12는 단일 신호선의 등가회로를 나타낸 것이고 그림 13과 그림 14는 펄스 신호에 대한 신호 천이 특성을 나타낸 것이다. 길이가 짧은 배선(1.7cm)에서는 신호

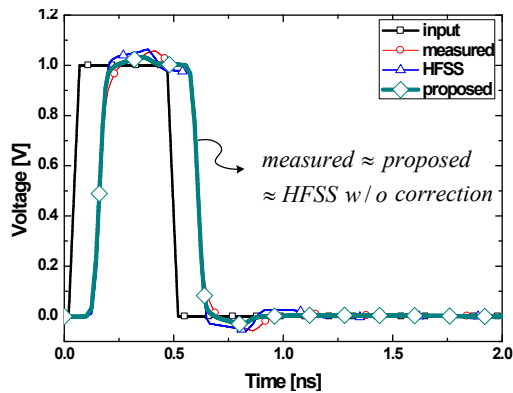
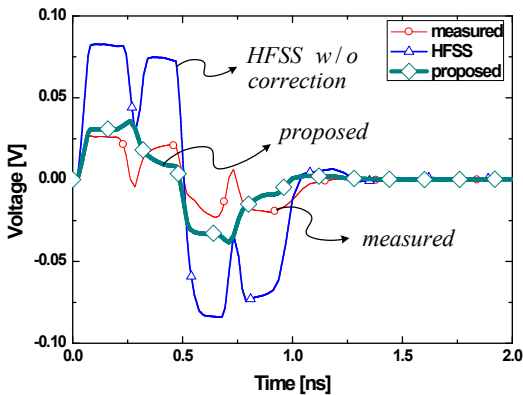
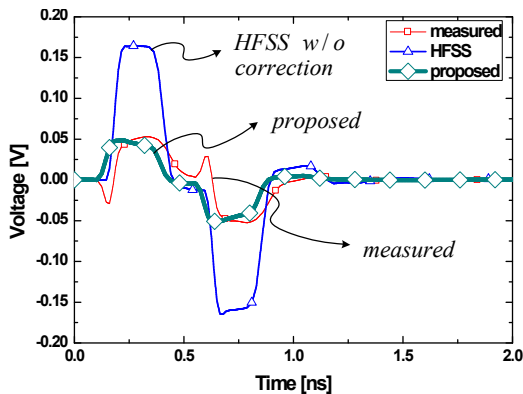


그림 17. 두 신호선의 신호 천이 (누화모드 : $\uparrow 0$)
 Fig. 17. Signal transient at a coupled line (crosstalk mode).



(a) 근단 누화



(b) 원단 누화

그림 18. 근단누화와 원단누화 (누화모드 : $\uparrow 0$)
 Fig. 18. Near end crosstalk and far end crosstalk.

IV. 결 론

실험적 고찰을 통해 정확하게 전송선의 특성을 예측할 수 있는 방법을 제안하였다. 여러 가지 제약으로 인해 장해석기의 전송선 해석은 상당한 오차가 발생할 수

밖에 없고 이 오차는 실험적 고찰을 통한 보정에 의해 줄일 수 있다. 특히, 제조상에서 발생하는 손실 성분, 주파수에 따른 손실 성분, 유효유전상수에 의한 영향 등을 장해석기에 적용할 수 있는 변수 형태로 변환하여 적용함으로써 상당한 신뢰성을 가지는 결과를 얻을 수 있다. 제안된 방법은 단일 신호선과 두 개의 전자기적으로 결합된 신호선의 S-파라미터와 응답특성을 통해 그 정확성을 검증 하였다. 본 논문에서 제시한 실험적 고찰을 통한 정확한 시그널 인테그리티 검증 방법은 고성능 집적 시스템 설계 시 유용하게 활용될 수 있다.

참 고 문 헌

- [1] "International technology roadmap for semiconductors," SIA, Rep., 2006.
- [2] R. R. Tummala, "SOP: What is it and why? A new microsystem-integration technology paradigm Moor's law for system integration of miniaturized convergent systems of the next decade," *IEEE Trans. Advanced Packaging*, vol. 27, no. 2, pp. 214-249, May. 2004.
- [3] V. Kripesh, S. W. Yoon, V. P. Ganesh, N. Khan, M. D. Rotaru, W. Fang, and M. K. Iyer, "Three-Dimensional System-in-Package Using Stacked Silicon Platform Technology," *IEEE Trans. Advanced Packaging*, vol. 28, no. 3, pp. 377-386, Aug. 2005.
- [4] A. J. Bhavnagarwala, A. Kapoor, and J. D. Meindl, "Generic models for interconnect delay across arbitrary wire-tree networks," in *Proc. IITC.*, pp. 129-131, 2000.
- [5] A. B. Kahng and S. Muddu, "An analytical delay model for RLC interconnects," *IEEE Trans. Computer-Aided Design*, vol. 16, no. 12, pp. 1507-1514, Dec. 1997.
- [6] Y. I. Ismail, E. G. Friedman, and J. L. Neves, "Equivalent Elmore delay for RLC trees," *IEEE Trans. Computer-Aided Design*, vol. 19, no. 1, pp. 83-97, Jan. 2000.
- [7] H. Kim and Y. Eo, "High-frequency-measurement-based circuit modeling and power/ground integrity evaluation of integrated circuit packages," *IEEE Trans. Advanced Packaging*, vol. 31, no. 4, pp. 910-918, Nov. 2008.
- [8] D. Kim and Y. Eo, "S-parameter-based time-domain signal transient and crosstalk noise characterizations of coupled transmission lines,"

- IEEE Trans. Advanced Packaging*, vol. 32, no. 1, pp. 152-163, Feb. 2009.
- [9] W. R. Eisenstadt and Y. Eo, "S-parameter-based IC interconnect transmission line characterization," *IEEE Trans. Comp., Hybrids, Manufact. Technol.*, vol. 15, no. 4, pp. 483-490, Aug. 1992.
- [10] H. T. Vo, C. Davidson, and F. G. Shi, "New effective dielectric constant model for ultra-high speed microstrip lines on multilayer dielectric substrates : effect of conductor-dielectric interphase," in *Proc. ECTC.*, pp.86-89, 2002.

 저 자 소 개



신 승 훈(학생회원)
 2009년 한양대학교 전자컴퓨터
 공학부 학사 졸업
 2011년 한양대학교 전자전기 제어
 계측공학과 석사 졸업
 <주관심분야 : 고속회로설계>



어 영 선(정회원)-교신저자
 한양대학교 전자컴퓨터공학과
 정교수