

플렉시블 전자회로(Flexible Electronics)내 회로 스위칭 동작에 의한 전력 분배망 노이즈 예측

김진국 (울산과학기술대학교)

I. 서론

플렉시블 디스플레이 (Flexible display), 넓게는 플렉시블 전자회로 (Flexible electronics) 기술에 관한 연구와 제품 개발이 최근 하나의 큰 흐름으로 자리 잡아 가고 있다. 플렉시블 전자회로는 유비쿼터스 시대의 소형화, 경량화 요구에 맞추어 디스플레이 또는 전자 기기 전체를 접거나 말 수 있도록 하는 기술이다. 이러한 기술이 개발되면 휴대폰, DMB, 전자책, 스포츠 용품, 시계 등 전자기기 들의 소형화·의류화·내장화가 이루어지게 되어 사람과 기기간의 경계가 허물어지고 진정한 유비쿼터스와 웨어러블 컴퓨팅 환경이 가능하게 된다.^[1-3] 이러한 플렉시블 디스플레이가 향후 그래핀 등을 이용한 새로운 전자소자 개발과 융합이 되면 진정한 플렉시블 전자기기의 탄생이 가능할 것이다.

본 논문에서는 플렉시블 전자회로의 소형·고집적 설계 환경에서 점점 더 문제가 될 전력 분배망의 노이즈를 효과적으로 예측하는 방법에 대해 서술한다.

II. 플렉시블 전자회로 (Flexible Electronics)의 개요

1. 플렉시블 디스플레이 (Flexible Display)

플렉시블 디스플레이는 현재 연구가 활발히 진행되고 있으며 많은 제품이 개발되며 새로운 시장을 형성하고 있다. 크게 전자 종이 (E-paper)를 이용하거나 LCD, OLED를 기반으로 한 제품들이 개발되고 있으며 시계, 휴대폰, 게임기 등 소형 어플리케이션을 시작으로 제품에 활발히 적용이 되고 있다.

2. 플렉시블 집적회로 (Flexible IC)

플렉시블 디스플레이에 더하여 기존에 Silicon 딱딱한 기판위에 제작되던 집적회로를 그래핀 등의 새로운 물질을 이용한 소자로 대체하여 플렉시블한 집적 회로 제작이 가능하도록 하는 연구 또한 전세계적으로 진행 중이다.

그래핀은 한겹의 탄소 원자막으로서 원자들이 6각형 벌집 평면 구조로 결합된 나노소자이다.^[4] 그래핀은 2004년 영국 맨체스터 대학의 안드레 가임 교수팀이 처음 분리에 성공한 이후로 소재로서 가능한 전기적, 물리적, 화학적 특성이 연구되면서 응용 범위가 무궁무진한 꿈의 소재로 불리우고 있다. 그래핀은 탄소 원자 하나 두께로서 매우 얇지만 강도가 매우 강하므로 늘리거나 구부려도 전기적 성질이 변하지 않으므로 플렉시블 터치 스크린 등 웨어러블 컴퓨터에 이용이 가능할 것으로 여겨지고 있다. 하지만 아직은 상용화가 이루어지려면 많은 기술적 연구가 필요한 상황이다.

3. 플렉시블 회로기판 (Flexible Printed Circuit, FPC)

플렉시블 회로기판은 편평한 구조와 작은 부피로 콤팩트 카메라나 휴대전화 등과 같은 소비자 기기에서 많이 이용되고 있다. 포토리쓰그래픽 기술의 발달로 플렉시블 기판 내 신호선의 폭과 간격은 점점 더 미세해지며 부품 실장밀도가 증가하고 있으며, 이로 인한 크로스톡 노이즈 및 그라운드 노이즈의 억제가 더욱 중요해지고 있다.^[5] 따라서 플렉시블 기판의 슬림화·미세배선화·다층화·고속화와 더불어 저코스트의 요구에 부응하도록 하는 노이즈 설계 기술이 필요하다.

플렉시블 디스플레이 및 플렉시블 집적 회로의 진화와 더

불어 고밀도 실장을 위한 슬림화 및 미세 배선 기판에 대한 요구는 더욱 높아질 것이며 이와 관련된 노이즈 설계 기술이 더욱 중요해진다고 할 수 있다.

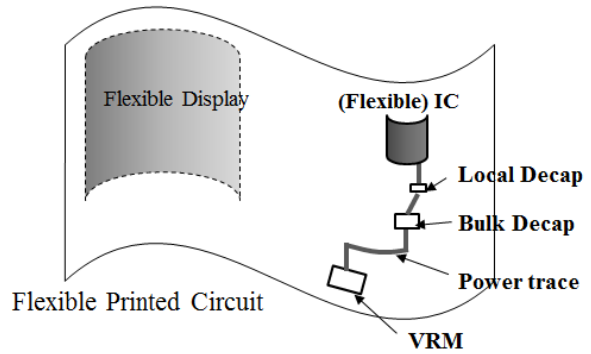
III. 플렉시블 전자회로 내 스위칭 전류에 의한 전력 분배망 노이즈 예측

현재 전자기기 내의 집적회로는 수 기가 헤르쯔에 이르는 고속 클럭 주파수로 동작하며 고성능화가 됨에 따라 동작속도는 더욱 증가하고 있다. 집적회로 내의 스위칭 동작에서 흐르는 전류는 전압공급 모듈로부터 전력분배망을 통하여 공급되는데 이 과정에서 전력 전압에 심각한 노이즈 전압이 발생할 수 있으며 이는 신호 충실성, 전력 전압 충실성, 또는 전자파 장애 (Electromagnetic compatibility, EMC)의 문제를 야기시키게 된다.^[6] 이러한 문제는 플렉시블 전자회로 시스템이 고성능, 초소형, 고집적화가 되면서 점점 더 심각해질 것이다.

전력전압에 전압 노이즈 리플이 발생하게 되면, 집적회로에 오동작이 발생할 수 있고 회로의 입출력 신호의 타이밍이 흔들려 신호의 지터가 발생할 수 있어 시스템의 성능을 크게 떨어뜨리게 된다.^[7] 따라서 전력 분배망의 설계시 중요한 설계 목표는 최대 전압 리플이 허용가능한 범위 내에 오도록 설계하는 것이고, 이를 위해 스위칭 전류에 발생하는 전력 분배망 리플 노이즈의 최대값을 설계시에 빠르게 예측하는 것이 매우 중요하다. 본 연구에서는 플렉시블 전자회로 내의 스위칭 전류에 의해 발생하는 전압 리플의 최대값을 빠르게 구할 수 있는 수식을 이용하여 노이즈를 예측하고 검증한다. 이 과정에서 특정 스위칭 전류를 주되게 공급하는 디커플링 커패시터 (decoupling capacitor)를 구분해주는 기준 부등식을 제안한다. 그리고 유도된 노이즈 예측식을 플렉시블 전자회로 와 구조 및 스케일이 유사한 상용 컨슈머 디바이스를 실제 동작시켜서 측정하고 검증한다.

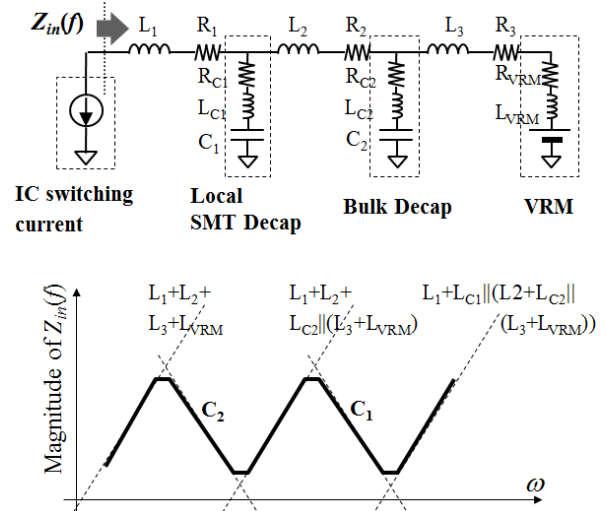
1. 플렉시블 전자회로 시스템 내 전력분배망 모델

현재 소형 컴팩트 컨슈머 전자기기 내에 집적회로를 위한 전력 분배망은 층 수를 줄이고 가격을 줄이며 유연성 및 밀도를 높게 하기 위하여, 평판 구조가 아닌 트레이스 (trace) 형태를 주로 가지게 된다. 플렉시블 전자회로 시스템에서는 더욱더 고밀도 초소형 설계가 요구되므로 집적회로를 위한 전력 분배망은 <그림 1> 과 같이 현재 소형 전자기기에서 많이 이용되는 트레이스 구조를 흔히 가지게 될 전망이다.



<그림 1> 플렉시블 전자회로 시스템 내 집적회로를 위한 트레이스 구조의 전력 분배망과 여러 디커플링 커패시터 (Decoupling capacitor)

이때 회로의 스위칭 동작에 필요한 전하를 여러 주파수 대역에서 폭넓게 공급하기 위하여 계층적인 전하 공급을 할 수 있도록 벌크 커패시터 (bulk capacitor)와 로컬 커패시터 (local capacitor) 등 단계별 디커플링 커패시터가 이용될 전망이다. 소형 고밀도 휴대기기에서는 각 디커플링 커패시터 사이 파워 트레이스의 길이가 스위칭 전류의 파장에 비해 충분히 작으므로 전력 분배망은 간단히 트레이스의 인덕턴스 및 저항 성분과 디커플링 커패시터의 커패시턴스, 등가직렬 저항 (Equivalent series resistance, ESR), 등가직렬인덕턴스 (Equivalent series inductance, ESL)로 <그림 2>와 같이 회로적으로 모델링될 수 있다. 전력 분배망의 끝부분은 최종 전하 공급원인 DC-DC buck converter와 같은 voltage regulator module(VRM)에 연결이 되어 있고, 이는 이상적 전원과 매우 큰 인덕터로서 모델링할 수 있다. 로컬 커패시터는 스위칭 회로와 거리가 가깝지만 벌크 커패시터보다 작은 축전 용량을 가지게 되고, 그 커패시턴스의 크기 비는 전력 분



<그림 2> 전력분배망의 L-C 캐스캐이드 회로 모델과 스위칭 전류원에서 바라본 전력분배망의 주파수에 따른 임피던스 커브

배망의 임피던스를 넓은 주파수 범위에서 낮춰 주기 위해서 통상 10배 이상으로 크게 차이가 난다. 따라서 스위칭 전류원 부분에서 전력 분배망의 임피던스를 관측하게 되면 <그림 2>의 임피던스 커브와 같이 각 커패시터와 인덕턴스 공진에 의한 pole과 zero 주파수가 충분히 분리되어 나타나서 주파수별로 각 커패시터의 역할이 단계적으로 나누어 보이게 된다.

2. 전력 분배망 노이즈 리플의 최대값

삼각파 임펄스 모양의 스위칭 전류에 의해 발생하는 전압 리플 노이즈의 최대값을 스위칭 전류의 라이징 타임 (rising time)에 따라 영역별로 나누어 간단히 계산하는 수식들이 레퍼런스 [8]에 최근 유도되었다. 전압 리플 노이즈를 계산하는 과정을 요약하면 다음과 같다. 우선 전압 노이즈의 수식이 완결한 closed-form 형태의 수식으로 유도될 수 있는지를 확인하기 위한 과정이 필요하다. 만약 로컬 커패시터와 벌크 커패시터의 커패시턴스의 비가 아래 수식의 조건을 만족하면, 전력 분배망의 모든 전류와 전압은 2차 미분 방정식의 closed-form의 해로 유도될 수 있다.

$$\frac{C_2}{C_1} > 10 \sqrt{1 + \frac{(L_{C2} + L_3 + L_{VRM})}{(R_{C2} + R_3 + R_{VRM})^2} \frac{1}{C_2}} \quad (1)$$

여기서 각 notation은 <그림 2>에 나타나 있는 회로 소자값을 나타낸다. 전력 분배망 설계시 임피던스를 넓은 주파수 범위에서 고루 낮춰 주기 위해서 로컬 커패시터와 벌크 커패시터의 커패시턴스의 비가 매우 크므로 조건 (1)은 통상 만족된다.

다음으로, 피크 값이 I_{peak} 이고 rising/falling time이 T_r 로 주어진 스위칭 전류에 대해 어떠한 디커플링 커패시터가 주된 전하 공급원인지 아니면 역할이 무시되는지 판별을 해야 한다. 첫 번째 예로 스위칭 전류의 rising time (T_r)이 로컬 디커플링 커패시터 C_1 에서 발생하는 공진 주기 (T_{p1}) 보다 훨씬 작아서 아래의 조건이 만족되는 경우에는,

$$\frac{T_r}{T_{p1}} < 0.063 \quad (2)$$

$$\text{여기서 } T_{p1} = 2\pi \sqrt{(L_{C1} + L_2 + (L_{C2} \parallel (L_3 + L_{VRM})))C_1} \quad ,$$

이 스위칭 전류의 전하는 로컬 디커플링 커패시터 C_1 에 의해 주로 공급 받게 된다. 즉, 로컬 커패시터 이후의 전력분배

망은 상대적으로 응답속도가 느려 빠른 스위칭 전류를 그 순간에 거의 공급하지 못하게 된다. 이러한 전류 공급 상황을 <그림 3 (a)>에 Criterion1으로 명명하여 나타내었다. 이 경우 스위칭 전류에 의해 발생하는 전력분배망의 전압 리플 노이즈의 최대값은 $(L_3 + L_{VRM}) \gg L_{C2}$ 와 $(L_2 + L_{C2}) \gg L_{C1}$ 의 조건이 성립되는 경우에,

$$-v_{max} \approx \max \left(I_{peak} \left(R_1 + R_{C1} + \frac{1}{T_r} (L_1 + L_{C1}) + \frac{T_r}{2C_1} \right), \frac{I_{peak} T_r}{C_1} \right) \quad (3)$$

와 같은 수식으로 간단히 유도 된다. 위 $(L_3 + L_{VRM}) \gg L_{C2}$ 및 $(L_2 + L_{C2}) \gg L_{C1}$ 의 조건들 또한 전력 분배망 임피던스를 줄이기 위해 디커플링 커패시터를 사용하기 때문에 통상적으로 만족되는 조건이다.

한편, 이와 반대로 스위칭 전류의 rising time T_r 이 C_1 에 의한 공진 주기보다 충분히 커서 아래의 조건이 만족 되면,

$$\frac{T_r}{T_{p1}} > 6.4 \quad (4)$$

로컬 디커플링 커패시터 C_1 연결 가지 (branch)의 역할은 무시가 되고 스위칭 전류는 C_1 커패시터 연결 가지 이후의 전력 분배망에 의해 주로 공급이 된다.

일단 C_1 커패시터 연결 가지가 무시가 되면, 그 다음으로 벌크 커패시터 C_2 가 전류를 주되게 공급할지, 아니면 역시 또 무시가 될지를 판별하기 위해 앞과 유사한 판별과정을 다시 거치게 된다. 즉, 식 (2)와 (4)에서 T_{p1} 을 C_2 에 의한 공진 주기 (T_{p2})로 대체하여 T_r 과 다시 비교한다. 여기서 T_{p2} 는 아래 식으로 계산되어 진다.

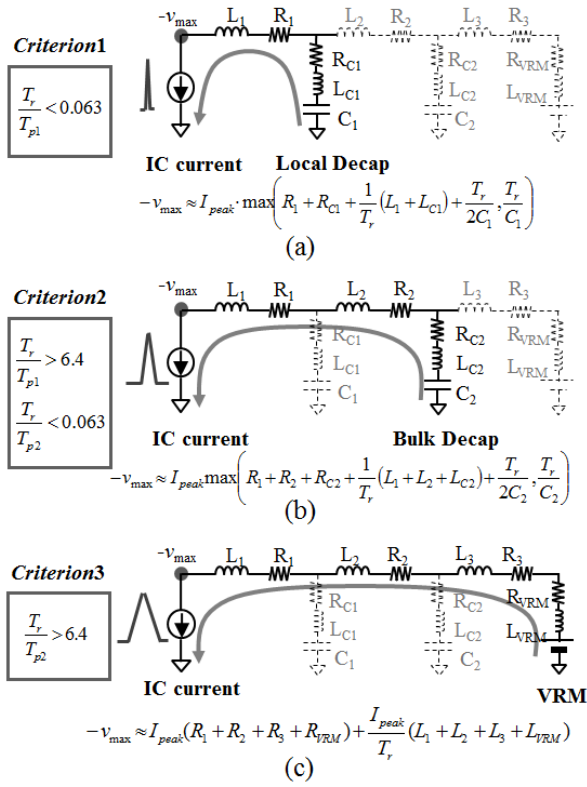
$$T_{p2} = 2\pi \sqrt{(L_{C2} + L_3 + L_{VRM})C_2} \quad (5)$$

두 번째 경우로서, 주어진 스위칭 전류에 대해 C_1 커패시터는 무시되지만 C_2 가 주된 전류 공급원으로 작용하게 되는 경우는 <그림 3 (b)>에 나타내었고 Criterion2으로 명명하였다. 이 경우 전력분배망의 전압 리플 노이즈의 최대값은

$$-v_{max} \approx \max \left(\frac{I_{peak} \left(R_1 + R_2 + R_{C2} + \frac{1}{T_r} (L_1 + L_2 + L_{C2}) + \frac{T_r}{2C_2} \right)}{C_2}, \frac{I_{peak} T_r}{C_2} \right) \quad (6)$$

의 식으로 계산될 수 있다.

마지막으로, 주어진 스위칭 전류에 대해 C_1 커패시터와 C_2



〈그림 3〉 전력분배망 노이즈 리플 최대값의 수식 요약. (a) 스위칭 전류가 로컬 커패시터로부터 주로 공급되는 경우, Criterion 1, (b) 벌크 커패시터로부터 주로 공급되는 경우, Criterion2, (c) DC 공급 모듈로부터 공급되는 경우, Criterion 3.

커패시터의 역할이 모두 무시가 되는 경우에는 스위칭 전류가 매우 느리게 흐르는 경우로서, 주로 VRM으로부터 직접 공급이 되고, 이를 〈그림 3 (c)〉에 Criterion3으로 명명하였다. 이 경우 전력분배망의 전압 리플 노이즈의 최대값은

$$-v_{max} \approx I_{peak} \left((R_1 + R_2 + R_3 + R_{VRM}) + \frac{1}{T_r} (L_1 + L_2 + L_3 + L_{VRM}) \right) \quad (7)$$

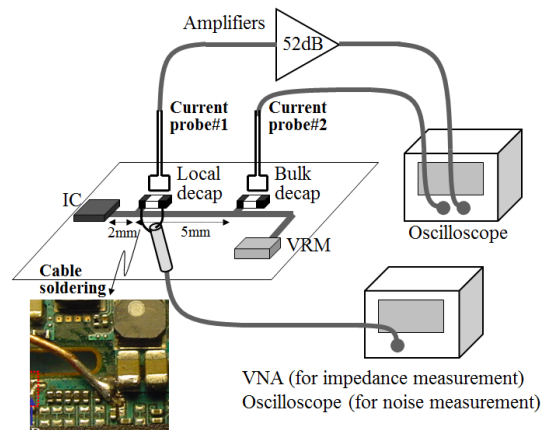
으로 계산된다.

요약하면, 세 개의 전압 노이즈 최대값의 표현식 (3), (6), (7) 은 스위칭 전류의 rising time의 카테고리에 따라 주어지는 closed-form 표현식들이 되며, 이 과정에서 어떤 커패시터가 스위칭 전류를 주로 공급하게 되는지도 알 수 있다. 한편, 스위칭 전류의 rising time이 〈그림 3〉의 세 영역에서 어느 경우에도 해당이 되지 않아 동시에 두 개 이상의 커패시터나 VRM으로부터 스위칭 전류가 나누어 공급되는 경우에도, 전류가 하나의 커패시터나 VRM에 의해 모두 공급된다고 가정하여 노이즈를 계산하면 최악의 위스트 노이즈의 범주를 예측할 수가 있다.

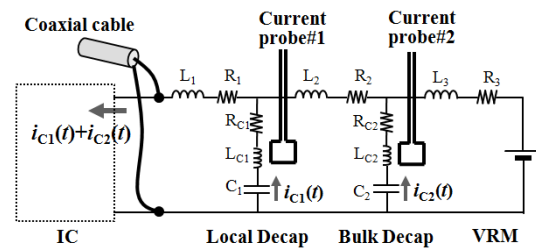
IV. 동작하는 휴대용 소비자 전자기기를 이용한 측정 및 검증

이 장에서는 앞 Ⅲ장에서 유도된 전력 분배망 노이즈 수식을 실제로 동작하는 휴대용 전자기기에서 측정하여 검증한다. 플렉시블 전자기기에서 직접 측정을 해야 하나, 실제로 동작하는 플렉시블 집적 회로 및 기판의 제작이 용이하지 않아 유사한 스케일과 밀도를 가진 휴대용 전자기기를 기반으로 하여 측정 검증을 하였다. 여기서 사용된 측정 방법과 원리는 플렉시블 전자기기에 그대로 적용 가능할 것으로 예상된다.

전체적인 측정 검증 과정은 다음과 같다. 먼저 임피던스 측정을 통해서 전력분배망을 전기적으로 모델링 한다. 그리고 집적회로의 스위칭 전류를 측정하기 위해 로컬 커패시터와 벌크 커패시터에 흐르는 전류의 시간축 파형 정보를 전류 프로브로 직접 측정한다. 이 측정된 전류 정보와 전력분배망 모델로부터 식 (3)과 (6)을 이용하여 전압 노이즈의 최대값을 계산하고, 마지막으로 실제 전압 노이즈 파형을 측정하여 계산된 값과 비교하여 검증한다. 측정 셋업은 〈그림 4 (a)〉와 같고, 측정 셋업의 회로 개념도는 〈그림 4 (b)〉에 나타내었다.



(a)



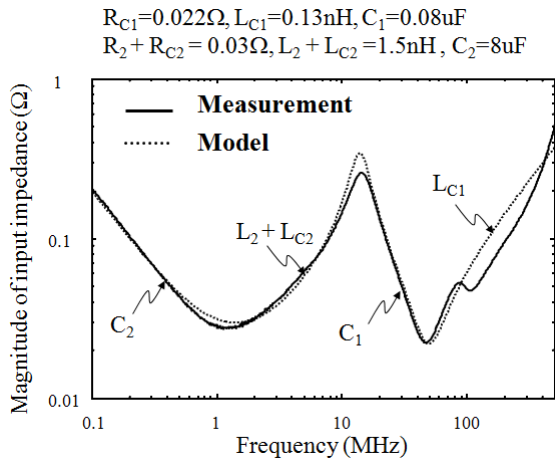
(b)

〈그림 4〉 (a) 실제 동작하는 휴대용 기기에서 집적회로 스위칭에 의해 커패시터에 흐르는 전류, 전력 분배망 임피던스, 전력 분배망의 노이즈파형을 측정하는 셋업 (b) 측정셋업의 회로 개념도

1. 임피던스 측정을 통한 전력 분배망 모델링

임피던스는 Vector Network Analyzer (VNA)를 이용하여 S-parameter 측정으로부터 추출한다. S 파라미터 측정을 위한 포트는 <그림 4 (a)>에서와 같이 semi-rigid cable의 내부 도체와 외부 도체를 로컬 디커플링 커패시터의 전력 단과 그라운드 단에 각각 미세한 soldering으로 연결하였다. 측정에 사용된 휴대기기는 향후 사용될 플렉시블 전자기에 상응하는 높은 밀도와 작은 스케일로 구성되어 있으며, 집적회로와 로컬 커패시터를 연결하는 전력선의 길이는 2mm에 너비는 200마이크로 미터에 불과하다.

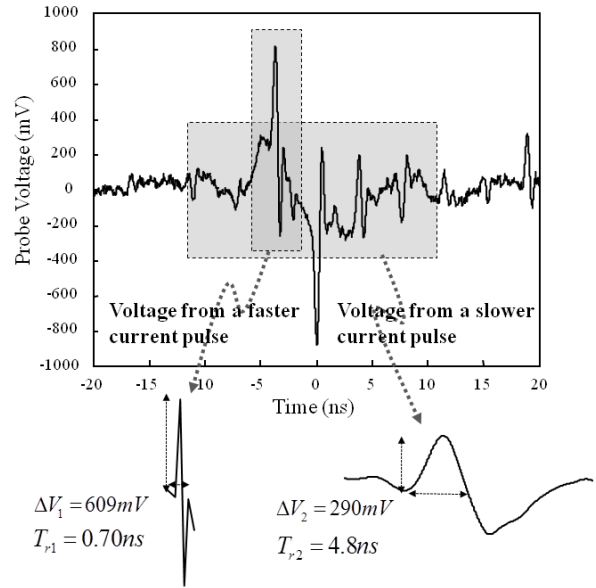
측정된 임피던스 그래프에 전력 분배망 모델의 임피던스 그래프를 피팅하여 추출한 전력 분배망의 모델 값과 그래프가 <그림 5>에 나타나 있다. 이렇게 추출된 전력분배망의 전기적 모델링을 전압 노이즈 리플 계산에 이용하였다.



<그림 5> 측정된 전력 분배망의 임피던스와 모델링된 임피던스의 비교

2. 디커플링 커패시터에 흐르는 전류 측정

로컬 커패시터와 벌크 커패시터에 흐르는 전류를 두 가지 종류의 전류 프로브를 제작하여 측정하였다. 로컬 디커플링 커패시터 전류를 측정하기 위해서 루프 사이즈가 불과 7×5 mil인 자기장 루프 프로브를 플렉시블 기판 (flexible printed circuit board) 공정을 이용하여 측정 해상도가 매우 높도록 제작하였다^[9]. 한편, 벌크 디커플링 커패시터의 전류를 측정하기 위해서는 크기는 좀 더 크지만 보다 저주파 전류까지 측정하기 위해 자성체를 루프 안에 삽입하여 상호 인덕턴스를 크게 높인 전류 프로브를 이용하였다^[10]. 두 종류의 전류 프로브의 특성은 VNA를 이용하여 상호 인덕턴스 값을 추출하여 측정시 Calibration할 수 있다. 커패시터에 흐르는 전류는 프로브와의 상호 인덕턴스에 의해



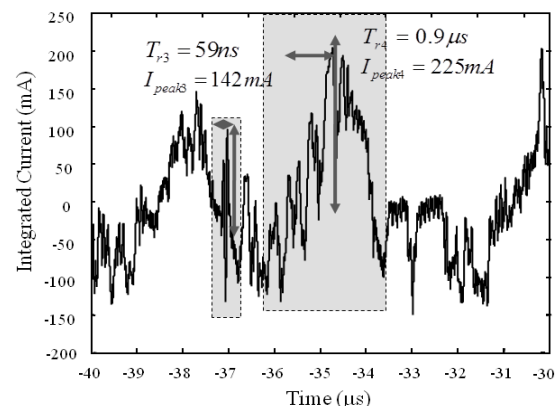
<그림 6> 로컬 커패시터 전류를 측정하는 전류 프로브에 유도된 전압파형

$$v_{probe}(t) = Gain \cdot M \frac{di(t)}{dt} \quad (8)$$

로 계산되는 전압을 전류 프로브에 유도시키게 되며, 그 유도된 전압파형으로부터 전류의 피크값과 rising time등을 알아낼 수가 있다.

<그림 6>에 로컬 커패시터 전류 프로브에 유도된 전압 파형이 나타나 있다. 전압 파형의 피크값과 그 폭으로부터 삼각파 스위칭 전류의 피크값과 rising time을 계산해 낼 수 있다. 이러한 유도 전압 파형의 형태로부터 로컬 커패시터에는 <그림 6> 아래 부분에 나타낸 두 가지 종류의 전류 성분이 있는 것을 알아 낼 수 있다.

하지만 벌크 커패시터 전류 프로브에 유도되는 전압은 저주파 전류의 미분형태로부터 유도되기 때문에 그 피크 값이 측정 노이즈에 비해 크지 않아 바로 전류 파형을 직접 인지해



<그림 7> 벌크 커패시터 프로브에 유도된 전압파형을 적분하여 얻어낸 벌크 커패시터 전류 파형

내기가 힘들다. 따라서 식 (8)의 관계로부터 유도 전압을 적분하여 전류를 계산하게 되면 고주파 노이즈 성분이 상대적으로 필터링이 되어 <그림 7>과 같은 전류 파형이 직접 얻어지게 된다. 이 파형으로부터 벌크 디커플링 커패시터에 또한 <그림 7>에 표시한 두 가지 전류 성분이 주되게 존재하는 것을 확인할 수 있다.

3. 전력분배망 전압 노이즈의 계산과 측정

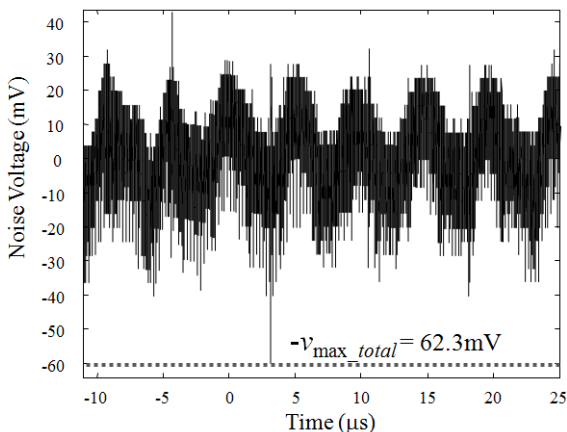
측정된 각 전류 성분의 rising time으로 판별식 (2)와 (4)를 계산해보면 각각 측정된 전류 성분은 실제 해당 커패시터가 주되게 공급하는 전류 성분임을 확인할 수 있다. 따라서 측정된 로컬 커패시터와 벌크 커패시터에 흐르는 각 전류 성분에 의해 발생하는 전압 노이즈 리플을 식 (3)과 (6)을 이용하여 성분별로 계산하여 보면 <표 1>과 같고, 따라서 네가지 전류 성분에 의해 발생하는 전력 분배 전압의 워스트 노이즈 최대 총합은 아래와 같이 계산된다.

$$-v_{\max_total} = 13.6 + 16.4 + 8.4 + 25.3 \approx 64mV \quad (9)$$

전압 노이즈 리플을 <그림 4 (a)>의 측정 셋업에서 soldering 된 semi-rigid 케이블을 통하여 오실로스코프로 직접 측정하면 <그림 8>과 같은 노이즈 파형이 얻어진다. 여기서 노이즈의 크기만을 확인하기 위해 전력 전압의 DC 레벨은 discrete

<표 1> 로컬 커패시터와 벌크 커패시터에서 측정된 전류성분과 이로부터 계산된 전압 노이즈 성분

	ic1(t)		ic2(t)	
Tr	0.7ns	4.8ns	59ns	0.9μs
Ipeak	64mA	208mA	142mA	225mA
-Vmax	13.6mV	16.4mV	8.4mV	25.3mV



<그림 8> 로컬 커패시터 양단에 연결된 케이블에서 측정된 전력분배 전압에의 노이즈 파형

signal processing (DSP) 필터를 이용하여 수치적으로 제거하였다. 충분히 긴 시간 동안 기기를 동작시켜 워스트 노이즈를 관찰한 결과 62.3mV 가 측정되었으며 이는 (9)에서 계산된 값과 매우 유사함을 알 수 있다.

V. 향후 연구 및 결론

본 논문에서는 플렉시블 전자기기의 소형·고집적 설계 환경에서 스위칭 전류에 의해 발생하는 전력 전압 노이즈 리플의 최대값을 빠르게 구할 수 있는 수식을 제안하였다. 이 과정에서 특정 스위칭 전류를 주되게 공급하는 디커플링 커패시터 (decoupling capacitor)를 쉽게 구분해주는 식 또한 제안하였다. 제안된 노이즈 예측식을 플렉시블 전자회로와 구조 및 스케일이 유사한 컨슈머 디바이스를 실제 동작시켜서 측정하고 검증하였다.

제안된 노이즈 예측 식은 매우 간단한 수식 형태로 나타나므로, 이를 역으로 이용하면 전력분배망의 최대 노이즈 값을 허용 범위 이내로 보장할 수 있는 설계 가이드 및 정밀한 설계 타깃 임피던스를 유도할 수 있을 것이다. 이는 전력 분배망 설계 시 현장에서 많이 이용되고 있는 타깃 임피던스의 개념을 크게 업그레이드 시킬 것으로 기대된다.

참고문헌

- [1] 이진호 외, "플렉시블 디스플레이", 전자통신동향분석, 제 20권 제 6호, 2005. 12.
- [2] 전황수 외, "플렉시블 디스플레이 기술 및 개발 동향", 제 23권 제 5호, 2008. 10.
- [3] 손용기 외, "웨어러블 컴퓨터 기술 및 개발 동향", 전자통신동향분석, 제 23권 제 5호, 2008. 10.
- [4] A. K. Geim, and K. S. Novoselov, "The rise of graphene", Nat. Mater., Vol.6, No.3, pp.183-191, Mar., 2007.
- [5] M. Ota, et. al, "Electromagnetic interference from printed circuit boards connected by flexible printed circuit board", in Proc. of Asia-Pacific Symposium on Electromagnetic Compatibility, May, 2008.
- [6] M. Swaminathan, et. al, "Power distribution networks for system-on-package: status and challenges", IEEE Trans. on Advanced Packaging, Vol.27, pp.286-300, May, 2004.
- [7] M. Saint-Laurent, et. al, "Impact of power-supply noise on timing in high-frequency microprocessors", IEEE Trans. on Advanced Packaging, Vol.27, No.1, Feb., 2004.
- [8] J. Kim, et. al, "Closed-form expressions for the

maximum transient noise voltage caused by an IC switching current on a power distribution network”, to be published in IEEE Trans. on Electromagnetic Compatibility.

- [9] J. Kim, et. al, “Improved target impedance and IC transient current measurement for power distribution network design”, in Proc. of IEEE International Symposium on Electromagnetic Compatibility, Jul., 2010.
- [10] L. Li, et. al, “Measurement of multiple switching current components through a bulk decoupling capacitor using a lab-made low-cost current probe”, in Proc. of Proc. of IEEE International Symposium on Electromagnetic Compatibility, Aug., 2011.



김진국

2000년 2월 KAIST (학사).
2002년 2월 KAIST (석사).
2006년 8월 KAIST (박사).
2006년 7월~2008년 12월 삼성전자 책임연구원.
2009년 1월~2011년 7월 Missouri University of Science and Technology 포닥 연구원.
2011년 8월~현재 울산과학기술대학교 조교수.
<관심분야> 집적회로 및 전자기파 융합연구, 시스템내 / 시스템간 RF 간섭, 무선전력전송