

직접전력변환 방식을 이용한 능동 클램프 AC-DC 컨버터

조용원¹, 권봉환[†]

Active-Clamp AC-DC Converter with Direct Power Conversion

Yong-Won Cho¹, and Bong-Hwan Kwon[†]

Abstract - This paper proposes an active-clamp ac-dc converter with direct power conversion that has a simple structure and achieves high efficiency. The proposed converter is derived by integrating the step-down ac chopper and the output-voltage doubler. The proposed converter provides direct ac-dc conversion and dc output voltage without using any full-bridge diode rectifier. The step-down ac chopper using an active-clamp mechanism serves to clamp the voltage spike across the main switches and provides zero-voltage turn-on switching. The resonant-current path formed by the leakage inductance of the transformer and the resonant capacitor of the output-voltage doubler achieves the zero-current turn-off switching of the output diodes. The operation principle of the converter is analyzed and verified. A 500W prototype is implemented to show the performance of the proposed converter. The prototype provides maximum efficiency of 95.1% at the full load.

Keywords: active-clamp circuit, zero-voltage switching, zero-current switching

1. 서 론

최근 회로가 간단하고 저비용, 고효율인 ac-dc 컨버터에 대한 많은 연구가 진행되고 있다. 기존의 ac-dc 컨버터는 브릿지 다이오드를 사용한 전파정류기와 직류 링크 커패시터, 고주파 dc-dc 컨버터로 이루어져 있다. 이러한 컨버터는 입력 전류에 많은 고조파 성분이 포함되어 낮은 역률을 가진다. 이 문제를 해결하기 위해 역률 개선회로(PFC)가 요구된다. PFC 회로가 사용된 컨버터는 two-stage PFC 컨버터와 single-stage PFC 컨버터로 분류할 수 있다. two-stage PFC 컨버터는 single-stage PFC 컨버터보다 성능이 더 좋은 반면, 회로가 복잡하고 비용이 많이 드는 단점이 있다. single-stage PFC 컨버터^{[1]-[8]}는 two-stage PFC 컨버터의 PFC 단과 dc-dc 컨버터단의 스위치를 공유함으로써 간단한 구조를 가진다. 대부분의 single-stage PFC 컨버터는 정격 전력에 따라 플라이백 컨버터^{[6]-[8]} 또는 포워드 컨버터, 하프 브릿지 컨버터, 풀 브릿지 컨버터를 사용하여 간단

한 구조와 가격 경쟁력을 가진다^{[1]-[5]}. 그러나, 이러한 컨버터는 하드 스위칭을 하기 때문에 스위칭 손실이 크고, 효율이 낮다. 이를 개선하기 위해 single-stage 공진형 ac-dc 컨버터^{[9]-[11]}가 많이 연구되고 있다. single-stage 공진형 ac-dc 컨버터는 소프트 스위칭을 함으로써 스위칭 손실이 감소되는 장점이 있다.

일반적인 ac-dc 컨버터는 정류 및 역률개선, dc-dc 전력 변환 이렇게 3번의 전력 변환 과정을 거친다. 따라서 많은 수동 소자들이 사용되므로 도통 손실이 크다는 단점이 있다. 또한 하프 브릿지 또는 풀 브릿지 컨버터^[12, 13]를 사용한 고전력용 ac-dc converter는 역률개선회로와 많은 스위치의 사용으로 회로가 복잡하다.

본 논문에서는 이러한 문제를 해결하기 위해 별도의 정류 및 역률개선회로 없이 직접전력변환을 하는 새로운 구조의 능동 클램프 ac-dc 컨버터를 제안한다. 제안된 컨버터는 변압기 1차측에 강압형 ac 초퍼^[14, 15]와 2차측에 배전압 회로로 구성된다. 강압형 ac 초퍼를 사용하여 별도의 역률개선회로 없이 직접전력변환을 함으로써 높은 역률과 일정한 출력 전압을 얻고, 모든 스위치를 영 전압 스위칭(ZVS) 턴 온 시킨다. 게다가, 출력단의 배전압 회로와 변압기의 누설 인덕턴스에 의해 직렬공진회로가 형성되어 출력단의 정류 다이오드를 영 전류 스위칭(ZCS) 턴 오프 시킨다^{[16]-[20]}. 즉, 소프트 스위칭 기법을 사용하여 제안된 컨버터는 스위칭 손실을 최소

Paper number: TKPE-2012-17-3-6 ISSN: 1229-2214

[†] Corresponding Author : bhkwon@postech.ac.kr, Division of Electrical Eng., Pohang Univ. of science and technology
Tel: +82-54-279-2219

¹ Div. of Electrical Eng., Pohang Univ. of science and technology

Manuscript received Jan. 5, 2012; accepted Mar. 16, 2012

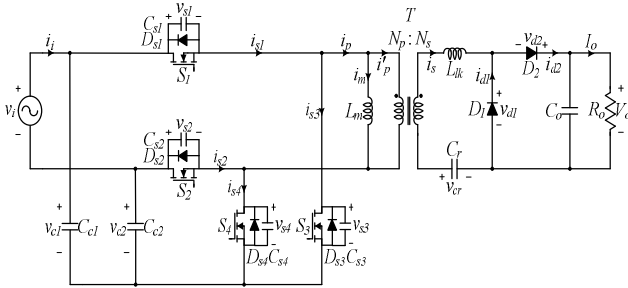


Fig. 1 Proposed active-clamp ac-dc converter

화 한다. 500W 시제품의 제작 및 실험을 통하여 회로의 특성 및 성능을 검증한다.

2. 제안된 컨버터의 동작 원리

그림 1은 본 논문에서 제안된 직접전력변환 방식을 사용한 능동 클램프 ac-dc 컨버터를 나타낸다. 제안된 컨버터는 강압형 ac 초퍼와 배전압 회로로 구성된다. 강압형 ac 초퍼 회로는 클램프 커패시터 C_{c1} , C_{c2} 와 스위치 S_1 , S_2 , S_3 , S_4 로 구성된다. 이 시스템의 입력 전압은 다음과 같다.

$$v_i = V_m \sin(\omega_L t) \quad (1)$$

여기서 V_m 은 입력 전압의 최대값이며, ω_L 은 입력 전압의 각주파수이다. $v_i > 0$ 인 구간에서 스위치 S_2 는 턴 온 상태를 유지하며 스위치 S_1 는 턴 오프 상태를 유지한다. 그리고 스위치 S_3 와 S_4 는 PWM 게이트 신호에 의해 데드타임을 가지고 상보적으로 스위칭 한다. 이 때 듀티비는 메인 스위치 S_2 의 듀티비이다. 따라서, 제안된 회로에서 변압기 1차측의 강압형 ac 초퍼회로는 C_{c1} 과 C_{c2} , S_1 , S_2 로 구성된 능동 클램프 회로의 기능을 한다. 반대로, $v_i < 0$ 인 구간에서는 스위치 S_1 은 턴 온 상태를 유지하며, S_2 는 턴 오프 상태를 유지한다. 그리고 스위치 S_3 와 S_4 는 PWM 게이트 신호에 의해 데드타임을 가지고 상보적으로 스위칭 한다. 이 때 듀티비는 메인 스위치 S_1 의 듀티비이다. 이 구간에서 강압형 ac 초퍼는 C_{c1} 과 C_{c2} , S_1 , S_2 가 능동 클램프 회로로써의 기능을 한다. 제안된 컨버터에서의 배전압 회로는 정류 다이오드 D_1 , D_2 와 공진 커패시터 C_r 로 구성된다. 배전압 회로는 변압기의 누설 인덕턴스 L_{lk} 와 C_r 에 의해 직렬공진회로를 형성한다. 이 직렬공진회로에 의해 정류다이오드는 ZCS 턴 오프를 하게 된다.

$v_i > 0$ 일 때, 정상상태에서 제안된 컨버터는 하나의 스위칭 주기 T_s 동안에 8가지 모드로 동작한다. 입력 측과 출력 측의 동작모드와 이론적 파형은 그림 2와 3, 4에서 보여 준다. *Mode 1* 이전 구간에서 변압기 1차측 전류 i_p 는 음의 방향으로 흐르고 있으며, 2차측 전류는 0이다.

Mode 1 [t_0 , t_1]: t_0 에서 스위치 S_3 는 턴 오프 한다. S_1

과 D_1 , D_2 는 턴 오프 상태이다. 음의 방향으로 흐르고 있는 i_p 는 그림 2에서와 같이 S_1 의 기생커패시터 C_{s1} 을 방전 시키고, S_3 의 기생커패시터 C_{s3} 를 충전시킨다. 이 때, C_{s1} 과 C_{s3} 는 작은 값을 가지므로 이 모드의 구간은 무시할 정도로 매우 짧다. 따라서, *Mode 1*에서 i_m 과 i_p 는 일정한 값을 가진다.

Mode 2 [t_1 , t_2]: t_1 에서 S_1 의 양단 전압 v_{s1} 은 0이 되고, D_{s1} 은 도통된다. t_1 이후에 S_1 은 턴 온 된다. S_1 이 도통되기 전에 D_{s1} 을 통해 i_p 가 흐르고 있었기 때문에 S_1 은 ZVS 턴 온을 한다. 하나의 스위칭 주기 T_s 동안 v_i 는 일정한 값을 가지므로, 그림 3에서처럼 변압기의 자화 전류 i_m 은 선형적으로 증가한다.

이 구간 동안에 입력 전력은 변압기의 출력단으로 직접 전송된다. *Mode 2*에서 공진 커패시터 C_r 과 출력 커패시터 C_o 는 공진에 영향을 미친다. 그러나 C_o 의 커패시턴스 값은 C_r 에 비해 매우 크므로 C_o 의 영향은 무시할 수 있다. 그러므로 D_2 가 도통 되어 i_s 가 흐르게 되고, 그 동안에 L_{lk} 와 C_r 에 의해 공진이 발생한다. 직렬공진에 의한 i_s 는 식 (2)와 같다.

$$\begin{aligned} i_s(t) &= \frac{nv_i - V_{cr}}{Z_r} \sin\omega_r(t-t_1) \\ &= I_{s,peak} \sin\omega_r(t-t_1) \end{aligned} \quad (2)$$

여기서 변압기의 권선비 n 은 N_s/N_p 이고, V_{cr} 은 C_r 양단에 걸리는 평균 전압이며, $I_{s,peak}$ 는 i_s 의 최대값이다. 또한, 각공진주파수 ω_r 과 공진 임피던스 Z_r 은 식 (3)과 같다.

$$\omega_r = \frac{1}{\sqrt{L_{lk}C_r}}, \quad Z_r = \sqrt{\frac{L_{lk}}{C_r}} \quad (3)$$

그림 3에서와 같이 i_p 는 직렬공진에 의해 증가한다.

Mode 3 [t_2 , t_3]: t_2 에서 i_p 는 양의 방향으로 흐르게 된다. *Mode 2*에서와 같이 L_{lk} 와 C_r 에 의해 공진이 발생한다.

Mode 4 [t_3 , t_4]: t_3 에서, i_s 는 0이 되고 D_2 는 턴 온 상태를 유지한다. 이 구간에서 i_m 과 i_p 는 같다. 그러므로 i_p 는 공진이 끝나고 *Mode 2*에서와 같이 선형적으로 증가한다.

Mode 5 [t_4 , t_5]: t_4 에서 S_1 은 턴 오프하고 D_2 는 ZCS 턴 오프한다. D_2 의 ZCS 턴 오프는 다이오드의 역회복 문제를 해결한다. i_p 는 C_{s1} 을 충전시키고, C_{s3} 를 방전시킨다. *Mode 1*과 같은 이유로 i_p 와 i_m 은 일정하다.

Mode 6 [t_5 , t_6]: t_5 에서, S_3 의 양단에 걸리는 전압 v_{s3} 은 0이 되고, D_{s3} 은 도통된다. t_5 에서 S_3 는 ZVS 턴 온한다. v_{c1} 과 v_{c2} 는 하나의 스위칭 주기 T_s 동안에 거의 일정하기 때문에 i_m 은 선형적으로 감소한다. 이 모드 동안에 입력 전력은 *Mode 2*와 같이 변압기 2차측으로 전송된다.

L_{lk} 양단에 걸리는 전압은 v_s 와 v_{cr} 의 차와 같다. 등가

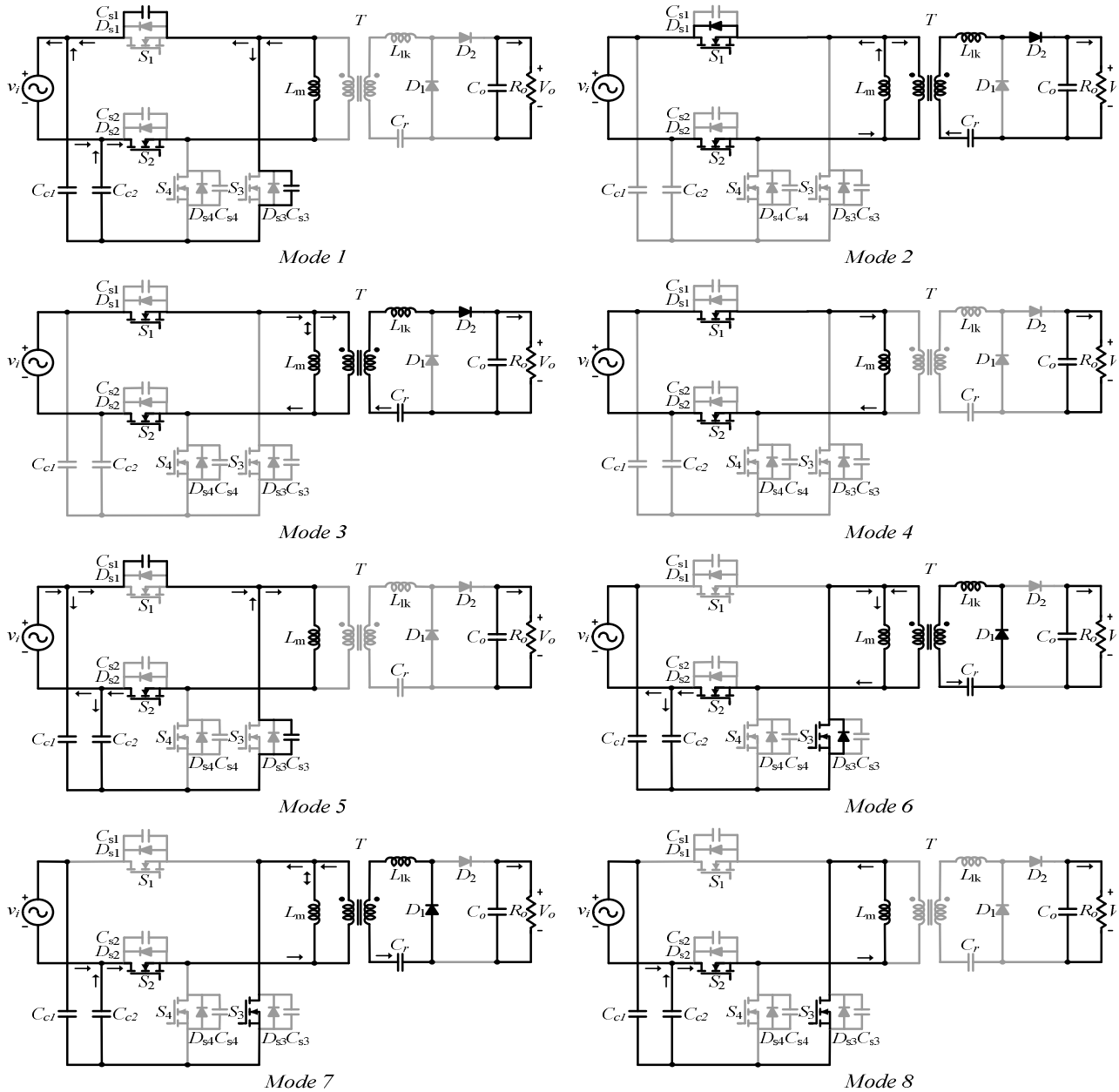


Fig. 2 Operating modes of the proposed converter

클램프 커패시터 $(C_{c1} + C_{c2})/n_2$ 은 C_r 보다 매우 크기 때문에 C_{c1} 과 C_{c2} 의 공진에 대한 영향은 적다. 따라서 $(C_{c1} + C_{c2})/n_2$ 과 C_r , L_{lk} 에 의한 직렬공진에서 $(C_{c1} + C_{c2})/n_2$ 의 영향은 무시한다. 그러므로 i_s 는 L_{lk} 와 C_r 에 의해 Mode 2와 비슷하게 공진한다. 이 때의 직렬공진에 의한 i_s 는 식 (4)와 같다.

$$i_s(t) = -\frac{nv_{2i} - V_{cr}}{Z_r} \sin \omega_r(t - t_5) \quad (4)$$

i_p 는 직렬공진에 의해 그림 3에서처럼 감소한다. 그림 2에서처럼, $v_i > 0$ 인 구간에서, 제안된 컨버터는

오직 S_1 이 온 상태일 때만 부하로 입력 전력을 전송하기 때문에 정류 다이오드 전류 i_{d2} 는 이 모드에서 0이다.

Mode 7 [t_6 , t_7]: t_6 에서, L_{lk} 와 C_r 에 의한 공진은 여전히 지속된다.

Mode 8 [t_7 , t_8]: t_7 에서, 공진은 끝나고 i_s 는 0이 되며, D_1 은 온 상태를 유지한다. 그림 3에서처럼 i_p 는 i_m 과 같아진다. 또한 i_p 는 그림 3에서처럼 선형적으로 감소한다. t_8 에서 D_2 는 ZCS 턴 오프하여 역회복 문제를 해결한다.

$v_i < 0$ 인 구간에서, 제안된 컨버터의 동작 원리는 $v_i > 0$ 인 구간에서와 비슷하다. 그러나, 입력 전력은 메인 스위치 S_2 가 오프 상태에서에서만 부하로 전송된다.

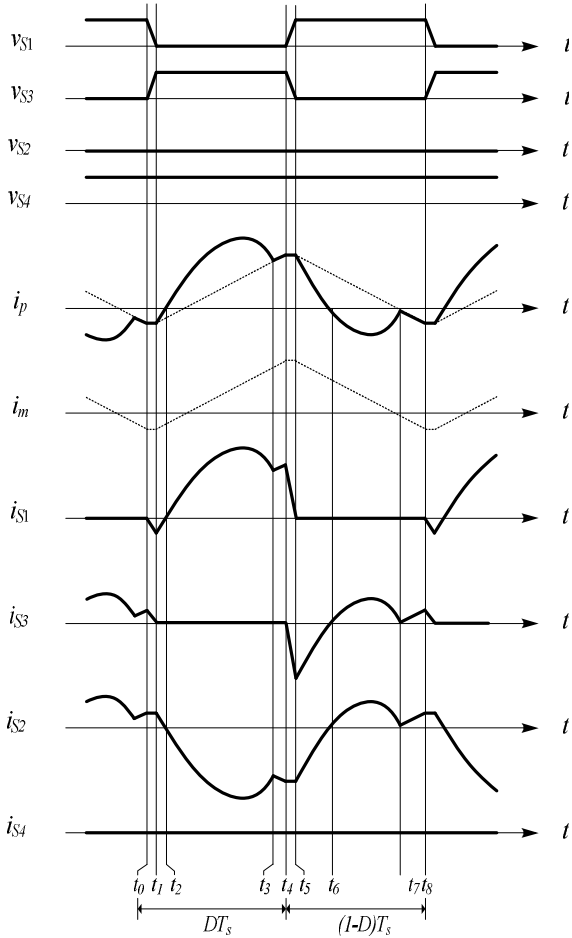


Fig. 3 Theoretical input side waveforms of the proposed converter

3. 제안된 컨버터의 분석

$v_i > 0$ 인 구간에서, 변압기의 자화 인덕턴스 L_m 에 volt-second balance 법칙을 적용하여 식 (5)와 같은 v_i 와 v_{cr} 에 대한 관계식을 얻는다.

$$v_s = \frac{D}{1-D} v_i \quad \text{for } v_i > 0 \quad (5)$$

변압기의 누설 인덕턴스 L_{lk} 에 volt-second balance 법칙을 적용하여 다음과 같은 v_{cr} 과 V_o 에 대한 관계식을 얻는다.

$$v_{cr} = DV_o \quad \text{for } v_i > 0 \quad (6)$$

또한, volt-second balance 법칙을 이용하여 식 (7)을 얻는다.

$$nv_i T_s = \frac{n^2 L_m}{n^2 L_m + L_{lk}} v_{cr} (1-D) T_s \quad \text{for } v_i > 0 \quad (7)$$

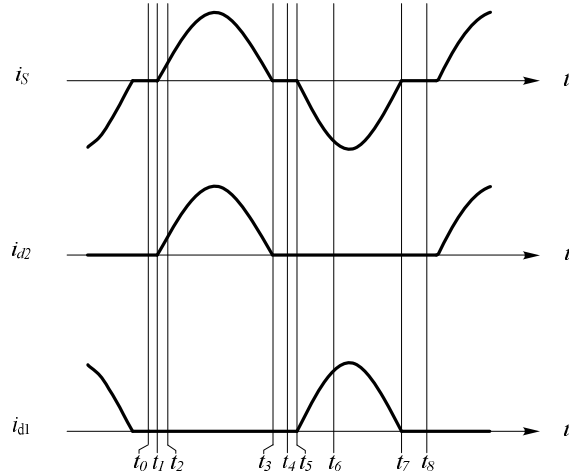


Fig. 4 Theoretical output side waveforms of the proposed converter

출력 커패시터 C_o 는 충분히 크기 때문에 출력 전압은 거의 일정하다. 그러므로 식 (6)과 (7)로부터, 출력 전압 V_o 는 식 (8)과 같이 정의된다.

$$\frac{V_o}{V_m} = \frac{n^2 L_m + L_{lk}}{n L_m} \frac{1}{1-D} \quad (8)$$

만약 L_{lk} 가 L_m 에 비해 매우 작다면 식 (8)로부터 제안된 컨버터는 승압형 컨버터와 동일함을 알 수 있다.

*Mode 2*와 *Mode 3*에서, 직렬공진에 의해 전송된 전력 P_{o1} 은 식 (9)와 같다.

$$\begin{aligned} P_{o1} &= \frac{1}{T_s} \int_{t_1}^{t_3} n v_i i_{s,peak} \sin[\omega_r(t-t_1)] dt \\ &= \frac{n v_i \omega_s i_{s,peak}}{\pi \omega_r} \end{aligned} \quad (9)$$

여기서 ω_s 는 각스위칭주파수이다. 또한, *Mode 6*과 *Mode 7*에서 직렬공진에 의해 전송된 전력 P_{o2} 는 식 (10)과 같다.

$$P_{o2} = \frac{n v_{cr} \omega_s i_{s,peak}}{\pi \omega_r} \quad (10)$$

전송된 총 출력 전력 $P_o = P_{o1} + P_{o2}$ 이므로 P_o 는 식 (11)과 같다.

$$\begin{aligned} P_o &= \frac{n \omega_s i_{s,peak}}{\pi \omega_r (1-D)} V_m \sin(\omega_L t) \\ &= P_{o,peak} \sin(\omega_L t) \end{aligned} \quad (11)$$

여기서 $P_{o,peak}$ 는 P_o 의 최대값이다.

4. 제안된 컨버터의 설계

v_{c1} 과 v_{c2} 의 리플 성분은 클램프 커패시터의 커패시턴스가 매우 크기 때문에 무시 가능하다. 따라서 각 스위치 양단 전압 v_{s1} 과 v_{s2} , v_{s3} , v_{s4} 는 다음과 같다.

$$\begin{aligned} v_{s1} = v_{s3} = v_i + v_{c2} &= \frac{1}{1-D} v_i = v_{c1} \quad \text{for } v_i > 0 \\ v_{s2} = v_{s4} = v_i + v_{c1} &= \frac{1}{1-D} v_i = v_{c2} \quad \text{for } v_i < 0 \end{aligned} \quad (12)$$

제안된 컨버터의 역률을 향상 시키기 위해 입력 전류에 고조파 주입 방식^[20]을 사용한다. 고조파 성분을 주입하기 위해서 식 (13)과 같이 입력 전압의 위상에 따라 듀티비를 변화 시켜야 한다.

$$D_{1+3+5} = D_o \sqrt{16I_3^* \sin^4 \omega_L t - (4I_3^* + 20I_5^*) \sin^2 \omega_L t + (1 + 3I_3^* + 5I_5^*)} \quad (13)$$

여기서 I_3^* 와 I_5^* 는 각각 기본 성분 I_1 으로 정규화된 3차, 5차 고조파 성분의 크기이다. D_o 는 공칭 듀티비이다. 그러나 식 (13)은 구현하기가 너무 복잡하고 어렵다. 따라서 테일러 급수를 이용하여 식 (13)을 전개하고 그 식을 다시 식 (14)와 같이 간략화 시킨다.

$$D = D_o a (1 + k \sin \omega_L t) \quad (14)$$

여기서 k 와 a 는 각각 역률과 출력 전력을 결정하는 파라미터이다. 식 (13)과 (14)는 참고 문헌^[20]의 그림 14를 통해 매우 유사한 특성을 가짐을 확인 할 수 있다. 제안된 컨버터의 역률과 출력 전력을 이용하여 파라미터 k 와 a 를 계산하고, 식 (15)를 얻는다.

$$D = D_o 2.375 (1 - 0.63 \sin(\omega_L t)) \quad (15)$$

즉, 고조파 성분을 주입하기 위해서 입력 전압의 반주기 동안 식 (15)과 같이 입력 전압의 위상에 따라 듀티비를 변화 시켜야 한다. 이 때 제안된 컨버터의 출력 전압은 위상이 90° 일 때의 듀티비에 의해 식 (8)과 같이 정의 된다. 그러므로 식 (8)에 의해 듀티비가 정해진다면 식 (12)와 (15)를 통해 적절한 스위치를 선택할 수 있고 공칭 듀티비 D_o 를 정의 할 수 있다.

스위치 S_j 의 ZVS 턴 온을 위해서는 t_j 에서 i_j 는 음의 값을 가져야 한다. 따라서 L_m 은 식 (16)의 관계식에 의해 설계되어야 한다.

$$L_m < \frac{D(1-D)^2 V_o^2}{2n^2 f_s P_{o,peak}} \quad (16)$$

Table 1 Major components and parameters

Switches S_1, S_2, S_3, S_4	W26NM60
Switching frequency f_s	50kHz
Primary winding turns N_p	20
Secondary winding turns N_s	8
Leakage inductance L_{lk}	0.6μH
Magnetizing inductance L_m	173μH
Resonant capacitor C_r	6.4μF
Clamping capacitors C_{c1}, C_{c2}	1μF
Output diodes D_1, D_2	15ETH03
Output capacitor C_o	1120μF

여기서 f_s 는 스위칭 주파수이다.

D_1 과 D_2 의 ZCS 턴 오프를 위해 C_r 은 식 (17)와 같은 조건을 만족시켜야 한다.

$$\begin{aligned} C_r < \frac{1}{\omega_{rc}^2 L_{lk}} = \frac{(1-D)^2 T_s^2}{\pi^2 L_{lk}} \quad \text{for } D > 0.5 \\ C_r < \frac{1}{\omega_{rc}^2 L_{lk}} = \frac{D^2 T_s^2}{\pi^2 L_{lk}} \quad \text{for } D < 0.5 \end{aligned} \quad (17)$$

5. 실험 결과

이론적 분석을 증명하기 위해 그림 1에 있는 제안된 능동 클램프 ac-dc 컨버터의 회로를 구현하여 실험하였다. 실험을 위하여 220Vrms의 교류 입력 전압을 사용하였다. Plasma Display Panel(PDP)용 전원에 적용하기 위해 190V의 출력 전압 V_o 와 500W의 정격 전력 P_o 를 가지는 컨버터를 설계하였다. 출력 전압에 따른 공칭 듀티비 D_o 는 0.4이며, 출력 전압 리플을 최소화하기 위해 $C_o = 1120\mu\text{F}$ 의 출력 커패시터를 사용하였다. 시제품의 주요 소자와 파라미터값은 표 1과 같다.

스위치는 단일칩 마이크로컨트롤러인 Microchip dsPIC30F3011을 사용하여 소프트웨어로 제어를 하였다. 그림 5-10은 실험 파형을 나타낸다.

그림 5는 입력 전압과 전류의 실험 파형을 나타낸다. 제안된 컨버터에 사용된 입력 전류에 고주파 주입방식은 역률의 향상시키고 출력 전압의 리플을 감소시킨다. 제안된 컨버터는 일정한 듀티비를 가질 때 PFC 회로와 DC-link 커패시터가 없으므로 출력 커패시터에 맥류 형태의 출력 전압이 걸린다. 따라서 출력 커패시터가 충전되는 구간에서만 입력단에 전류가 흐르므로 낮은 역률을 가지는 펄스형태의 입력전류가 발생하고, 출력 전압의 리플이 크다. 반면, 제안된 컨버터에 고주파 주입방식을 사용하면 그림 5의 입력 전류파형과 같은 형태의 전압이 출력 커패시터 양단에 걸린다. 이런 형태의 전압 파형은 낮은 파고율을 가지므로 출력 전압의 리플을 감

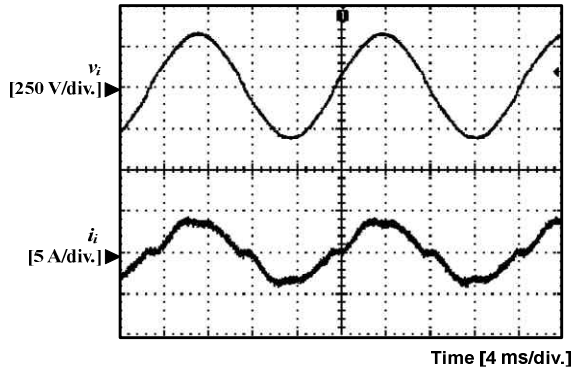
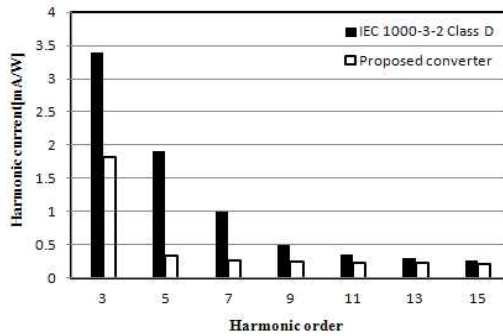
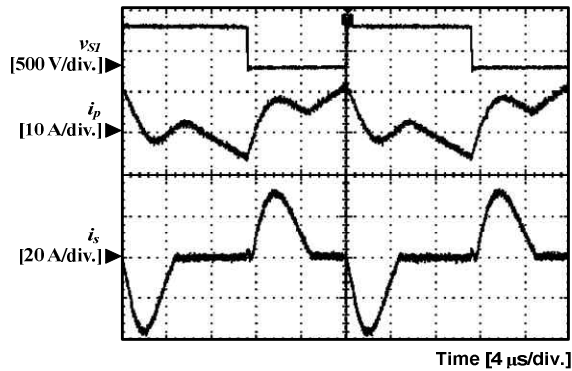
Fig. 5 Experimental waveforms of v_i and i_i 

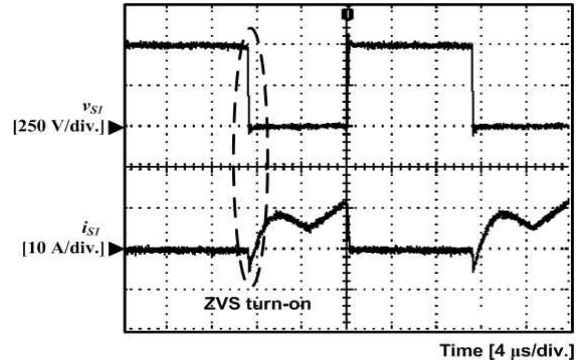
Fig. 6 Harmonics of input current

Fig. 7 Experimental waveforms of v_{s1} , i_p , and i_s

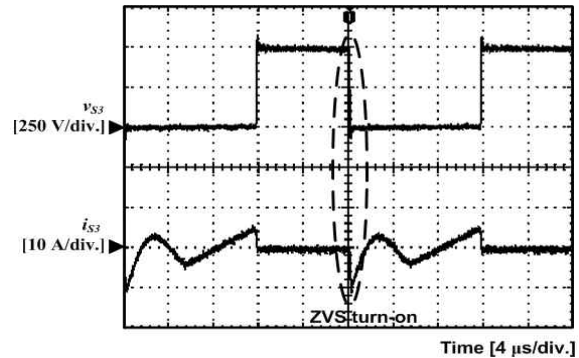
소시킨다. 또한 출력 커패시터의 충전 구간을 늘리고, 입력전류의 펄스성분을 제거하여 역률을 향상시킨다. 측정된 입력 전류는 LC 필터에 의해 필터링 된 파형이다. 측정된 역률은 500W에서 0.98이다. 그림 6은 제안된 컨버터의 입력 전류에 대한 고조파 성분을 나타낸 그래프이다. 그림 6은 제안된 컨버터가 IEC 1000-3-2 Class D를 만족함을 보여준다.

그림 7은 v_{s1} 과 i_p , i_s 의 실험 파형을 나타낸다. 그림 7을 통하여 L_k 와 C_r 에 의해 공진이 발생하는 것을 알 수 있다. 직렬공진의 공진 주파수 f_s 는 81.2kHz이다.

그림 8(a)는 입력 전압이 양의 값을 가지는 구간에서 v_{s1} 과 i_{s1} 의 실험 파형을 나타낸다. 또한 그림 8(b)는 v_{s3} 과 i_{s3} 의 실험파형을 나타낸다. 그림 9는 입력 전압이 음의 값을 가지는 구간에서 v_{s2} 와 i_{s2} , v_{s4} 와 i_{s4} 의 실험파형



(a)



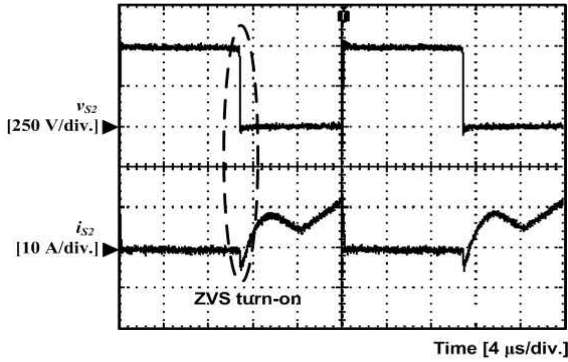
(b)

Fig. 8 Experimental waveforms of S_1 and S_3 (a) v_{s1} and i_{s1} (b) v_{s3} and i_{s3}

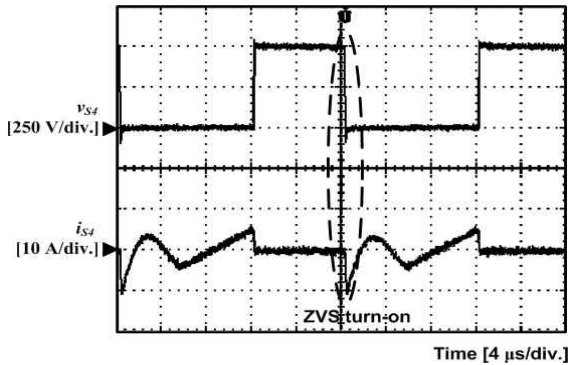
을 나타낸다. 그림 8과 9를 통해서 각 스위치 양단의 전압이 식 (12)와 같이 클램핑 되는 것을 알 수 있다. 또한 모든 스위치에서 ZVS 턴 온이 이루어짐을 알 수 있다.

그림 10은 v_{d1} 과 v_{d2} , i_{d1} , i_{d2} 의 실험 파형을 나타낸다. 이 파형으로부터 v_{d1} 과 v_{d2} 는 출력 전압 V_o 로 클램핑 되는 것을 알 수 있다. 또한 i_{d1} 과 i_{d2} 가 D_1 과 D_2 가 턴 오프되기 전에 0이 되어 ZCS 턴 오프가 이루어짐을 알 수 있다. 그림 11은 출력 전압 파형을 나타낸다. 위에서 언급했듯이, 고조파 주입방식이 사용된 제안된 컨버터는 DC-link 커패시터를 사용하지 않는 기존의 컨버터보다 출력 전압 리플이 작다. 또한 출력 전압 리플을 최소화하기 위해 충분히 큰 1120μF의 출력 커패시터를 사용하였다. 측정된 출력 전압은 190V±1%로 거의 일정함을 알 수 있다.

그림 12는 제안된 컨버터의 출력 전력에 따른 측정된 효율을 나타낸 그래프이다. 제안된 컨버터는 PFC 회로 없이 고역률을 얻기 위해 식 (15)를 이용하여 입력 전류에 고조파 성분을 주입한다. 따라서 식 (15)에 의해 공칭 듀티비는 제한적이다. 출력전압 190V, 정격전력 500W의 시제품의 공칭 듀티비의 범위는 0.23에서 0.42이다. 따라서 시제품의 입력 전압 범위는 220V에서 265V이다. 입력전압에 따른 효율은 그림 11과 같다. 제안된 컨버터는 기존의 컨버터^[13]보다 3% 정도의 높은

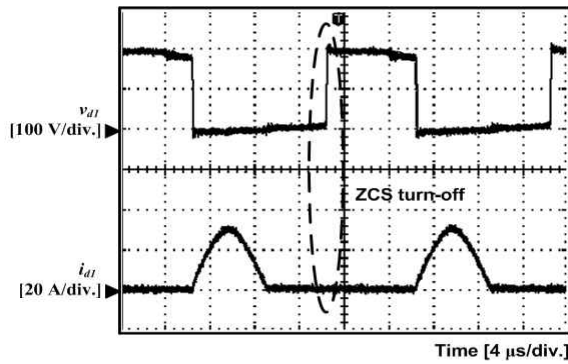


(a)

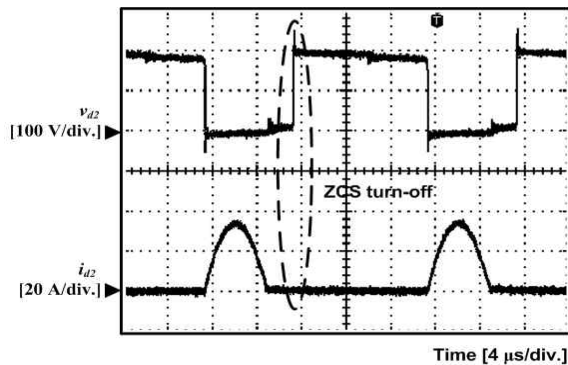


(b)

Fig. 9 Experimental waveforms of S_2 and S_1
(a) v_{S2} and i_{S2} (b) v_{S1} and i_{S1}



(a)



(b)

Fig. 10 Experimental waveforms of D_1 and D_2
(a) v_{D1} and i_{D1} (b) v_{D2} and i_{D2}

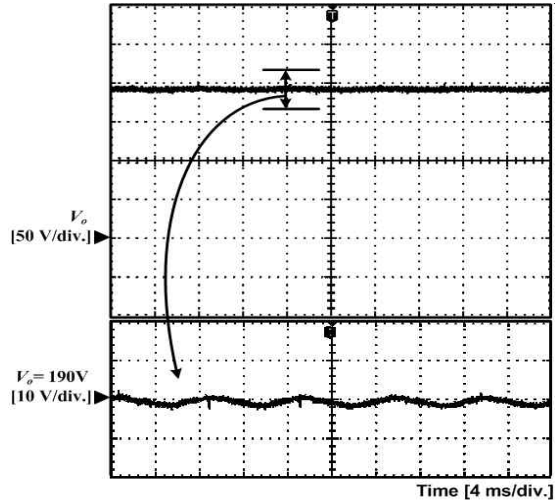


Fig. 11 Experimental waveforms of V_o

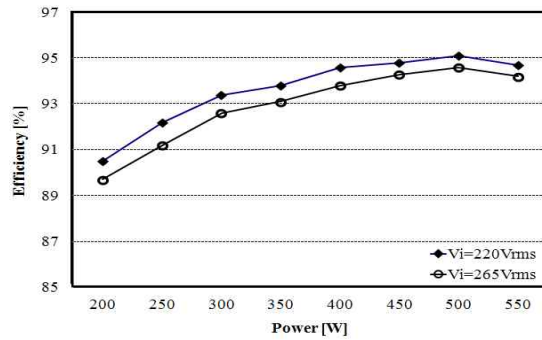


Fig. 12 Measured efficiency of the prototype

효율을 가진다. 효율은 Yokogawa WT130 디지털 파워 미터를 사용하여 측정하였다. 제안된 컨버터는 500W에서 95.1%의 최고 효율을 가진다.

6. 결 론

이 논문은 직접전력변환 방식을 사용한 능동 클램프 ac-dc 컨버터를 제안하였다. 제안된 컨버터는 간단한 구조와 높은 효율을 가진다. 제안된 컨버터는 변압기 1차측에 강압형 ac 초퍼와 2차측에 배전압 회로로 구성된다. 강압형 ac 초퍼를 사용하여 별도의 역률개선회로 없이 직접전력변환을 함으로써 높은 역률과 일정한 출력 전압을 얻는다. 제안된 컨버터에 사용된 ac 초퍼 회로는 능동 클램프회로의 기능을 함으로써 스위치의 전압 스트레스를 줄이고 모든 스위치를 ZVS 턴 온 시킨다. 게다가 출력단의 배전압 회로와 변압기의 누설 인덕턴스에 의해 직렬공진회로를 형성하여 출력단의 정류 다이오드를 ZCS 턴 오프 시킨다. 따라서 제안된 회로는 사용된 모든 전력용 반도체 소자의 소프트 스위칭을 통하여 높은 효율을 가진다. 제안된 컨버터의 동작 원리를 분석하였고, 500W의 시제품을 제작하여 그 타당성을 입증하였다.

참고 문헌

- [1] M. Daniele, P. K. Jain, and G. Joós, "A single-stage power-factor-corrected AC/DC converter," *IEEE Trans. Power Electron.*, Vol. 14, No. 6, pp. 1046-1055, Nov. 1999.
- [2] T. F. Wu and Y. K. Chen, "Analysis and design of an isolate single-stage converter achieving power-factor correction and fast regulation," *IEEE Trans. Ind. Electron.*, Vol. 46, No. 4, pp. 759-767, Aug. 1999.
- [3] D. D. C. Lu, H. H. C. Iu, and V. Pjevalica, "A single-stage AC/DC converter with high power factor, regulated bus voltage, and output voltage," *IEEE Trans. Power Electron.*, Vol. 23, No. 1, pp. 218-228, Jan. 2008.
- [4] J. J. Lee, J. M. Kwon, E. H. Kim, W. Y. Choi, and B. H. Kwon, "single-stage single-switch PFC flyback converter using a synchronous rectifier," *IEEE Trans. Ind. Electron.*, Vol. 55, No. 3, pp. 1352-1365, Mar. 2008.
- [5] W. Y. Choi, J. S. Yoo, and J. Y. Choi, "A bridgeless half-bridge AC-DC converter with high efficiency," *Transactions of the Korean Institute of Power Electronics*, Vol. 16, No. 3, pp. 293-301, Jun. 2011.
- [6] D. D. C. Lu, H. H. C. Iu, and V. Pjevalica, "Single-stage AC/DC boost-forward converter with high power and regulated bus and output voltages," *IEEE Trans. Ind. Electron.*, Vol. 56, No. 6, pp. 2128-2132, Jun. 2009.
- [7] Ma. H, Ji, Y, and Xu. Y, "Design and analysis of single-stage power factor correction converter with a feedback winding," *IEEE Trans. Power Electron.*, Vol. 25, No. 6, pp. 1460-1470, Jun. 2010.
- [8] G. Moschopoulos, Y. Liu, and S. Bassan, "Modified AC-DC single-stage converters," *Journal of Power Electronics*, Vol. 7, No. 1, pp. 44-54, Jan. 2007.
- [9] W. Y. Choi, J. M. Kwon, J. J. Lee, H. Y. Jang, and B. H. Kwon, "Single-stage soft-switching converter with boost type of active clamp for wide input voltage ranges," *IEEE Trans. Power Electron.*, Vol. 24, No. 3, pp. 730-741, Mar. 2009.
- [10] Y. M. Liu and L. K. Chang, "Single-stage soft-switching AC-DC converter with input current shaping for universal line applications," *IEEE Trans. Ind. Electron.*, Vol. 56, No. 2, pp. 467-479, Feb. 2009.
- [11] J. E. Yeon, J. B. Jeong, and H. J. Kim, "Single stage boost input type resonant AC/DC converter," *Transactions of the Korean Institute of Power Electronics*, Vol. 9, No. 1, pp. 65-72, Feb. 2004.
- [12] S. S. Nam, J. S. Won, K. H. Hwang, K. S. Oh, J. U. Park, D. H. Kim, and S. H. Oh, "A characteristic analysis of single-power-stage high frequency resonant AC-DC converter with high power factor," *Transactions of the Korean Institute of Power Electronics*, Vol. 9, No 4, pp. 372-380, Aug. 2004.
- [13] H. S. Ribeiro and B. V. Borges, "New Optimized full-bridge single-stage ac/dc converters," *IEEE Trans. Ind. Electron.*, Vol. 58, No. 6, pp. 2397-2409, Jun. 2011.
- [14] B. H. Kwon, B. D. Min, and J. H. Kim, "Novel commutation technique of AC-AC converters," *Proc. IEE-Elect. Power Appl.*, Vol. 145, No. 4, pp. 295-300, Jul. 1998.
- [15] B. H. Kwon, B. D. Min, and J. H. Kim, "Novel topologies of AC choppers," *Proc. IEE-Elect. Power Appl.*, Vol. 143, No. 4, pp. 323-330, Jul. 1996.
- [16] M. Jain, M. Daniele, and P. K. Jain, "A bidirectional dc-dc converter topology for low power application," *IEEE Trans. Power Electron.*, Vol. 15, No. 4, pp. 595-606, Jul. 2000.
- [17] M. Chen and J. Sun, "A general approach to averaged modeling and analysis of active-clamped converters," in *Proc. IEEE Appl. Power Electron. Conf.*, Vol. 2, pp. 1359-1365, 2005.
- [18] J. J. Lee, J. M. Kwon, E. H. Kim, and B. H. Kwon, "Dual series-resonant active-clamp converter," *IEEE Trans. Ind. Electron.*, Vol. 55, No. 2, pp. 699-710, Feb. 2008.
- [19] J. M. Kwon and B. H. Kwon, "High step-up active-clamp converter with input-current doubler and output-voltage doubler for fuel cell power systems," *IEEE Trans. Power Electron.*, Vol. 24, No. 1, pp. 108-115, Jan. 2009.
- [20] B. Wang, X. Ruan, M. Xu, and K. Yao, "A method of reducing the peak-to-average ratio of LED current for electrolytic capacitor-less ac/dc drivers," *IEEE Trans. Power Electron.*, Vol. 25, No. 3, pp. 592-601, Mar. 2010.

**조용원(조용원)**

1983년 6월 6일생. 2009년 경북대 전기전자 컴퓨터학부 졸업. 2009년~현재 포항공대 대학원 전자전기공학과 석박사 통합과정.

**권봉환(권鳳煥)**

1958년 3월 15일생. 1982년 경북대 전자공학 학과 졸업. 1984년 한국과학기술원 전기및 전자공학과 졸업(석사). 1987년 동 대학원 전기및전자공학과 졸업(공학). 1990년~1991년 미국 Virginia Tech. VPEC 방문교수. 1987년~현재 포항공대 교수.