

플래시 램프를 이용한 비정질 실리콘 결정화 공정에서의 유리기관 열변형[§]

김동현* · 김병국** · 김형준** · 정하승*** · 박승호****†

* 홍익대학교 과학기술연구소, ** (주) 비아트론, *** 홍익대학교 기계시스템디자인공학과

Thermal Deformation of Glass Backplane during Flash Lamp Crystallization Process of Amorphous Silicon

Dong Hyun Kim^{*}, Byung-Kuk Kim^{**}, Hyoung June Kim^{**},
Haseung Chung^{***} and Seungho Park^{****†}

^{*} Research Institute for Science and Technology, Hongik Univ.,

^{*} Viatron Technologies, Suwon Industrial Complex

^{**} Dept. of Mechanical and System Design Engineering, Hongik Univ.

(Received June 7, 2012 ; Revised July 9, 2012 ; Accepted July 9, 2012)

Key Words: Flash Lamp Crystallization(플래시 램프 결정화), Amorphous Silicon on Glass(유리기판위 비정질 실리콘), Large-Window Display(대면적 디스플레이), Thermal Deformation(열변형)

초록: 플래시 램프 열처리(Flash lamp annealing, FLA) 공정은 저온폴리실리콘의 생산을 위한 기술로써 대면적 기관용 실리콘 결정화 기술로 기대 받고 있는 기술이다. 본 연구에서는 FLA 공정 중 기관에 발생하는 변형의 원인에 대하여 이론적인 해석과 이를 토대로 시뮬레이션을 수행하였다. 상용 FEM 해석 프로그램에 고온에서의 유리의 점성에 대한 모델을 적용하여, 고온에서 유리의 구조적인 수축과 응력이 완으로 인한 영구변형을 수치적으로 재현하였다. 0 세대 시험시편(2cm x 2cm)의 경우 중력의 영향이 미미하여서, 실험 결과와 일치하는 ‘U’ 모양의 변형이 남는 것을 확인하였고, 4 세대 기관(74cm x 94cm)의 경우 중력으로 인하여 ‘M’ 모양의 변형이 발생하는 것을 시뮬레이션하였다.

Abstract: The flash lamp annealing (FLA) process has been considered highly promising for manufacturing low-temperature polysilicon on large-scale backplanes. Based on a theoretical estimation, this study clarifies the critical mechanisms of glass backplane deformation during the FLA process. A simulation using a commercial FEM code with viscoelastic models shows that the local region, whose temperature is larger than the glass softening point, undergoes permanent structural shrinkage owing to stress relaxation. For larger backplanes (4th Gen), structural shrinkages and gravitational deflection are critical to deformation in the FLA process, resulting in an “M” shape; in smaller backplanes (0th Gen), the latter is negligible, resulting in a “U” shape.

- 기호설명 -

B : 자계 (A/m)

C_p : 비열 (J/kg-K)

c : 광속 (m/s)

E : 탄성계수(Pa)

\vec{E} : 전기 (V/m)

h_f : 박막의 두께 (m)

h_s : 기관의 두께 (m)

I : 이차관성모멘트 (m⁴)

K : 열전도도 (W/m-K)

Q : 단위 체적당 발열량 (W/m³)

S : Poynting vector (W/m²)

T : 온도 (K)

t : 시간 (s)

v : 기관의 처짐 (m)

x : 두께 방향 거리 (m)

[§] 이 논문은 2012 년도 대한기계학회 마이크로나노공학 부문
춘계학술대회(2012. 5. 17.-18., KIMM) 발표논문임

† Corresponding Author, spark@hongik.ac.kr

© 2012 The Korean Society of Mechanical Engineers

그리스문자

β : 열팽창률 (m/m-K)

- ϵ : 변형률 (m/m)
- ϵ_0 : 유전율 (F/m)
- η : 점성 (poise)
- ν : 푸아송 비
- ρ : 밀도 (kg/m^3)
- σ : 응력 (Pa)

1. 서 론

다결정 실리콘 박막은 평판형 디스플레이 및 태양광 패널 등의 재료로 널리 쓰이고 있다. 실리콘 박막은 결정상태에 따라서 단결정, 다결정, 그리고 비정질구조로 나뉘는데, 그중 다결정 실리콘 박막은 상대적으로 용이한 대면적화와 높은 전기적 특성을 갖고 있어 많은 관심을 받고 있다.

현재 다결정 실리콘은 제작하는 방법은 크게 직접 기판 위에 증착하는 방법과 우선, 비정질 실리콘 박막을 형성하고 후처리 공정으로 결정화를 하는 방법으로 나뉜다. 이중 전자에는 LPCVD(low pressure chemical vapor deposition) 공정과 PECVD(plasma enhanced chemical vapor deposition)이 있는데, 이 둘 모두 결정 크기(grain size)가 50 nm 이하로 작고, 미세 쌍정(microtwin) 등의 결함이 많아 대면적 다결정실리콘 박막을 제작하기에 적합하지 않다.^(1,2) 반면, 비정질 실리콘을 다결정 실리콘으로 결정화하는 공정에는 excimer laser crystallization (ELC), rapid thermal annealing(RTA), metal induced crystallization(MIC), solid phase crystallization(SPC), Joule-heating induced crystallization(JIC), flash lamp annealing(FLA) 등 다양한 기술들이 현재 개발되었거나 개발 중이다.

RTA 방법은 다결정 박막의 품질은 우수하나 공정 온도가 1000 °C 이상으로 대면적 유리기판에 적용되기 어려운 것으로 평가된다.⁽³⁾ 반면 고온열 처리를 이용하여 제작하는 SPC의 경우 공정 온도가 상대적으로 낮아 유리기판을 사용할 수 있지만 실리콘 결정의 그레인(grain) 크기가 너무 작아 전기적 특성이 미흡하다.⁽⁴⁾ ELC는 저온 결정화가 가능하며 다결정 박막의 품질 또한 우수하지만 균일성이 떨어지고 스캔과정에서 오버랩에 의한 자국이 남는 단점을 갖고 있다.⁽⁵⁾ MIC는 최근 많은 관심을 받고 있는 방법으로 SPC와 유사한 조건의 공정을 하면서도 더 빠르고 큰 결정을 얻을 수 있으나 결정핵 유도용 금속 입자(seed)를 제거하는 공정이 어렵고 이후에도 남은 금속입자가 박막의 전기적 특성을 악화시키는 단점이 있다.⁽⁶⁾

JIC 방법은 전도성 박막에 전류를 흘려 이를 통

한 Joule 가열로 대면적의 비정질 실리콘을 매우 빠르게 결정화 할 수 있는 방법으로 기존의 단점을 극복할 수 있는 결정화 방법으로 기대된다.⁽⁷⁻⁹⁾ JIC 공정은 SPC 및 MIC 등의 방법에 비하여 공정시간이 매우 짧아 열 침투 깊이가 수백 μm 로 제한될 수 있으므로 유리 등의 열에 취약한 소재를 사용할 수 있다.⁽¹⁰⁾ 그러나 기판 전체를 금속성의 박막으로 덮어야 하므로 높은 균일성을 갖는 박막 증착기술이 필요하다.

반면 FLA 방법은 플래시 램의 복사에너지를 이용하여 비정질 실리콘을 결정화 하는 방법으로 RTA 방법과 유사하지만, 적외선 영역의 빛을 이용하여 유리를 가열하는 RTA와 달리 가시광-자외선 영역의 광 에너지를 이용하여 실리콘 박막을 선택적으로 가열한다.⁽¹¹⁻¹²⁾ 이는 박막만 선택적으로 가열하므로 에너지 소비를 줄일 수 있고 펄스타입의 가열을 통해 가열시간을 줄이는 이점이 있다. 가열시간은 수십 μs 에서 수십 ms으로 JIC 방법과 비슷하거나 약간 더 긴 수준으로 SPC, MIC 방법 등과 비교 시 열침투깊이가 상당히 얇아 유리기판에 사용이 가능하며 금속입자 제거나 박막 증착 등의 추가적인 공정을 요구하지 않는다. 본 연구에서는 실규모급 기판에 FLA 공정 중 온도 해석 및 이에 따른 기판변형을 시뮬레이션 하여서, 기판 변형시 중요한 인자를 확인하였다.

2. 온도장 해석

연구대상 소자의 기본구조는, Fig. 1에 나타난 바와 같이, 유리기판 위에 SiO_2 를 PECVD 방법으로 500nm 두께로 증착하고 그 위에 비정질 Si 층을 PECVD 방법으로 50nm의 두께로 증착하였다. 본 실험에 사용된 4세대 비정질 Si-유리기판의 크기는 길이와 폭이 각각 940 mm x 740 mm이다. 원

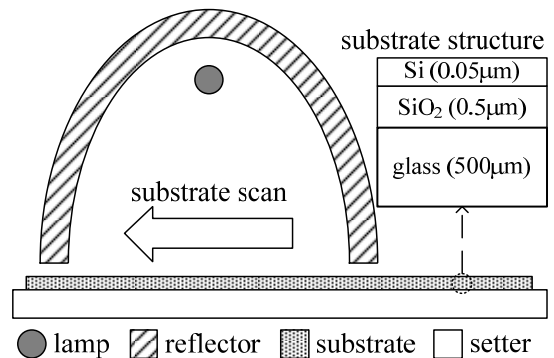


Fig. 1 Schematic diagram of the flash lamp annealing system and structure of the specimen⁽¹²⁾

통형의 램프에서 방사되는 복사광을 모으기 위하여 타원형의 반사갓(reflector)을 제작하였다.⁽¹²⁾

유리기판 위의 박막 층의 두께는 전체 시편의 길이와 폭에 비하여 매우 작으므로 1 차원 전도 및 복사열전달 현상으로 가정 할 수 있고, 기판과 실리콘 박막 등 각층에 대한 에너지방정식은 다음과 같다.

$$\frac{\partial \rho C_p T}{\partial t} = \frac{\partial}{\partial x} \left(K \frac{\partial T}{\partial x} \right) + Q \quad (1)$$

여기서 C_p , ρ , K , Q 는 각각 비열, 밀도, 열전도도, 및 단위 체적당 복사에너지 흡수율이다.

복사에너지 흡수율, Q 의 분포는 Maxwell 방정식으로부터 계산할 수 있으며, 다음과 같이 표현된다.⁽¹³⁾

$$Q = \frac{dS}{dx} \quad (2)$$

$$S = \epsilon_0 c^2 |\bar{E} \times \bar{B}| \quad (3)$$

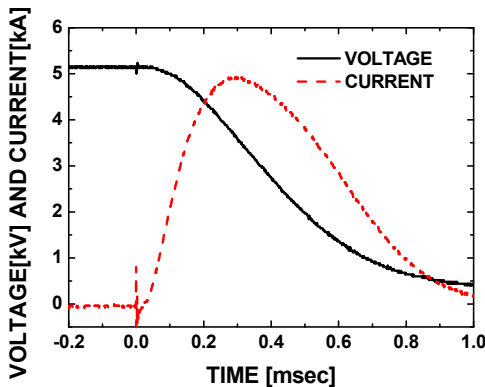


Fig. 2 Input voltage and current profiles under the nominal condition of 7kV during the FLA process

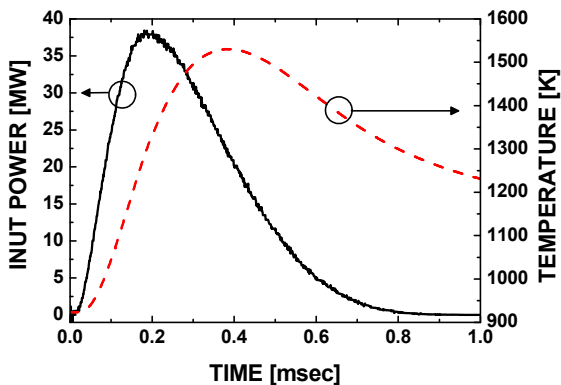


Fig. 3 Temporal distributions of the input power and predicted maximum temperatures under the nominal input condition of 7kV

여기서 ϵ_0 , c , \bar{E} , \bar{B} 는 각각 유전율, 광속, 전기, 자계를 나타낸다. 식 (2)와 (3)으로부터 얻어진 흡수 에너지를 분포를 적분하면 총 흡수에너지를 계산할 수 있다. Fig. 2는 4세대 시편에 대한 FLA 공정에서 측정된 인가전압과 전류파형으로, 공칭 전압(nominal voltage)과 펄스 길이(full maximum half width)는 각각 7000V와 400 μ s이다. 플래시 램프의 순간적인 복사 열전달률은 전압과 전류를 곱하여 얻어진 동력과 비례한다고 가정하였고, 공급된 전기 에너지에서 방사되는 복사에너지로의 전환율은 약 40%⁽¹²⁾로 측정되었다.

Fig. 3은 시간에 따른 복사에너지 전달률과 이를 기반으로 예측한 실리콘박막의 온도변화이다. 이때 최대 온도점은 약 1550 K로 비정질 Si의 용융점^(9,11,12)보다 높아 고상-액상-고상과정을 통한 결정화가 일어날 것으로 예상된다. 각 재료의 물성은 온도에 따라 크게 변하므로,^(11,14-17) 식 (1)-(3)을 수치적 방법으로 해석하였다.

3. 기판 변형 해석

FLA 공정은 기판 표면에서 100 μ m 이내만 순간적으로 가열되므로, 즉 순간적인 열팽창의 불균일로 인하여 기판이 휘게 된다. 그러나 Fig. 4에서 그려진 것과 같이 굽힘변형만 존재하는 고체 내부의 연신은 선형적으로 분포하는 반면, 열팽창의 분포는 비선형이므로 내부에 응력이 남게 된다. 이때 기판 내부에 발생하는 응력은 온도변화로 인한 열팽창과 굽힘에 의한 변형의 차이로 다음과 같이 나타낼 수 있다.

$$\sigma = E(\epsilon - \beta \Delta T) \quad (4)$$

여기서 E , β , ϵ , σ 는 각각 탄성계수, 열팽창계수, 변형률 그리고 응력이다. 박막내부의 변형률 분포를 무시할 경우 힘과 변형률 분포는 다음과 같이 나타낼 수 있다.

$$E_s \int_0^{h_s} (\epsilon - \beta_s \Delta T) dy + E_f (\epsilon_M h_s - \beta_f \Delta T) h_f = 0 \quad (5)$$

$$E_s \int_0^{h_s} (\epsilon_s - \beta_s \Delta T)(y - \bar{h}) dy + E_f (\epsilon_M h_f - \beta_f \Delta T) h_f (h_s - \bar{h}) = 0 \quad (6)$$

여기서 h_s , h_f , \bar{h} , ϵ_M 은 각각 기판과 필름의 두께, 중립축 그리고 최대변형률이다. 식 (5)와 (6)으

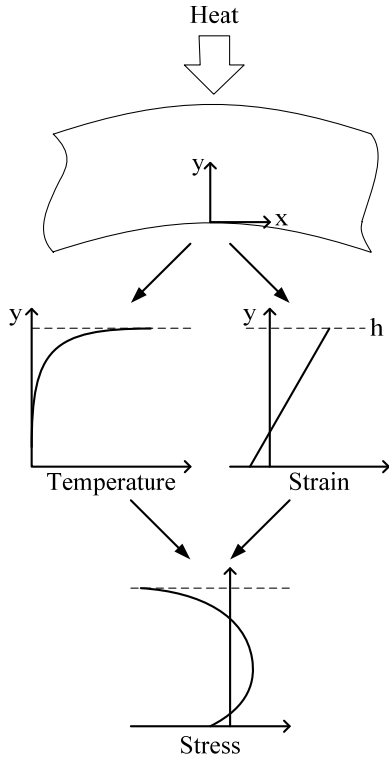


Fig. 4 Nonlinear stress distribution induced by nonlinear temperature field inside the substrate during the FLA process

로부터 변형률을 계산 할 수 있고 곡률반경 및 기판의 처짐은 다음 식과 같이 표현될 수 있다.

$$R = \frac{h_s}{\epsilon_M} \tag{7}$$

$$v(x) = \frac{x^2}{2R} = \frac{\epsilon_M}{2h_s} x^2 \tag{8}$$

여기서 R, v 는 각각 곡률반경과 처짐이다.

가열되는 영역은 열팽창으로 인하여 위로 볼록하게 휘게 되지만 중력에 의하여 다시 처지게 된다. 열팽창과 중력에 의한 굽힘모멘트 평형에 의한 기판의 변형은 다음과 같이 나타낼 수 있다.

$$v(x) = \frac{w}{2EI} \left(\frac{L^2}{2} x^2 - \frac{1}{12} x^4 - \frac{5}{12} L^4 \right) \tag{9}$$

$$-\frac{1}{h} \int_0^x \int_0^x \epsilon_M dx dx + \frac{1}{h} \int_0^L \int_0^x \epsilon_M dx dx$$

$$L = \left(\frac{3EI}{hw} \int_0^L \epsilon_M dx \right)^{\frac{1}{3}} \tag{10}$$

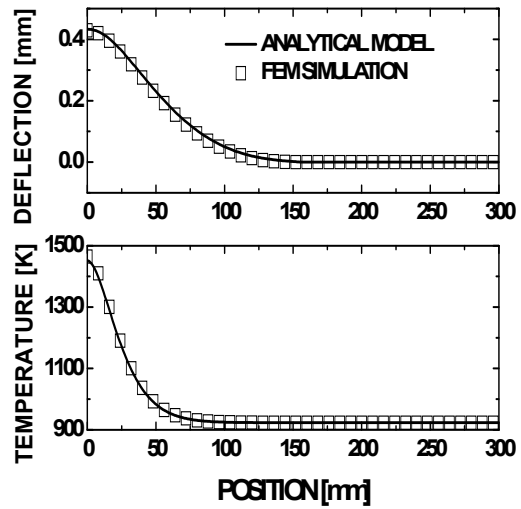


Fig. 5 Deflection and temperature distributions of glass substrate in x direction at the stage of maximum temperature under elastic assumption for glass deformation

여기서 I, w 는 각각 기판의 2 차 관성 모멘트와 단위폭 당 중량이다. Fig. 5 는 실리콘박막의 온도가 본 시뮬레이션 조건의 최고점(1420 K)에 도달한 순간, 그 변위와 내부 온도분포를 보여준다. 우리의 특성이 탄성적이라 가정할 경우에 대하여 예열 온도 920 K 에서 실리콘 박막이 1420 K(비정질 실리콘의 용융 온도)까지 가열된 경우에 대하여, 이론적 해석결과와 FEM 시뮬레이션 결과가 매우 잘 일치하는 것을 확인할 수 있었다.

공정 중 소자의 온도는 최소한 비정질 Si 박막이 결정화되는 온도 이상으로 가열되어야 한다. 비정질 실리콘이 결정화되는 메커니즘은 결정핵이 생성된 후 핵이 성장하는 과정을 통해 이루어지며 핵의 생성속도와 성장속도는 모두 온도에 비례하여 빨라지는데 850 K 이상에서 관찰 가능한 정도인 것으로 알려져 있다. 본 FLA 공정에서의 결정화 온도는 최소 1200 K 이상으로 결정화가 충분히 진행 될 것으로 예상된다. 그러나 이 온도는 기판으로 사용되는 유리의 전이(glass transition) 온도보다 높아 유리의 점탄성 특성이 크게 증가하게 된다. 유리의 점탄성으로 인하여 응력 이완(stress relaxation)이 발생하여 응력이 감소하고 그만큼 영구 변형으로 남게 되며 이후 소자가 냉각됨에 따라 팽창했던 기판이 수축하게 되는데 이 수축과정에서 기판 표면은 원래 길이보다 짧아지게 된다. 따라서 결과적으로 기판은 공정 후 가열 면 쪽으로 휘어들어가는 변형을 하게 된다.⁽¹⁰⁾

이러한 변형은 기판의 후속 공정에 심각한 악영

향을 미칠 수도 있다. 변형의 원인은 앞에서 밝혔듯이 고온에서 유리기판의 점성에 의한 것이다. 이때 유리는 물과 같은 완전한 액체 상태가 아닌 점탄성체이다. 점탄성체에 대한 해석은 여러 가지가 있으나 고정된 변형에 대해서 전성으로 인한 응력 이완의 영향을 모델링 한 Maxwell 모델⁽¹⁸⁾을 사용하였고 그 식은 아래와 같다.

$$\frac{d\varepsilon}{dt} = \frac{\sigma}{\eta} + \frac{1}{E} \frac{d\sigma}{dt} \quad (11)$$

위 식에서 η 는 유리의 고온 점성으로 역시 온도의 함수이다. 사용된 유리는 Corning Eagle 2000⁽¹⁴⁾로 η 는 제조사에서 제공한 자료를 사용하였다. 유리의 점성은 온도에 따라 크게 변하며 온도가 상승함에 따라 지수적으로 감소한다. 이에 대해서 다양한 이론이 있으나 본 연구에서는 아래의 Vogel-Fulcher-Tamman (VFT) 식을 이용하여 온도에 따른 점도를 예측하였다.⁽¹⁸⁾

$$\eta(t) = \eta_0 \exp\left(\frac{C_0}{T - T_0}\right) \quad (12)$$

식 (4)-(6)은 식 자체의 비선형성과 재료의 온도의존성으로 인하여 수치적인 방법을 통해서만 해석가능하다. 본 연구에서는 상용 FEM 시뮬레이션 소프트웨어 ABAQUS⁽¹⁹⁾를 이용하여 시뮬레이션을 수행하였다.

Fig. 6은 중력의 영향을 무시한 경우, 그리고 기판 표면에 균일하게 복사가열이 인가되는 경우들에 대한 FEM 시뮬레이션 결과이다.⁽¹⁰⁾ 각각 변형 전, 펄스인가 후 최고 온도, 그리고 공정 후 최종 상태의 시뮬레이션 결과와 시간에 따른 곡률 반경의 변화이다. 공정초기에는 위 표면은 온도가 높아짐에 따라 팽창하여 양의 곡률반경을 가지게 된다. 이때 저온의 아랫부분과의 열팽창 차이로 인하여 큰 압축 응력을 받고 있다. 그러나 결정화 공정 중 위 표면의 온도가 T_{sp} 근처까지 상승함에 따라 점성에 의한 영구적인 소성 변형과 함께 응력 이완이 발생한다. 이에 의해 위 표면이 수축되어 곡률의 변화율이 떨어지게 된다. 이후 냉각에서 수축된 위쪽은 오히려 인장응력을 받게 되며 점차적으로 곡률이 음의 값으로 바뀌게 되어 최종 상태에서는 Fig. 6(c)와 같이 위쪽으로 약간 말려진 ‘U’ 모양의 변형이 남게 된다.

Fig. 7은 펄스길이에 따른 펄스 세기와 곡률반경의 시뮬레이션 결과 및 실험 결과이다. 실험은

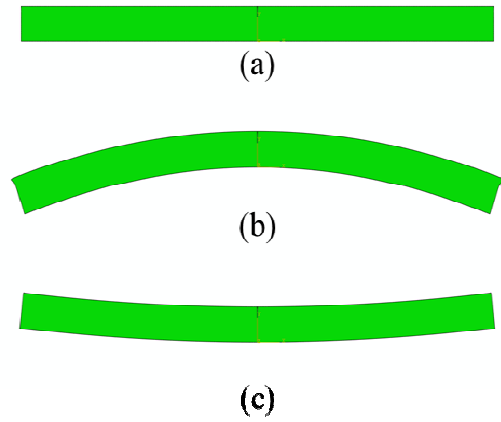


Fig. 6 FEM simulation results for glass backplane deformation under uniform flashing (500 times magnified in the normal direction): (a) at initial stage, (b) heating stage, and (c) at final stage

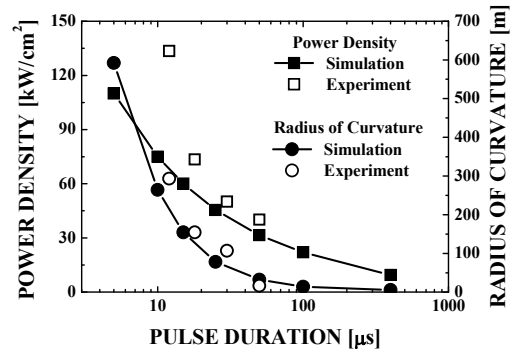


Fig. 7 Simulation and experimental results of glass backplane deformation: power densities and radii of curvature with respect to pulse duration

약 2 x 2 cm² 크기의 0세대 시편을 이용하였고 실험조건은 상온이며 비정질 실리콘이 부분적으로 용융될 때까지 가열되었다. 그림에서 볼 수 있듯이 펄스의 길이가 길수록 요구되는 펄스의 강도는 감소하지만 변형은 증가하여 곡률반경이 작아지게 되므로, 높은 평판도를 요구하는 후속 증착공정에 악 영향을 미치게 된다.

실제 대면적 기판에 대한 FLA 공정에서는 중력에 의한 기판처짐과 동시에 플래시 램프의 복사광을 집속하는 반사갯에 기인한 불균일 복사가열 특성을 고려하여야 한다. 타원형 반사갯에 의해 집속된 복사광의 분포는 Fig. 8(a)와 같으며 이에 대한 FEM 시뮬레이션 결과는 Fig. 8(b)에 나타나 있다. 가열된 영역은 균일가열과 동일하게 말려들어가는 변형을 하게 되지만 가열되지 않은 부분들은 변형되지 않고 중력에 의한 처짐에 의하여 ‘M’ 모

양으로 변형이 발생하게 된다. 가열시간에 따른 최종 변형량은 균일가열과 유사하게 가열시간이 길수록 증가하였다.

Fig. 9는 펄스의 길이에 따른 최종 변형 형상으로 직선과 기호는 각각 상온과 920 K로 예열된 상황에서 비정질 실리콘의 용융점인 1420 K까지 가열되는 조건에서의 결과이다. 예열이 없는 경우에는 펄스지속시간이 길어짐에 따라 유리기관의 변형이 지속적으로 증가하지만, 예열이 있는 경우에는 가열시간이 약 4 ms에서 더 증가하여도 기관의 변형이 크게 증가하지 않는 것을 확인하였다. 이는 변형량의 최대치가 내부 온도 차이에 비례하기 때문인 것으로 판단된다. 예열 유무에 따른 변형량의 차이는 펄스의 길이가 길수록 크게 차이가 나서, 펄스의 길이가 40 μ s인 경우에는 예열이 없을 때의 변형량이 예열한 경우보다 30% 정도 큰데 그치지만 펄스의 길이가 20 ms인 경우에는 4배 이상 큰 것으로 확인되었다.

기관의 변형은 디스플레이 공정에서 심각한 문제를 야기할 가능성이 있으므로 최소화하는 것이 바람직하나 박막의 온도는 결정화 온도 이상으로 올라가야 하므로 기관의 표면 근처에서의 온도는 공정조건에 따라서 크게 다르지 않다. 따라서 기관 표면에서 유리의 점성에 의한 응력 이완은 피할 수 없으며 그 깊이만 달라지게 된다. 펄스가 짧을수록 그 깊이도 짧아지게 되고 이에 따라 변형도 억제되나 표면의 이완영역에서의 변형은 동일하므로 이 영역의 잔류응력은 상대적으로 더 증가하게 된다. 이러한 잔류응력은 박막의 박리나 결정화 공정 이후 형성된 TFTs의 성능하락을 야기할 수 있으므로 역시 최소화하는 것이 바람직하다. Fig. 10은 펄스의 길이에 따른 최대 잔류 응력과 기관의 최대 수직 변위이다. 앞서 설명한 바와 같이 변형이 억제될수록 표면의 잔류 응력은 증가하게 되므로 펄스가 짧아질수록 변위는 감소하지만 응력은 크게 증가하는 것을 볼 수 있다. 또한, 예열의 유무에 따라서 그 변동 폭이 크게 변하는 것을 볼 수 있는데, 특히 응력은 예열이 없을 경우 펄스의 길이에 따라서 크게 변하지만 예열이 있는 경우에는 그 변화폭이 현저히 작아진다. 예열이 없는 경우에 펄스 길이가 증가함에 따라서 응력이 빠르게 감소하는 것은 열침투깊이가 증가함에 따라서 굽힘모멘트가 넓게 분포되기 때문인 것으로 생각되며, 반대로 예열이 있는 경우 변동 폭이 적은 것은 잔류 응력을 야기하는 온도구배가 작기 때문인 것으로 판단된다. 따라서 펄스의

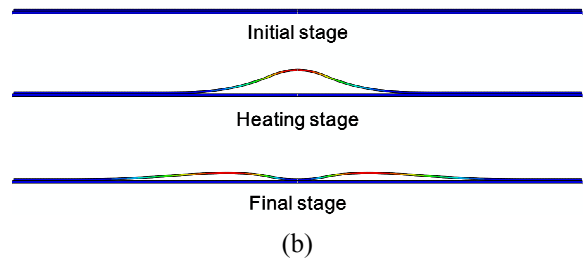
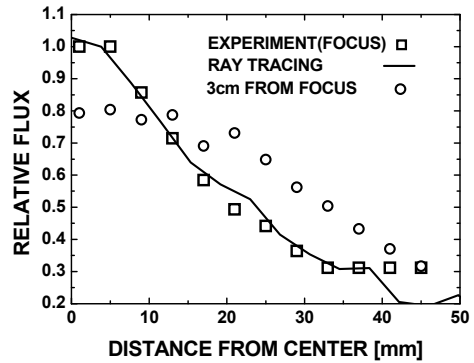


Fig. 8 (a) radiation flux distribution under an elliptical reflector and (b) FEM simulation results for glass backplane deformation under nonuniform flashing (500 times magnified in the normal direction)

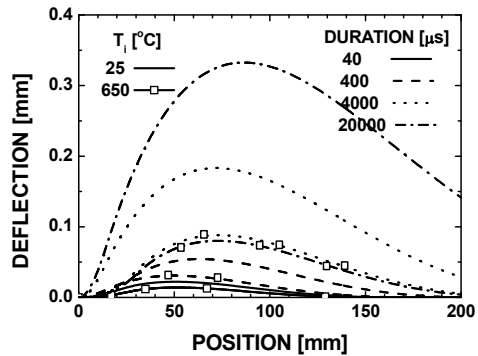


Fig. 9 Deflection of substrates for various flashing durations at initial temperatures of 298 K and 920 K

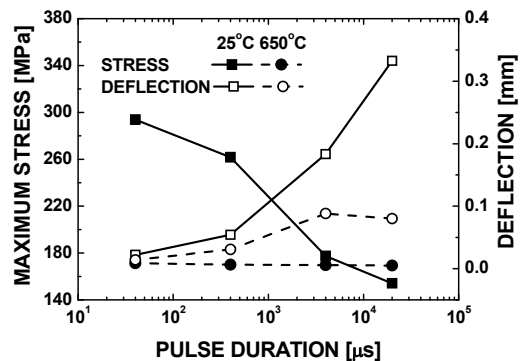


Fig. 10 Maximum stresses and deflections for various flashing durations at initial temperatures of 298 K and 920 K

길이를 줄임으로써 야기되는 기판 표면에서의 응력 집중을 예열을 통해서 줄일 수 있을 것으로 판단된다.

4. 결 론

플래시 램프 가열을 통한 비정질 실리콘의 다결정 실리콘화는 수 밀리 초 이하의 매우 빠른 시간 내에 이루어 진다. 실리콘의 결정화는 가열 시간과 온도 모두에 큰 영향을 받는데, 1 ms 이하의 짧은 가열 시간 동안 결정화를 이루기 위해서는 실리콘 박막의 온도는 1200 K 이상으로 올라가야 한다. 따라서 플래시 펄스의 세기는 실리콘 박막을 1200 K 이상으로 충분히 가열할 수 있어야 한다. 그러나 실리콘 박막이 가열 됨에 따라서 기판의 인접한 영역도 함께 가열이 되는데 이 온도는 기판의 재료인 유리의 천이온도보다 높다. 천이온도 이상으로 가열된 유리는 점탄성체의 특성이 강해져 응력 이완이 발생하게 되고 이로 인하여 영구 변형으로 남게 된다.

본 연구에서는 고온에서 기판 변형의 메커니즘을 분석하고 다양한 펄스 조건에 대하여 결정화를 위한 최소 펄스 세기와 이에 따른 기판 변형을 시뮬레이션을 통하여 분석하였다. 기판의 크기가 작을 경우(수 cm 이하), 기판 표면에 균일한 가열이 가능하며 중력의 영향은 무시할 수 있다. 이 경우, 가열 펄스의 길이를 줄임으로써 변형을 크게 감소하는 것이 실험 및 FEM 시뮬레이션을 통하여 확인되었다. 반면 기판의 크기가 커짐에 따라서(수십 cm 이상), 균일한 가열이 사실상 불가능 해지며 또한 중력의 영향 역시 무시할 수 없어진다. 대면적 기판에서의 FLA 공정에 의한 변형 시뮬레이션 결과 복사가열이 집중되는 영역에서의 변형은 작은 기판에서의 변형과 유사하게 진행되나 가열되지 않은 영역이 중력에 의해 처지게 되어 결과적으로 'M'모양의 변형이 남게 된다. 이러한 변형은 기판의 두께방향으로의 온도구배가 원인이므로 예열을 통해 그 크기를 줄일 수 있는데 상온 대비 920K 로 예열된 경우 변형량은 30%에서 최대 4 배까지 줄어들었다. 또한 잔류응력 역시 예열을 통하여 약 40% 정도 감소시킬 수 있는 것으로 나타났다.

위 결과들은 단일 가열로부터 얻어진 결과이나 실제 FLA 공정은 기판전체를 스캔하는 방식으로 진행되므로 가열과 이로 인한 변형이 중첩될 때 발생하는 기판의 전체적인 변형 및 응력에 대한 연구가 필요할 것으로 생각된다.

후 기

이 연구는 2012 년도 한국연구재단의 지원(NRF-2012004364)을 받아서 수행되었음을 밝히고, 이에 감사 드립니다.

참고문헌

- (1) Matsuda, A., 1983, "Formation Kinetics and Control of Microcrystallite in $\mu\text{-Si:H}$ from Glow Discharge Plasma," *J. Non-Cryst. Solids*, Vol. 59-60, pp. 767~774.
- (2) Lai, M. Z., Lee, P. S. and Agarwal, A., 2006. "Thermal Effects on LPCVD Amorphous Silicon," *Thin Solid Films*, Vol. 504, pp. 145~147.
- (3) Im, J. S., Kim, H. J. and Thompson, M. O., 1993, "Phase Transformation Mechanisms Involved in Excimer Laser Crystallization of Amorphous Silicon Films," *Appl. Phys. Lett.*, Vol. 63, pp. 1969~1971.
- (4) Yoon, S. Y., Kim, K. H., Kim, C. O., Oh, J. Y. and Jang, J., 1997, "Low Temperature Metal Induced Crystallization of Amorphous Silicon Using a Ni Solution," *J. App. Phys.*, Vol.82, pp. 5865~5867.
- (5) Widenborg, P. I. and Aberle, A. G., 2002, "Surface Morphology of Poly-Si Films Made by Aluminum-Induced Crystallisation on Glass Substrates," *J. Cryst. Growth*, Vol. 242, pp. 270~282.
- (6) Lee, W. K., Han, S. M., Choi, J. and Han, M. K., 2008, "The Characteristics of Solid Phase Crystallized (SPC) Polycrystalline Silicon Thin Film Transistors Employing Amorphous Silicon Process," *J. Non-Cryst. Solids*, Vol. 354, pp. 2509~2512.
- (7) Andoh, N., Sameshima, T. and Kitahara, K., 2005, "Crystallization of Silicon Films by Rapid Joule Heating Method," *Thin Solid Films*, Vol. 487, pp. 118~121.
- (8) Hong, W. E., Chung, J. K., Kim, D. H., Park, S. H. and Ro, J. S., 2010, "Supergrains Produced by Lateral Growth Using Joule-Heating Induced Crystallization Without Artificial Control," *Appl. Phys. Lett.*, Vol. 96, p. 052105.
- (9) Kim, D. H., Hong, W. E., Ro, J. S., Lee, S. H., Lee, C. H. and Park, S., 2011, "In-Situ Observation of Phase Transformation in Amorphous Silicon During Joule-Heating Induced Crystallization Process," *Thin Solid Films*, Vol. 519, pp. 5516~5522.
- (10) Kim, D. H., Hong, W. E., Ro, J. S., Lee, S. H., and Park, S. H., 2011, "Thermal Deformation of Glass Backplanes During Joule-Heating Induced Crystallization Process," *Vacuum*, Vol. 85, pp. 847~852.
- (11) Smith, M. P., McMahan, R. A., Voelskow, M., Panknin, D. and Skorupa, W., 2005, "Modeling of

- Flash-Lamp-Induced Crystallization of Amorphous Silicon Thin Films on Glass, *J. Cryst. Growth.*, Vol. 285, pp. 249~260.
- (12) Kim, D. H., Kim, B. K., Kim, H. J. and Park, S. H., 2012, "Crystallization of Amorphous Silicon Thin-Film on Glass Substrate Preheated at 650 °C Using Xe Arc Flash of 400 μ s," *Thin Solid Films*, Vol. 520, pp.6581~6588.
- (13) Pedrotti F. L. and Pedrotti, L. S. 1993, "Introduction To Optics 2nd edition," Prentice Hall, New Jersey, USA.
- (14) The REMBAR Company. Inc, <http://www.rembar.com/default.htm> Dobbs Ferry.
- (15) Samsung Corning Precision Glass Inc, www.samsungscp.co.kr.
- (16) Sameshima, T., Kaneko, Y. and Andoh, N., 2002, "Rapid Joule Heating of Metal Films Used To Crystallize Silicon Films," *App. Phys. Lett.*, Vol. 74, pp. 719~723.
- (17) Palik, E. D., 1998, "Handbook of Optical Constants of Solids," Academic Press, San Diego.
- (18) Bower, D. I., 2002, "An Introduction to Polymer Physics," Cambridge University Press, Cambridge, UK.
- (19) ABAQUS 6.8, www.simulia.com.