

논문 2013-50-2-12

HfO₂-Si의 조성비에 따른 HfSiO_x의 IZO 기반 산화물 반도체에 대한 연구

(Influence of Co-sputtered HfO₂-Si Gate Dielectric in IZO-based thin
Film Transistors)

조 동 규*, 이 문 석**

(Dong kyu Cho and Moonsuk Yi)

요 약

본 연구에서는 IZO를 활성층으로 하고 HfSiO_x를 절연층으로 한 TFT에 대하여 그 성능을 측정하였다. HfSiO_x는 HfO₂ target과 Si target을 co-sputtering 하여 증착하였으며 RF power를 달리 하여 네 가지의 HfSiO_x 박막을 제작하였다. 공정의 간소화를 위해 게이트 전극을 제외한 모든 층들은 RF-magnetron sputtering system과 shadow mask만을 이용하여 증착하였으며 공정의 간소화를 위해 어떠한 열처리도 하지 않았다. 네 가지 HfSiO_x 박막의 구조적 변화를 X-ray diffraction(XRD), atomic force microscopy(AFM)을 통해 분석하였고, 그 전기적 특성을 확인하였다. 박막 내 HfO₂와 Si의 조성비에 따라 그 특성이 현저히 차이가 남을 확인하였다. HfO₂(100W)-Si(100W)의 조건으로 증착한 HfSiO_x 박막을 절연층으로 한 소자의 특성이 전류 점멸비 5.89E+05, 이동도 2.0[cm²/V·s], 문턱전압 -0.5[V], RMS 0.263[nm]로 가장 좋은 결과로 나타났다. 따라서 HfSiO_x 박막 내의 적절한 HfO₂와 Si의 조성비가 계면의 질을 향상시키는 물론, HfO₂자체의 trap이나 defect를 효과적으로 줄여 줌으로써 소자의 성능 향상에 중요한 요소라 판단된다.

Abstract

In this work, we investigated the enhanced performance of IZO-based TFTs with HfSiO_x gate insulators. Four types of HfSiO_x gate insulators using different disposition powers were deposited by co-sputtering HfO₂ and Si target. To simplify the processing sequences, all of the layers composing of TFTs were deposited by rf-magnetron sputtering method using patterned shadow-masks without any intentional heating of substrate and subsequent thermal annealing. The four different HfSiO_x structural properties were investigated x-ray diffraction(XRD), atomic force microscopy(AFM) and also analyzed the electrical characteristics. There were some noticeable differences depending on the composition of the HfO₂ and Si combination. The TFT based on HfSiO_x gate insulator with HfO₂(100W)-Si(100W) showed the best results with a field effect mobility of 2.0[cm²/V·s], a threshold voltage of -0.5[V], an on/off ratio of 5.89E+05 and RMS of 0.26[nm]. This show that the composition of the HfO₂ and Si is an important factor in an HfSiO_x insulator. In addition, the effective bonding of HfO₂ and Si reduced the defects in the insulator bulk and also improved the interface quality between the channel and the gate insulator.

Keywords : Oxide TFT, IZO, HfO₂, Si, High-K

* 학생회원 부산대학교 차세대전자기판회로학과,

(Education program for samsung advanced integrated circuit, Pusan National University)

** 정회원, 부산대학교 전자전기공학부

(Department of Electrical and Electronic Engineering, Pusan National University)

※ 이 논문은 한국연구재단(NRF)“Roll-to-Roll Sputter 공정을 적용한 oxide-TFT의 제작 및 AMOLED Back-plane 적용에 관한 연구”(2010-0024321)에 의하여 연구되었음.

접수일자: 2012년6월28일, 수정완료일: 2013년1월18일

I. 서 론

현재 상용화 되어있는 Si기반 TFT에 비해 높은 전자의 이동도, 가시영역에서의 투명성, 공정의 간소화 등 여러 가지 이점이 있는 산화물 반도체를 적용한 TFT에 대한 연구가 활발히 이루어지고 있다.^[1-2] 그 중에서도 산화물 TFT 소자의 좋은 특성을 얻기 위해서는 게이트 절연층의 역할이 아주 중요하다. 고유전 박막을 절연막으로 사용할 경우 Band Gap이 작아 게이트 누설 전류를 증가시키는 결과를 가져오고 소자의 전하 이동도를 저하시키는 단점들이 보고되어지고 있다.^[3-6] 하지만 일반적으로 고유전체 박막을 게이트 절연층으로 TFT에 적용하게 되면 게이트와 채널사이의 전하충전 용량을 증가시킴으로써 구동전압을 감소시키는데 매우 효과적이며, 게이트 스위칭특성을 개선시킬 수 있는 이점이 있다. 특히 모바일 디스플레이와 같은 배터리에 의해 전원이 공급되는 디바이스는 필연적으로 소비전력을 감소시켜야 한다는 점에서 고유전체 박막은 필수적이라 할 수 있다. 이러한 이유로 산화물 TFT 소자에 고유전체 박막을 게이트 절연층으로 한 연구결과가 많이 발표되었다.^[7,8] 본 연구에서는 고유전 물질인 HfO₂를 이용하여 절연막으로 사용하였다. 많은 고유전 물질 중에서도 HfO₂는 높은 유전상수(~25), 상대적으로 낮은 누설 전류, 낮은 합성온도, 높은 밴드갭(5.68eV), 높은 투명도로 인해 높은 관심을 받고 있는 물질이다.^[9] 하지만 HfO₂의 경우, 많이 알려진 것처럼 그 전기적 특성이 결정구조에 의해 크게 결정되며 이러한 결정구조는 박막의 제작공정의 조건에 크게 영향을 받는다.^[10] 이렇게 형성된 결정구조의 경우 반도체층과 절연층 사이, 게이트 전극과 절연층 사이의 계면에 높은 charge trap density를 가지게 하는 심각한 결점을 가지게 한다. 따라서 본 연구에서는 이를 보완하여 특성을 향상 시키고자 Si를 HfO₂와 co-sputtering 하여 HfSiO_x 박막을 제작하여 절연층으로 사용하였다. Si의 경우 HfO₂ 박막내에서 산소와 결합을 통해 phase를 안정화하는 역할을 한다고 알려져 있다.^[11]

II. 실험방법

본 실험을 위해 제작된 소자는 공정의 간소화를 위하여 별도의 열처리를 가하지 않았고 또한, 모든 층을

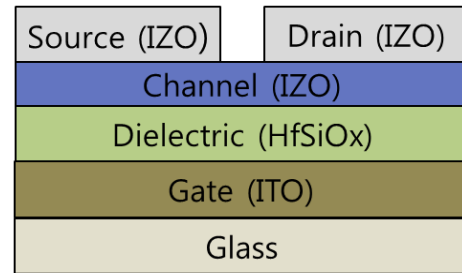


그림 1. 실험을 위해 사용된 Oxide-TFT 의 구조
Fig. 1. Schematic of oxide-TFT structure used in the experiments.

Sputter 장치만을 이용하여 증착하였다. 제조사는 대기 하이텍이며, 모델명은 Co-Sputtering system이다. RF power source는 RFPMT(REPG-300A)을 사용하였다. 먼저, ITO(Indium Tin Oxide)가 코팅된 유리기판 위에 면저항을 최소화하기 위해 photo-lithography 공정을 통해 원하는 ITO의 패턴을 형성하였다. 그리고 절연층을 Si과 HfO₂를 co-sputtering을 이용하여 200[nm] 두께로 증착하였다. 초기 진공도를 3×10⁻⁶ [torr]로 설정하였고, 공정 진공도는 2.0×10⁻³ [torr]로 유지하여 증착 하였으며, 챔버 내 가스 분위기는 Ar : 2 sccm에 O₂ : 5 sccm으로 유지하였다. 상기의 조건을 유지하면서 절연층인 HfSiO_x 박막 내 HfO₂와 Si의 조성비에 따른 소자의 특성 분석을 위하여 HfO₂(250W) - Si(100W), HfO₂(180W) - Si(100W), HfO₂(100W) - Si(100W), HfO₂(85W) - Si(50W)로 RF power를 4가지로 달리하였다. 반도체 층은 4가지의 절연층 위에 IZO(Indium Zinc Oxide) 물질을 target으로 50[W]의 RF power로 20[nm]두께로 증착하였다. 초기 진공도를 2×10⁻⁶ [torr], 공정 진공도는 2.0×10⁻³ [torr]로 유지하였으며, 챔버 내 가스 분위기는 Ar : 2 sccm에 O₂ : 0.84 sccm으로 설정하였다. 반도체 층에서 사용한 같은 IZO target을 이용하여 전극층으로도 활용하였다. 진공도는 반도체층과 동일하게 유지하고 챔버 내 가스분위기를 Ar 20 sccm 만을 이용하여 20[W]의 RF power로 150[nm] 두께로 증착하였다. O₂ 가스를 사용하지 않으므로써 IZO 내에 최대의 산소결핍자리를 유발함으로써 전극층의 역할을 부여하였다. 제작 된 소자는 그림 1.에 나타내었으며 절연층의 구조적 분석을 위하여 XRD (X-ray Diffraction), AFM (atomic force microscopy)을 통해 분석하였고, 반도체 파라미터 분석기를 이용하여 네 가지 소자의 전기적 특성을 확인하였다.

III. 결과 및 토의

1. 절연층 구조적 분석

그림 2에 나타낸 XRD pattern을 보면 특별한 peak이 검출되지 않아 네 가지 절연층 모두 비정질 상태로 나타났다. 절연층에 결정성이 형성되게 되면 grain boundary를 경로로 하여 누설전류가 흐르게 된다. 이것은 HfO₂만을 증착 시에 쉽게 결정성을 이루는 것과 대조적으로 소자의 전기적 특성에 긍정적 영향을 미친다. 반면 HfSiO_x는 온도에 따라서도 자신의 구조적 성질에 영향을 받지 않는다. 즉, 상온에서의 비정질 상태를 고온에서도 그대로 유지하기 때문에 경우에 따라 불가피하게 열처리 공정을 수반한다 하더라도 HfSiO_x의 구조적 성질은 그대로 유지할 수 있다.^[12] 그림 3에 네 가지 절연층의 AFM 분석결과를 나타내었다. HfO₂(250W)-Si(100W)의 절연층 RMS 값이 2.653 [nm]로 가장 크게 나왔고 HfO₂(85W)-Si(50W)의 절연층 RMS 값이 0.078 [nm]로 가장 작게 나왔다. HfO₂(250W)-Si(100W)의 경우 HfO₂ target에 적용된 RF power가 250[W]로 가장 높다. 따라서 그 만큼의 큰 입자가 target으로부터 떨어져 나와 표면에 증착됨으로써 RMS 값이 커졌다고 생각된다. HfO₂(250W)-Si(100W)를 제외한 나머지 세 가지 절연층은 모두 RMS 값이 10-1 [nm]이하로 측정되었다. 이렇게 RMS 값이 낮아진 이유는 대략 두 가지로 생각할 수 있다. 첫째, 증착 시 target에 걸린 RF power 줄어들면서 target으로부터 떨어진 입자 자체가 작아져 표면의 거칠기를 줄였다고 할 수 있다. 두 번째는 각

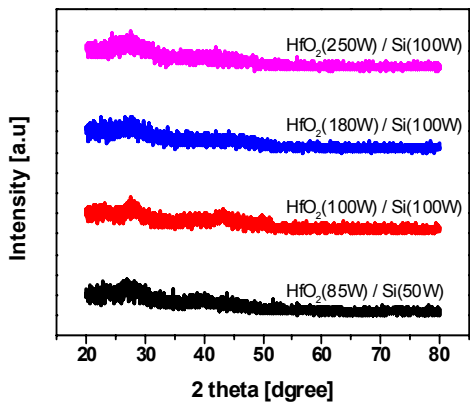


그림 2. 네 가지 박막의 XRD 패턴
Fig. 2. The XRD patterns and spectra of the four different dielectrics.

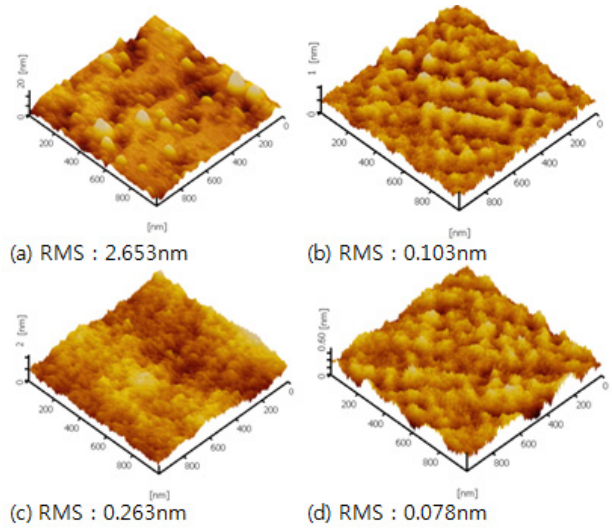


그림 3. AFM 이미지
(a) HfO₂(250W)-Si(100W)
(b) HfO₂(180W)-Si(100W)
(c) HfO₂(100W)-Si(100W)
(d) HfO₂(85W)-Si(50W)

Fig. 3. AFM images.
(a) HfO₂(250W)-Si(100W)
(b) HfO₂(180W)-Si(100W)
(c) HfO₂(100W)-Si(100W)
(d) HfO₂(85W)-Si(50W)

target의 RF power 변화로 인해 HfO₂와 Si의 조성 비율이 적절하게 조성되어 효과적인 결합할 수 있게 된 것이다. 그 결과 조밀하게 증착되어 RMS값을 대폭 낮춘 것이다. 이러한 부드러운 계면특성은 전자의 이동과 관련하여 중요한 요소가 된다. 전자는 TFT 특성상 절연층과 반도체 층 사이의 계면을 따라 이동하게 되는데 그 계면이 거칠수록 전자가 이동하면서 부딪힐 수 있는 확률이 높아지기 때문에 표면의 거칠기가 낮을수록 계면트랩을 줄여주어 전자의 이동도 등의 전반적인 TFT 성능이 향상 된다.

2. 전기적 특성 분석

그림 4에 네 가지 절연층을 기반으로 한 소자의 전기적 특성 그래프를 나타내었고, 추출된 파라미터를 표 1에 나타내었다. 먼저 HfO₂(250W)-Si(100W)를 절연층으로 한 소자는 그림 3에서 볼 수 있듯이 포화상태 영역이 굉장히 불안정함을 볼 수 있다. 이는 상대적으로 많이 포함된 HfO₂의 영향 때문이라고 판단된다. HfO₂는 고유전 물질이기는 하나 많은 defect를 가지고 있기 때문이다. 또한 다른 증착 방식에 비해 defect에 취약한

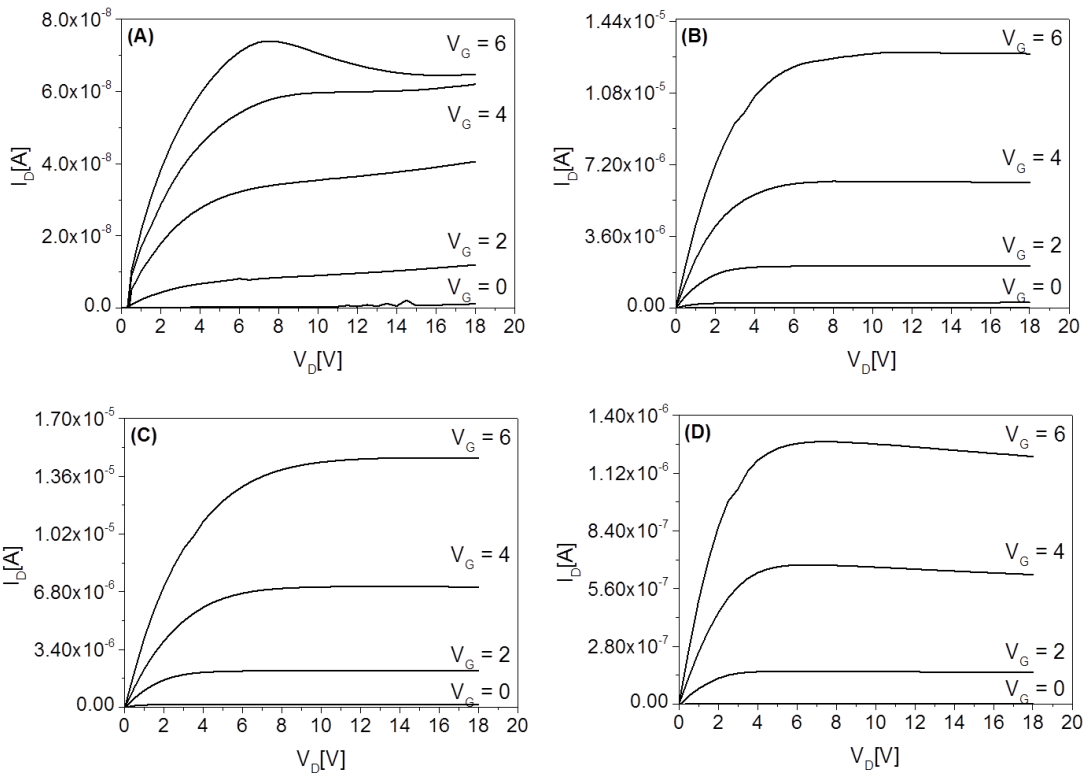


그림 4. 각각 다른 절연층으로 기반으로 한 a-IZO TFTs의 출력곡선
(A) HfO₂(250W)-Si(100W) (B) HfO₂(180W)-Si(100W) (C) HfO₂(100W)-Si(100W) (D) HfO₂(85W)-Si(50W)
Fig. 4. Output characteristic curves of the a-IZO TFTs with different dielectrics:
(A) HfO₂(250W)-Si(100W) (B) HfO₂(180W)-Si(100W) (C) HfO₂(100W)-Si(100W) (D) HfO₂(85W)-Si(50W)

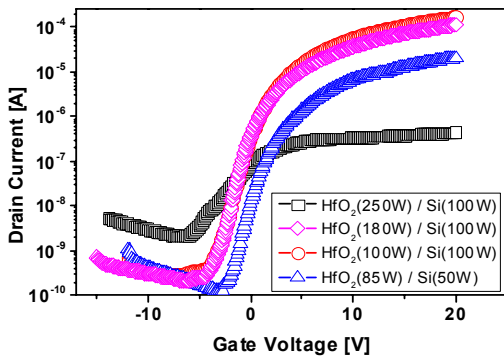


그림 5. log I_D-V_G 특성 곡선
Fig. 5. The transfer characteristic curves of the a-IZO TFTs with different dielectrics at a V_{DS} of 10V.

sputtering 방식으로 HfO₂을 증착하였기 때문에 네 가지의 절연체 중 HfSiO₂의 벌크나 계면에 다수의 defect 또는 trap을 가지고 있을 것이라 판단된다. 따라서 포화 영역의 불안정함은 물론 많은 양의 누설전류를 야기시켜 전류 점멸비 또한 네 가지 소자 중 가장 좋지 못한

표 1. HfO₂박막과 HfSiO₂박막을 이용한 소자 전류 특성
(a) HfO₂(250W)-Si(100W) (b) HfO₂(180W)-Si(100W)
(c) HfO₂(100W)-Si(100W) (d) HfO₂(85W)-Si(50W)
Table 1. The electrical properties of the a-IZO TFTs with Different dielectrics
(a) HfO₂(250W)-Si(100W) (b) HfO₂(180W)-Si(100W)
(c) HfO₂(100W)-Si(100W) (d) HfO₂(85W)-Si(50W)

	Dielectric constant	I _{on/off} ratio	mobility [cm ² /Vs]	V _{th} [V]
(a)	9.78	1.6E+02	0.5	-4.4
(b)	9.33	5.25E+05	1.8	-1.0
(c)	9.16	5.89E+05	2.0	-0.5
(d)	8.02	1.73E+05	1.3	0.7

결과를 나타냈다. 다음으로 HfO₂(85W)-Si(50W)를 절연층으로 한 소자는 전체적으로 양호하나 전류 점멸비에서 약간 뒤떨어지는 결과를 보여주고 있다. 이는 표 2에 나타내어진 HfO₂의 증착율과 관계가 있다. 표 2에 보이는 것과 같이 증착 시 파워가 100[W] 아래로 내려

표 2. HfO₂ 증착율Table 2. Depositoin rate of HfO₂ varying on RF power.

	250[W] (3100s)	180[W] (3400s)	100[W] (3600s)	85[W] (7200s)
HfO ₂ depositoi n rate[Å/s]	0.275	0.172	0.14	0.048

가면서 HfO₂의 증착율이 급격하게 떨어지며, 이로 인해 HfSiO_x 박막 내의 HfO₂의 함유량이 현저하게 줄어들게 된다.

그만큼 HfSiO_x 박막의 유전율을 떨어뜨리는 결과를 낳게 되고 결국 on current의 저하로 이어져 전류 점멸 비가 낮아진 것이다.

마지막으로 HfO₂(180W) - Si(100W), HfO₂(100W)-Si(100W)를 절연층으로 한 두 개의 소자는 네 가지의 소자들 중 가장 좋은 특성을 나타냈다. 두 가지 소자에 사용된 HfO₂의 target에 인가된 RF power는 다르나 비슷한 증착율을 가지고 있는 것으로 보아 두 소자의 절연층 모두 HfO₂와 Si의 조성비에서 큰 차이가 나지 않을 것으로 판단된다. 즉, HfSiO_x 박막을 절연층으로 하는 소자에 있어서 HfO₂와 Si의 조성비가 중요한 역할을 한다고 말할 수 있다. 따라서 HfO₂의 취약점인 defect나 trap등을 Si과의 결합을 통해서 효과적으로 줄였다고 판단된다.^[13]

IV. 결 론

이번 연구에서 고유전 물질인 HfO₂를 이용하되, 자체 적으로 가지고 있는 단점들을 보완하고자 Si을 co-sputtering하여 HfSiO_x를 절연층으로 제작하였다. 총 네 가지의 조건으로 절연층을 제작하였으며 절연층의 구조적 특성과 그 절연층을 기반으로 한 소자의 전기적 특성을 분석해보았다. 네 가지의 절연층 모두 XRD 분석결과 비정질 상태로 확인되었다. 다만, HfO₂와 Si의 조성비에 따라 그 전기적 특성이 확연하게 차이가 났으며, 이번 실험에서 HfO₂(100W)-Si(100W)의 조건으로 증착한 HfSiO_x의 절연층을 기반으로 한 소자의 특성이 전류 점멸 비 5.89E+05, 이동도 2.0[cm²/V.s], 문턱전압 -0.5[V], RMS 0.26[nm]로 가장 좋은 결과로 나타났다. 이와 같은 결과를 미루어 보았을 때 HfSiO_x의 절연층에서 HfO₂와 Si의 조성비가 소자의 성능에 있어서 중요한 요소가 된

다는 것을 알 수 있다. 또한 적절한 HfO₂와 Si의 결합은 HfO₂의 phase를 안정화시키며, 계면의 질 또한 향상시켜 HfO₂자체의 trap이나 defect를 효과적으로 줄였다고 판단된다.

참 고 문 헌

- [1] B. D. Ahn, J. H. Kim, H. S. Kang, C. H. Lee, S. H. Oh, K. W. Kim, G. Jang, and S. Y. Lee, "Thermally satable, highly conductive, and transparent Ga-doped ZnO thin films", *Thin Solid Films*, vol. 516, no. 7, pp. 138-1385, Feb. 2007.
- [2] R. L. Hoffman, B. J. Norris, and J. F. Wager, "ZnO-based transparent thin-film transistors," *Appl. Phys. Lett.*, vol. 82, no. 5, pp. 733-735, Feb. 2003.
- [3] S. Y. Lee, S. P. Chang, J. S. Lee, "Role of high-k gate insulators for oxide thin film transistors", *Thin Solid Films*, 518, p.3030, 2010.
- [4] L. Pereira, P. Barquinha, E. Fortunato, and R. Martins, "Low temperature processed hafnium oxide: Structural and electrical properties", *Mater. Sci. Semicond. Process.*, 9, p. 1125, 2006.
- [5] X. Liu and D. Li, "Influence of charged particle bombardment and sputtering parameters on the properties of HfO₂ films prepared by dc reactive magnetron sputtering", *Appl. Surf. Sci.*, 253, p. 2143, 2006.
- [6] J. Robertson, "High dielectric constant oxides" *Eur. Phys. J. Appl. Phys.* 28, 265-291, 2004.
- [7] D. Fischer and A. Kersch, "The effect of dopants on the dielectric constant of HfO₂ and ZrO₂ from first principles," *Appl. Phys. Lett.*, vol. 92, no. 1, pp. 012908-3, Jan. 2008.
- [8] D. C. Hsu, M. T. Wang, and J. Y. Lee, "Electrical characteristics and reliability with ZrO₂ gate dielectric", *J. Appl. Phys.*, vol. 101, no. 9, pp. 094105-094105-4, May 2007.
- [9] S. P. Chang, Y. M. Song, S. G. Lee, S. Y. Lee and B. K. Ju, "Efficient suppression of charge trapping in ZnO-based transparent thin film transistors with novel Al₂O₃/HfO₂/Al₂O₃ structure", *J. Appl. Phys.* vol. 92, pp. 192104, 2008.
- [10] L. Khomenkova, C. Dufour, P-ECoulon, C. Bonafos and F. Gourbilleau, "High-k Hf-based layers grown by RF magnetron sputtering", *Nanotechnology*, vol. 21, pp. 095704, 2010.

- [11] D. Fischer and A. Kersch, "Ab initio study of high permittivity phase stabilization in HfSiO", *Microelectronic Engineering*, vol. 84, pp. 2039, 2007.
- [12] K. J. Hubbard and D. G. Schlom, "Thermodynamic stability of binary oxides in contact with silicon", *J. Mater. Res.*, vol.11, p.2757, 1996.
- [13] D.G. Lee, S. W. Do, J. S. Lee and Y. H. Lee, "Electrical Characterization of HfO₂/Hf/Si(sub) Films Grown by Atomic Layer Deposition", *Leek*, vol. 29, pp. 535, 2006.

— 저 자 소 개 —



조 동 규(학생회원)
2002년 부경대학교 전기공학과
학사 졸업.
2012년 부산대학교 차세대전자기
관회로학과 석사 졸업.
<주관심분야 : Oxide TFT,
Organic TFT>



이 문 석(정회원)
1991년 포항공과대학교 전자전기
공학과 학사 졸업.
1995년 포항공과대학교 전자전기
공학과 석사 졸업.
1999년 포항공과대학교 전자전기
공학과 박사졸업.
1999년 7월~2002년10월 미국 LBNL. Post Doc.
/Staff Scientist
2002년12월~2004년8월 삼성전자 반도체총괄
책임연구원
2004년 9월~현재 부산대학교 전자전기공학부
부교수.
<주관심분야 : 반도체 소자, 공정, Oxide TFT>