

VHDL과 FPGA를 이용한 Digital Power IC 설계

김민호 · 구본하 · 양 오[†]

[†]청주대학교 반도체공학과

Digital Power IC design using VHDL and FPGA

Min Ho Kim, Bon Ha Koo and Oh Yang[†]

[†]Semiconductor Engineering of CheongJu University

Abstract

In this paper, the boost converter was implemented by digital control in many applications of the step-up. The PWM(pulse width modulation) control module of boost converter was digitized at power converter using the FPGA device and VHDL. The boost converter was designed to output a fixed voltage through the PI control algorithm of the PWM control module even if input voltage and output load are variable. The boost converter was digitized can be simplified by reducing the size of the module and the external control components. Thus, the digital power IC has advantageous for weight reduction and miniaturization of electronic products because it can be controlled remotely by setting the desired output voltage and PWM control module. The boost converter using the digital power IC was confirmed through experiments and the good performances were showed from experiment results.

Key Words : VHDL, FPGA, boost converter, digital power IC, PWM

1. 서 론

현재 대체에너지 사업과 저공해 에너지 사업들중에서 태양광 발전이 각광 받고 있다. 그러나 대체 태양광 발전은 생성되는 전압의 수치가 제품 구동에 요구되는 전압에 미치지 못 할뿐더러, 당일의 날씨와 계절에 따라 변화하는 일사량에 의해 발전 되는 전압도 상당히 불안정하다는 단점이 있다[1]. 이러한 상황으로 미루어 봤을 때, 직류 전압 형태의 전기 에너지를 부하가 요구하는 전압으로 승압 시켜주는 DC-DC Converter에 대한 연구가 필요하다[2,3].

또한 현재 사용되는 제품들 중 대표적으로 스마트폰이나 테블릿 PC와 같은 전자 제품들을 보면 앞으로의 전자 제품의 추세는 경량화, 소형화가 될 것을 예측 할 수 있다. 이러한 현재 상황에서 제품 전체에 동작 가능한 전력을 공급해주는 기존의 Analog로 이루어진 Power들은 전자 제품의 경량화 및 소형화의 걸림돌이

될 수밖에 없다. 또한, VLSI기술이 발전되고 IC 칩의 복잡도가 증가되고 있기 때문에 IC에 대한 설계의 환경이 복잡해졌다. 이러한 상황에서 디지털시스템을 게이트나 플립플롭 등으로 설계한다는 것은 효율성이 떨어진다. 이와 같은 이유로 HDL(Hardware Description Language)를 사용하여, 디바이스를 설계하는 시스템이 각광 받고 있으며, 기존의 Analog 회로에 대한 Digital 회로로서의 대체가 불가피해지고 있는 시점이다. 때문에 앞으로 연구가 되어야할 Boost Converter는 Analog 방식의 Boost Converter가 아닌 Digital 방식의 Boost Converter의 연구가 필요하다고 판단된다. 따라서 스위칭 소자를 이용한 Boost Converter와 HDL중 VHDL를 이용하여 IC 설계가 가능한 FPGA를 사용하며, Digital PWM 제어모듈을 사용한 Digital Power IC를 제안하려 한다. 이 Digital Power IC는 불안정한 입력전압과 부하의 변동에도 정상적인 전압의 출력이 가능 하도록 제어방식 중 가장 많이 사용되고 있는 PI제어를 사용하였다. PI제어를 통해 Boost Converter의 주변 조건이 변화여도 기준 출력 전압(VoREF)을 이상 없이 출력할

[†]E-mail : ohyang@cju.ac.kr

수 있다.

따라서 Switching Boost 회로의 출력 전압을 보다 효과 적으로 제어 할 수 있다. 다음은 실험을 통하여 제시한 Boost Converter이 의도한 특성을 정상적으로 출력 하고 있는지 확인하였다.

2. DC-DC Boost Converter

2.1. 제안한 DC-DC Boost Converter

본 논문에서는 FET 스위칭 소자의 평균 스위칭 기법에 의한 인덕터와 커패시터의 병렬 연결형 DC-DC Boost Converter회로로 사용하였다[4,5].

또한 24bit 의AD Converter를 사용하여 정밀도를 높였고 Boost Converter 의 출력 전압을 FPGA에서 읽을 수 있도록 설계하였다. Table 1은 제시한 모델의 설계 사양을 작성한 것이고, 설계 사양에 맞게 Fig. 1과 같이 Boost Converter의 회로를 구성 하였다.

Fig. 1에서 Vin에 인가되는 전압이 DC 9 V~15 V로 가변 하거나 Vo의 부하가 0.1 A에서 2.0 A로 가변 하여도 출력전압이 DC 20V로 고정될 수 있는 Boost Converter를 설계하고자 한다. 이 실험조건에서 입력전압의 가변은 Boost Converter에 인가되는 전압의 크기가 불안정하여 일정한 전압이 인가되지 않는 것을 가정한 것이다.

또한 출력 부하의 가변은 전자 기기의 부하에 변화

Table 1. System specifications

입력 전압 (Vi)	9~15 [VDC]
출력 전압 (Vo)	20 [VDC]
출력 전류 (Io)	0.1~2.0 [A]
스위칭 주파수 (fs)	50 [kHz]
출력 전압 리플 (ΔV_o)	200 [mV]
FPGA	Cyclone Series EP1C6T144C8N
A/D Converter	AD7766 (24bit)

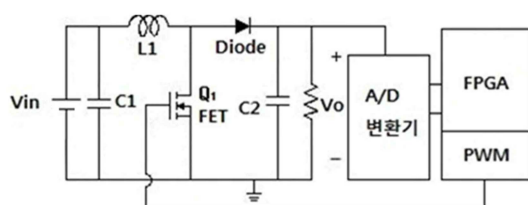


Fig. 1. Schematic diagram for digital boost converter.

를 가정하여 설정 하였다.

2.2. Boost Converter

제안한 Boost 회로에서 MOSFET소자에 PWM이 들어 가 스위칭 소자가 되면서, Q1이 open과 close를 반복하게 된다. 이때, 입력 전압이 출력 전압에 전달되는 전압의 비를 구하면 식 (1)과 같다.

$$\frac{V_o}{V_i} = \frac{1}{(1-D)} \quad (1)$$

식 (1)에서 Vo, Vi, D는 각각 출력 전압, 입력 전압, PWM Duty를 나타낸다. 이 식에 따라 출력 전압은

$$V_o = \frac{v_i}{(1-D)} \quad (2)$$

가 된다. 따라서 출력 전압 Vo는 Duty를 0에서 1까지 변경시킴으로써 입력전압 이상으로 제어 할 수 있다. 따라서 PWM의 Duty를 이용하면 원하는 크기의 전압을 Boost Converter에서 출력해 낼 수 있게 된다.

그러나 이렇게 PWM의 Duty를 이용하여 출력전압을 제어하게 설계하는 경우 PWM의 Duty를 제어하는 제어 모듈이 필요하다.

2.3. PI 제어

PI 제어기는 비례 적분 제어기로 기존의 신호와 현재 신호 사이의 오차의 비례상수 이득을 곱해서 제어하는 비례제어기(Proportional Controller)와 오차 신호를 적분하여 제어 신호를 만들어내는 적분 제어기(Integral Controller)를 병렬로 연결하여 사용하는 제어 기법을 말한다[6]. 이러한 PI제어는 적분제어의 정상상태오차 감소기능과 비례제어의 과도응답 성능개선 기능의 장점을 지닌다. Fig. 2는 PI제어기의 알고리즘을 나타내었다.

Fig. 2에서 VoRef는 기준이 되는 출력 전압, Vo는 현재 출력 전압, Err는 VoRef와 Vo의 오차, Kp는 비례계수, Ki는 적분계수, Ka는 적분누적 방지 계수를 의미한다. Fig. 2의 PI제어기를 수식으로 나타내면

$$PWM = Err \times K_p + K_i \int_0^t (Err - K_a) dt \quad (3)$$

으로 표현할 수 있다. 또한 PI제어에는 적분누적 방지(Anti-windup)이 필요하다[7, 8].

즉, Err의 적분값은 적절한 수준을 유지할 때, 출력값이 레퍼런스를 오차없이 잘 추적하지만, 지속적인 레퍼런스 변화나 외란 발생시에 Err의 적분값이 과도하

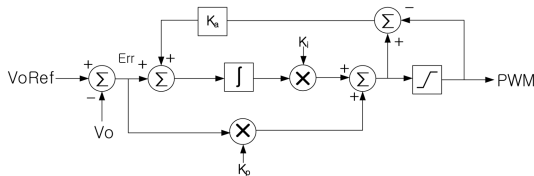


Fig. 2. Structure of PI controller.

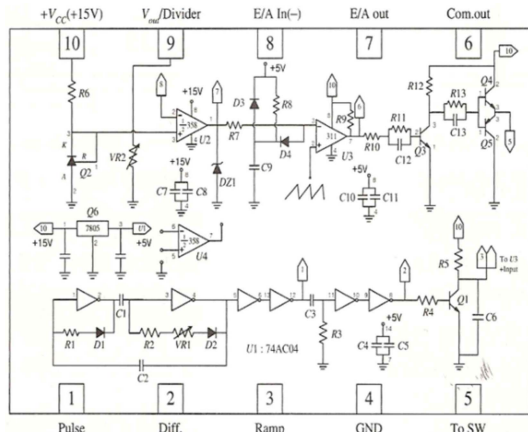


Fig. 3. Schematic diagram for analog PWM.

게 쌓여 P제어가 적절한 효과를 나타내지 못하고 I 제어가 주도하는 제어로 변화하게 되는 경우가 발생한다. 이러한 적분누적을 방지하기 위하여 Fig. 2와 같이 피드백(feedback) 회로를 구성하여 적분된 I값이 누적되지 않게 하였다.

2.4. Analog PWM 제어 모듈과 Digital PWM 제어 모듈

기존의 Analog PWM 제어 모듈과 제안한 Digital PWM 제어 모듈을 만들어 그 성능을 비교하여 보았다. Fig. 3은 아날로그 PWM 제어 모듈의 회로도를 나타내었다[9].

Analog PWM 제어 모듈은 구형파 발생기, 미분 회로, 삼각파 발생 회로, 비교기, 오차 증폭기, 스위치 구동 회로로 이루어진다. 제안한 Boost Converter는 VHDL을 이용하여 FPGA에 설계하였다.

본 논문에서 VHDL을 이용하여 설계된 FPGA의 내부 Block Diagram을 Fig. 4에 나타내었다.

FPGA의 내부 구성도를 보면, A/D Converter에서 Digital값으로 변환한 출력 값을 7 세그먼트(Seven Segment)를 통해 출력하여 모니터 할 수 있고, PI제어기를 사용하여, 출력 값을 제어 할 수 있게 설계를 하였다. 따라서 FPGA에서는 A/D Converter가 정상 작동할 수 있도록 MCLK과 SCLK을 만들고, A/D

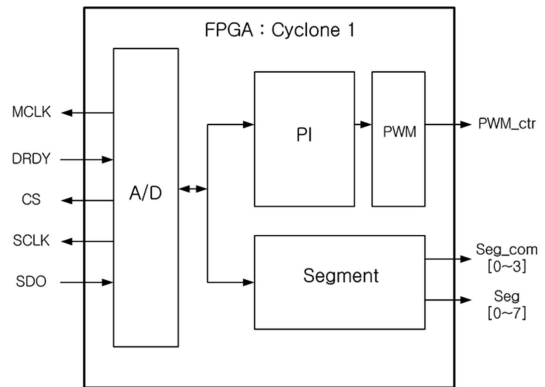


Fig. 4. Internal block diagram of FPGA.

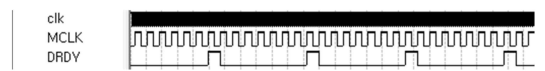


Fig. 5. Simulation result of the MCLK, DRDY for FPGA and AD converter.



Fig. 6. Simulation result of the Digital output for the AD Converter.

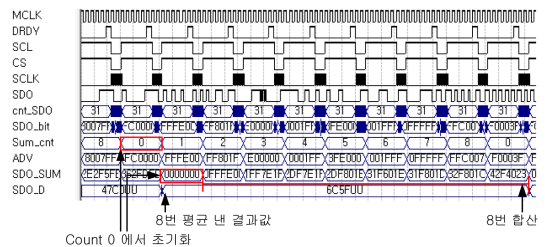


Fig. 7. Simulation result of the 8 samples averaged digital output for the AD converter.

Converter에서 SDO를 입력 받아 Digital 값으로 변경된 Boost Converter의 출력 전압을 FPGA에서 읽을 수 있다.

Fig. 5에서는 FPGA에서 A/D Converter를 통해 MCLK를 만들어 주고 A/D Converter를 통해 DRDY를 받는 것과 Fig. 6에서는 A/D Converter를 통해 Digital 값을 받아 FPGA에서 출력 하는 것을 시뮬레이션을 통해 확인 하였다.

또한, Fig. 7을 보면 A/D Converter의 출력을 Sum_cnt가 0에서 기존의 합을 초기화 한 후, 8번의 합에 대한 평균을 내서 A/D Converter의 정밀도를 증가

시켰음을 확인 할 수 있다. 이 Digital 값은 Segment를 통해서 결과 값을 모니터 할 수 있도록 하였고, PI 제어를 통해 PWM의 Duty의 값을 PI 제어기의 출력에 따라 자동적으로 제어되도록 하였다.

제한한 Digital Converter에서는 Soft Start를 사용하였는데, Soft Start는 갑자기 많은 전압이 Boost converter에 인가되어 회로가 오작동을 일으키거나 파손되는 것을 방지하기 위해, 낮은 전압부터 원하는 출력에 전압까지 서서히 증가 시키는 것을 의미한다. Fig. 8에서는 Soft Start와 PI제어기에 대한 흐름도를 나타내었다.

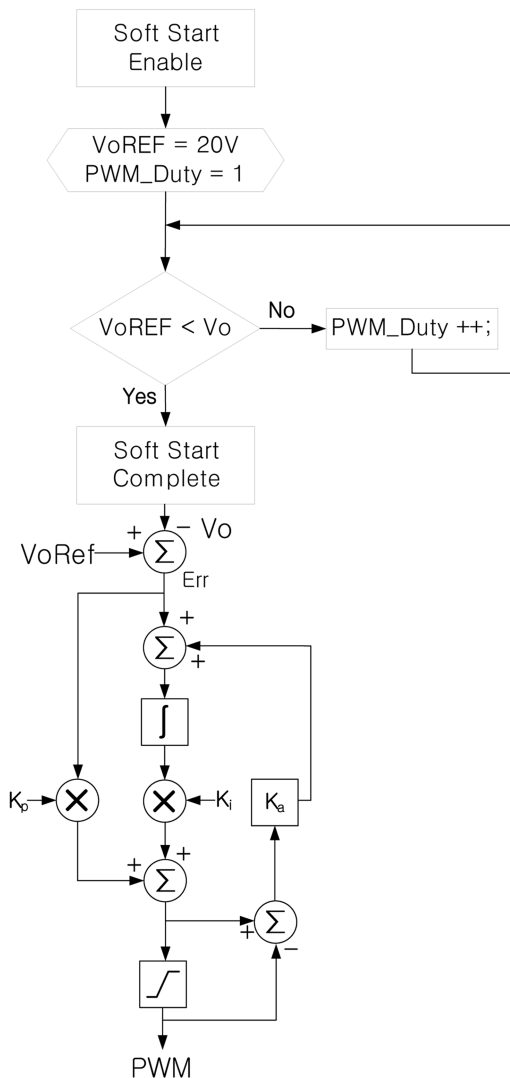


Fig. 8. Flow chart for soft start and PI controller.

3. 실험 결과

디지털적으로 제어되는 승압형 컨버터(Boost converter)의 제어특성을 파악하기 위해 실험을 하였다. 이를 위해 설계조건에 맞게 출력 기준 전압(VOREF)를 20V로 정해놓고, 승압형 컨버터의 입력 전압과 출력 부하를 가변 할 때와 또한, 출력 되는 전압의 파형을 실험을 통해 측정하였다.

Fig. 9와 Table 3은 Analog PWM 제어 모듈을 이용한 Boost회로의 출력 전압을 나타낸 것이다. Fig. 9는 출력 부하를 0.1 A에서 2.0 A로 연속해서 가변 했을 때의 파형을 나타내었다. 파형을 보면 부하가 변하여도, 20.24 V의 전압을 출력하고 있는 것을 알 수 있다. 또한, Table 3은 입력 전압을 가변 했을 때의 출력 전압을 측정하였다.

Fig. 10과 Table 4는 Digital PWM 제어 모듈을 이용한 Boost회로의 출력 파형을 나타낸 것이다. Fig. 10은 출력 부하를 0.1 A에서 2.0 A로, 2.0 A에서 0.1 A로 가변 했을 때 PI제어를 통하여 출력 전압을 제어하는 파형을 나타내었다. 이때 PI제어를 통해서 출력 값을 제어하는 시간은 각각 38.92 ms, 67.76 ms가 걸렸으며, Table 4는 입력 전압을 가변 했을 때의 출력 전압을 측정하였다. 두 회로의 출력 전압의 오차를 비교해보면

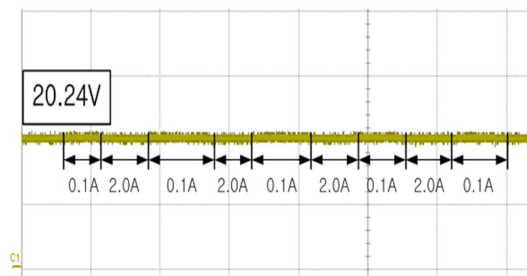


Fig. 9. Output voltage of analog booster closed loop that 0.1 A to 2.0 A load variable.

Table 3. Output voltage of analog boost converter

Boost의 입력 전압	Boost의 출력 전압
9 V	20.24 V
10 V	20.24 V
11 V	20.24 V
12 V	20.24 V
13 V	20.24 V
14 V	20.24 V
15 V	20.24 V

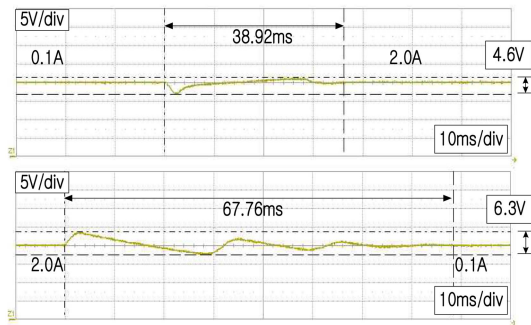


Fig. 10. Output voltage of digital booster closed loop that 0.1 A to 2.0 A load variable.

Table 4. Output voltage for digital boost converter

Boost의 입력 전압	Boost의 출력 전압
9 V	20.37 V
10 V	20.37 V
11 V	20.37 V
12 V	20.37 V
13 V	20.37 V
14 V	20.37 V
15 V	20.37 V

Analog Boost 회로는 +1.2%, Digital Boost 회로는 +1.85%를 보이는 것을 확인 할 수 있었다.

4. 결 론

본 논문에서는 현재 많은 제품에서 승압의 용도로 사용되고 있는 Boost Converter를 Digital화 시킬 수 있는 IC를 설계하였다. 이를 위해 입력 전압이 변하거나 Boost Converter의 부하가 변하여도 PI제어기를 통해 출력전압을 일정 크기로 제어하는 Digital Power IC를 설계하였다. 현재 많이 사용되고 있는 Analog PWM 제어모듈을 이용한 출력전압의 제어 실험과 Digital IC를 사용하여 PWM 제어모듈을 만들어 Boost Converter의 출력전압을 제어한 실험을 통해 두 결과를 관찰, 비교 하였다. 위의 실험을 통하여 얻은 Table 3, Table 4를 비교하였을 때, Analog PWM 제어 모듈을 사용했을 때와 Digital PWM 제어 모듈을 사용했을 때의 결과가 유사함을 확인 할 수 있었다. 뿐만 아니라, Digital PWM 제어 모듈을 사용할 때는 FPGA에서 Boost의 출력 전압을 읽어, PWM의 Duty를 자동 제어하는 것도 확인 할 수 있었다. 그러나 Digital PWM 제

어 모듈을 사용하였을 때 오차는 +1.85% Analog PWM 제어 모듈을 사용했을 때는 +1.20%로 Digital PWM 제어 모듈을 사용하였을 때, 0.65% 증가함을 볼 수 있었다. 이는 PI 제어기의 계수 값을 조정함으로써 개선할 수 있다. 이 때 자동 제어는 PI 제어기를 사용하여, 공급되는 입력 전압의 크기와 출력 단의 부하의 변화에 관계없이 일정하게 유지 할 수 있었다. 부하 변화 시 PI제어를 통해 정상 출력을 유지하는 시간은 38.92ms, 67.76ms로 짧은 시간에 이루어짐을 보였다. 이 Digital Power는 입력전압이 불안정한 장소나 출력 부하의 변동이 심한 제품에서 사용되기에 유용한 Power가 될 것이다. 또한 FPGA에서 PWM을 제어하는 방법으로 설계한 Digital Power를 사용하게 되면 MPU를 별도로 쓰지 않아도 출력 전압을 FPGA에서 읽어 PI제어를 통해 PWM을 제어하여 출력하게 되므로, 별도로 MPU에서 설정해야 할 부분도 줄어들게 되고, PWM 때문에 MPU를 사용하게 되는 일은 줄어들게 될 것이다.

그리고 아날로그만으로 구성된 Power 보다는 경량화와 소형화에 도움이 될 수 있고, 특히 디지털 적으로 출력전압을 가변 함으로써 다른 제품으로의 호환이 보다 간편해진다. 뿐만 아니라, 디지털적으로 꾸민 회로는 통신을 사용하는데 용의하다. 따라서 Digital PWM Control Module을 원격 제어할 수 있다. 이 원격 제어를 통해 Boost Converter의 출력 전압 모니터링이나 출력전압의 원격 가변이 가능하기 때문에 디지털 파워 IC의 용도는 더 확대 될 것으로 사려된다.

감사의 글

본 연구는 교육과학기술부와 한국연구재단의 지역혁신인력양성사업으로 수행된 연구결과임

참고문헌

1. B. W. Kim, S. J. Park, K. H. Kim, S. M. Heon, S. E. Cho, C. U. Kim, "Buck and Boost Photovoltaic Converter Driving Schemes under Low power level[±], KIPE, Power Electronics Annual Conference, pp. 669-672, 2005.7.
2. J. B. Kim, Y. J. Lee, S. T. Jung, C. S. Kim, S. J. Park, K. H. Kim, "Soft Switching DC/DC Converter Using Boost," KIPE, Power Electronics Annual Conference, pp. 436-437, 2011.7.
3. J. M. Park, D. H. Yoo, H. N. Lee, G. Y. Jung, "DC-DC Boost Converter with High Voltage-transfer

- Ratio,” KAIS, Academia-Industrial Cooperation Society Annual Conference 2010, pp. 345-348, 2010.
4. K. W. Lee, “Design and Implementation of a Current Controller for Boost Converters Using a DSP,” KIPE, Power Electronics Annual Conference 17(3), pp. 259-265, 2012.6.
 5. I. D. Kim, “Analysis and Modeling of Two-Phase Boost DC-DC Converter,” KIEE, The Transactions of The Korean institute of Electrical Engineers 46(9), pp. 1356-1364, 1997.9.
 6. I. H. Kim, K. J. Jeong, Y. I. Son, “Design of controller for DC/DC boost converter using PI observer,” KIEE, Electrical Machinery & Energy Conversion System Society Annual Conference, pp. 1650-1651, 2009.7.
 7. G. M. Lee, G. D. Lee, D. C. Lee “Anti-Windup of PI Controller for DC Motor Drives,” KIEE, KIEE Summer Conference pp. 498-500, 1996.7.
 8. W. E. Yun, J. W. Choi, H. G. Kim, “A New Anti-windup Strategy for PI Speed Controllers,” KIEE, Electrical Machinery & Energy Conversion System Society Annual Spring Conference, pp 140-142, 2005.4.
 9. ERA, “Design Master of Power Circuit - Rectifier Circuit to Switching Regulator,” pp. 4-68, 2008.8.
-
- 접수일: 2013년 11월 15일, 심사일: 2013년 11월 28일,
 게재확정일: 2013년 12월 16일