JKIICE Journal of the Korea Institute of Information and Communication Engineering

한국정보통신학회논문지(J. Korea Inst. Inf. Commun. Eng.) Vol. 17, No. 9 : 2091~2096, Sep. 2013

방향성 그래프에 기초한 분할연산 회로설계에 관한 연구

박춘명*

A Study on the Partition Operating Circuit Design based on Directed Graph

Chun-Myoung Park*

Department of Computer Engineering, Korea National Univetsity of Transportation, Chungju 380-702, Korea

요 약

본 논문에서는 방향성 그래프에 기초하여 절점들 간의 입출력 관계가 트리의 특성을 갖는 연관관계를 분할연산 기법과 수학적 해석을 통하여 함수로 변환하고 이를 회로 설계하는 방법에 대하여 논의하였다. 기존에 제안된 알고리즘이 임의의 절점수를 갖는 방향성 그래프에 대하여 같은 수의 잉여절점수를 삽입함으로써 생성되는 매개변수들이 양의 정수로 표현되지 못하여 회로의 설계가 불가능하게 되는 문제점이 있었다. 이를 개선하기 위해서 본 논문에서는 트리의 성질을 수학적으로 해석하여 주어진 임의의 절점수를 가지는 방향성 그래프에 대하여 절점들의 관계를 규명해주는 매개변수들과 논리레벨 P의 승수로 표현되어 항상 양의 정수 값을 갖도록 레벨 간에 각기 다른 잉여절점을 삽입하여 효율적인 회로설계를 하였다.

ABSTRACT

This paper present a method of efficiency circuit design based on directed graph which was represented by tree structure relationship between input and output of nodes. In this paper, we introduce the concept of mathematical analysis based on tree structure which was designed by optimal localized computable circuit. Using the proposed circuit design algorithms in this paper, it is possible to design circuit which directed tree graph have any node number. The proposed method is more effective, regularity and extensibility than former method

키워드 : 그래프, 방향성 그래프, 행렬, 유한체, 회로설계

Key word : Graph, directed graph, matrix, finite field, circuit design

접수일자 : 2012. 08. 03 심사완료일자 : 2012. 11. 27 게재확정일자 : 2012. 12. 10

* **Corresponding Author** Chun-Myoumg Park(E-mail:cmpark@ut.ac.kr Tel:+82-43-841-5346)
Department of Computer Engineering, Korea national University of Transportation, Chungju 380-702, Korea

Open Access http://dx.doi.org/10.6109/jkiice.2013.17.9.2091 print ISSN: 2234-4772 online ISSN: 2288-4165

ⓒThis is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(http://creativecommons.org/li-censes/by-nc/3.0/) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.
Copyright Ⓒ The Korea Institute of Information and Communication Engineering.

Ⅰ. 서 론

최근에 회로설계를 그래프이론[1-2]에 기반을 두고 수행하는 연구가 활발히 진행 중에 있으며 특히 분할연산구성 기법은 매우 효율적으로 회로설계를 할 수 있다. 이는 출력에 영향을 미치는 입력의 연관관계를 함수로서 해석하고 이를 분할연산하여 회로로 구성한 후 선형결합하는 기법[3]이다.

이러한 기법을 통해 입력과 출력의 관계를 최적화하여 회로소자들 간의 의존도 감소에 의해 내부접속의 복잡성을 감소시킬 수 있다. 따라서, 분할연산 구성기법은 집적회로에 대한 차세대 초고속 회로설계의 매우 중요한 관심분야로 부각되고 있으며 이에 대한 연구가 활발히 진행 중이다.

절점들의 입출력 관계가 트리의 특성을 갖는 방향성 그래프의 형태로 주어지는 경우, 기존에 제안된 연구내용은 절점들의 수를 파악하여 가장 많은 절점수를 갖는 가지의 절점수를 모든 가지에 동일하게 잉여절점을 삽입하여 회로를 설계[4]하는 방식이다.

이 경우 모든 방향성 그래프에 대한 해석의 일반성이 부족하여 회로설계가 용이하지 못한 단점이 있으며 또한, 코드 할당에 대하여 최적의 논리레벨 P를 부여하기가 어렵다.

이러한 문제점을 개선하기 위하여 본 논문에서는 트리의 수식적인 성질을 적용하여 절점들의 입출력 관계를 최소화하고 이를 토대로 최적의 회로를 설계하는 알고리즘[4]을 제안하였다.

특히, 본 논문에서 제안된 알고리즘은 기존에 제안된 알고리즘으로는 회로구성이 용이하지 않은 입출력간의 연관관계에 대하여 쉽게 최소화된 회로를 구현할 수 있으며 방향성 그래프에 대한 회로설계를 보다 구체화하고, 일반화시킬 수 있는 장점이 있다.

본 논문의 구성과 서술과정은 다음과 같다. II장에서는 방향성 그래프의 중요한 성질에 대해 논하였으며, III장에서는 본 논문을 전개하는데 필요한 수학적 배경 및 행렬연산, 멱영행렬의 성질에 대하여 논의하였다. Ⅳ장에서는 회로설계 알고리즘을 논의하였으며, 제안한 회로설계 알고리즘과 기존의 알고리즘에 대해 다양하게 비교 및 분석을 통해 제안한 알고리즘이 효율적임을 보였다. 마지막 Ⅴ장의 결론에서는 본 논문에서 제안한 내용의 특징을 요약하였다.

Ⅱ. 방향성 그래프

일반적으로, 그래프는 방향성 그래프[1-2]와 비방향성 그래프로 구분되며 계층적 구조에 따라 각각 싸이클과 트리로 세분된다. 그래프는 절점들과 그 절점들을 연결한 가지의 집합으로 정의되며, 특히 절점을 연결한 가지들의 방향이 정의되어 화살표로 방향을 표시한 것을 방향성 그래프라 하며 이의 몇가지 예를 다음 그림 1에 나타내었다.

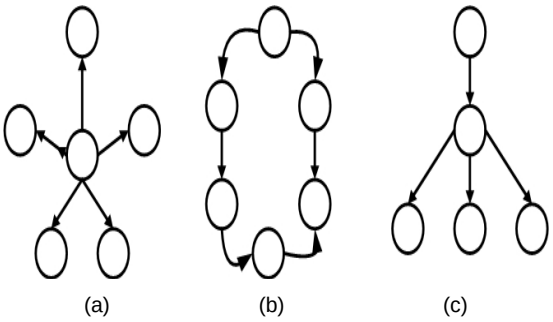

그림 1. 방향성 그래프의 몇가지 형태
Fig. 1 Types of directed graph

그림 1의 (c)와 같이 방향을 가지며 그래프의 절점들이 트리를 이루는 구조를 방향성 트리 그래프라 하며 이의 몇 가지 성질을 다음과 같이 정리하였다.

[성질 1] $S_2=AS_1$의 관계를 갖는 두 절점 S_1, S_2에 대하여 S_1을 S_2의 조상(원인 또는 입력), S_2를 S_1에 대한 자손(결과 또는 출력)이라 한다. 이때, S_1과 S_2의 관계를 그림으로 나타내면 S_1에서 출발한 화살표가 S_2에 도착한 형태로 표현되며 이러한 화살표를 두 절점들 간에 관계를 설명해 주는 전달행렬 A로 나타낸다.

[성질 2] $S_k=A^mS_1$의 관계를 갖는 두 개의 절점 S_k와 S_1에 대하여 S_1은 S_k의 m번째 자손이 된다. 즉, S_1에서 출발하여 S_k에 도착하기 위해서는 m번의 전달행렬 A를 취해주어야 한다.

[성질 3] 트리는 루트라 불리는 하나의 절점을 가지며 트리구조의 모든 절점은 루트절점과 연결되어있다.

[성질 4] 루트절점은 길이가 1인 사이클을 이루며 루트절점을 제외한 싸이클은 트리구조내에 존재하지 않는다.

Ⅲ. 수학적 배경 및 행렬 연산의 성질

3.1. 유한체 GF(P)의 성질[5-6]

유한체는 일명 Galois체라고도 하며, 오류정정부호, 스위칭이론 등에 광범위하게 적용되는 대수학의 일부분이다.

대수학의 기본을 이루고 있는 것은 군과 환이며 이를 토대로 체가 정의된다. 유한체 GF(P)는 P가 1보다 큰 소수이고 그 원소가 0, 1, 2, ···, P-1인 기초체이다. 유한체 GF(P)상의 임의의 원소 α, β, γ는 다음과 같은 수학적 성질을 만족한다.

[성질 4] 유한체 GF(P)상의 원소들의 연산에 대하여 가산(+)과 승산(X)이 정의되고, 그 연산 결과는 유한체 GF(P)에 대하여 닫혀있다.
[성질 5] 유한체 GF(P)상의 원소들의 연산에 대하여 교환, 결합, 분배법칙이 성립한다.
[성질 6] 유한체 GF(P)상의 원소들의 연산에 대하여 가산과 승산의 항등원과 역원이 각각 존재한다.

3.2. 행렬 연산의 성질

두 개의 정방행렬 A와 A'가 유한체 GF(P)상에서 정의 될 때 $A'=PAP^{-1}$를 만족하는 가역행렬 P가 존재하면, A는 A'와 상사라 한다. 임의의 정방행렬 A의 특성다항식이 식(1)과 같이

$$d(x) = a_0 + a_1 x + ... + a_{n-1} x_{n-1} + x_n \tag{1}$$

최고차 항의 계수가 1인 모닉다항식의 형태로 주어지는 경우 정방행렬 A는 d(x)의 동반행렬 C_i 라 정의하고 이를 행렬로 나타내면 식(2)와 같으며, 또한, 정방행렬 A는 이러한 동반행렬들을 선형특성에 의해 결합함으로써 다음 식(3)을 얻을 수 있다.

$$C_i = \begin{pmatrix} 0 & 0 & 0 & \cdots & -a_0 \\ 1 & 0 & 0 & \cdots & -a_1 \\ 0 & 1 & 0 & \cdots & -a_2 \\ \vdots & & & & \vdots \\ 0 & 0 & 0 & \cdots & -a_{ni-1} \end{pmatrix} \tag{2}$$

$$A = \begin{pmatrix} C_1 & & & \\ & C_2 & & \\ & & \ddots & \\ & & & C_s \end{pmatrix} \tag{3}$$

3.3. 멱영행렬의 성질

A가 정방행렬이면서 임의의 양의정수 n에 대해서 특성다항식이 $A^n=0$이면 정방행렬 A를 멱영행렬이라 하고 이를 동반행렬로 나타내면 식(4)와 같다.

$$C_i = \begin{pmatrix} 0 & 0 & 0 & \cdots & 0 & 0 \\ 1 & 0 & 0 & \cdots & 0 & 0 \\ 0 & 1 & 0 & \cdots & 0 & 0 \\ \vdots & \vdots & \vdots & & \vdots & \vdots \\ 0 & 0 & 0 & \cdots & 1 & 0 \end{pmatrix} \tag{4}$$

이때, 동반행렬의 선형결합으로 구성되는 A는 m이라는 벡터에 의해 특성화되어 지는데 벡터 m은 식(5)와 같은 형태를 취한다.

$$m = \begin{pmatrix} m_1 \\ m_2 \\ m_3 \\ \vdots \\ m_L \end{pmatrix} \tag{5}$$

식(5)에서 L은 L×L 크기의 동반행렬을 의미하며, 식(6)의 n은 정방행렬 A의 차원을, 식(7)의 w는 기본 제산자의 수를 벡터 m의 원소들로 나타낼 수 있다.

$$m_1 + m_2 + ... + m_L = n \tag{6}$$

$$m_1 + 2m_2 + 3m_3 + ... + Lm_L = w \tag{7}$$

Ⅳ. 회로설계 알고리즘

4.1. 방향성 그래프의 회로설계 알고리즘

본 절에서는 입출력사이의 연관관계를 도식적으로 표현해 주는 방향성 그래프를 회로로 설계하는 알고리즘은 다음과 같다.

[STEP 1] 방향성 그래프로 부터 각 레벨에 연관된 절점의 수를 파악한다.

[STEP 2] 각 레벨에서의 절점수가 매개변수 k_i 를 양의 정수로 갖는 P의 승수로 표현 되도록 각 레벨에 각기 다른 수의 잉여절점을 삽입한다.
[STEP 3] 각 레벨에서의 절점들과 매개변수 ki 와의 관계를 나타내는 식과 매개변수 ki를 이용하여 전달행렬 A를 표현해주는 식에 의하여 각각 k_i와 벡터 m을 구한다.
[STEP 4] STEP3에서 구한 벡터 m을 선형결합하여 전달행렬 A를 구한다.
[STEP 5] 전달행렬 A를 회로로 구현한다.

(예) 다음 표1의 입출력 절점들간의 연관관계를 방향성 그래프로 도시하면 다음 그림2와 같다.

표 1. 입출력 절점들간의 연관관계표
Table. 1 The relationship table for input-output relational nodes

입력	A	B	C	D	E	F	G	H
출력	A	A	A	A	A	A	A	A

입력	I	J	K	L	M	N	O	P
출력	E	E	E	E	E	E	E	E

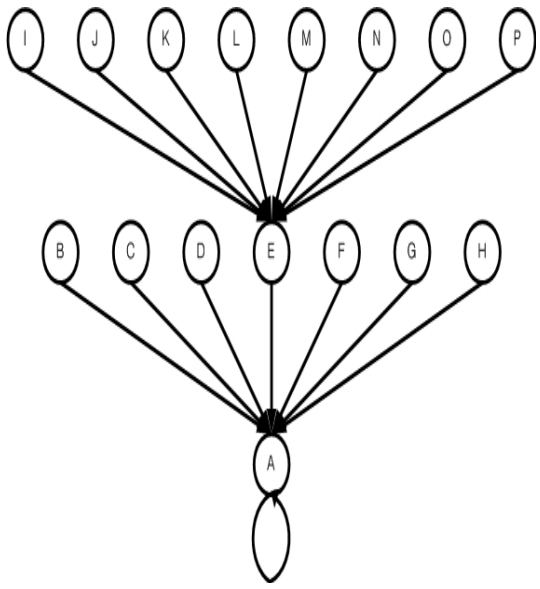

그림 2. 표1에 대한 방향성 그래프
Fig. 2 Directed Graph of table 1

[STEP 1] 각각 N_0=1, N_1=7, N_2=8개의 절점수를 가진다.
[STEP 2] 최소화된 회로를 구성하기 위해 각 레벨에 매개변수 k_i가 양의 정수가 되도록 N_1에 1개, N_2에 10개의 잉여의 절점을 삽입하고, 논리레벨 P를 3치로 결정한 후 트리를 재구성한다.
[STEP 3] 재구성된 트리에 식(9)과 식(13)을 적용하여 매개변수 k_i를 구하면 다음과 같다.

$$k_1 = \log_P(N_0 + N_1) = \log_3(1+8) = 2$$
$$k_2 = \log_P(N_0 + N_1 + N_2) = \log_3(1+8+18) = 3$$

또한, 벡터 m을 구하면 다음과 같다.

$$\begin{pmatrix} m_1 \\ m_2 \end{pmatrix} = \begin{pmatrix} 2 & -1 \\ -1 & 1 \end{pmatrix} \begin{pmatrix} k_1 \\ k_2 \end{pmatrix} = \begin{pmatrix} 2 & -1 \\ -1 & 1 \end{pmatrix} \begin{pmatrix} 2 \\ 3 \end{pmatrix} = \begin{pmatrix} 1 \\ 1 \end{pmatrix}$$

[STEP 4] STEP3에서 구한 벡터 m에 의해 A는 동반행렬 C_1=(0), C_2=$\begin{pmatrix} 0 & 0 \\ 1 & 0 \end{pmatrix}$의 선형결합으로 구성되며 다음 식(8)과 같다.

$$A = \begin{pmatrix} 0 & & \\ & 0 & 0 \\ & 1 & 0 \end{pmatrix} \tag{8}$$

[STEP5] STEP4에서 구한 전달행렬 A를 회로로 구현하면 그림3과 같다.

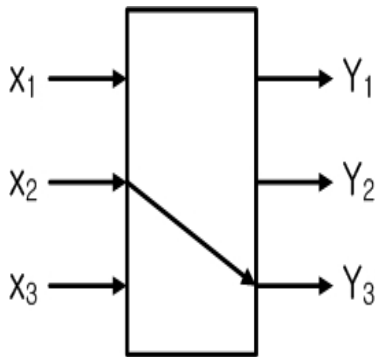

그림 3. 식(8)에 대한 GF(3)상의 회로설계
Fig. 3 Circuit Design over GF(3) from Eq. (8)

4.2. 간략화된 방향성 그래프의 회로설계

제안한 회로설계 알고리즘은 임의의 절점수를 갖는 모든 방향성 그래프상에서 회로설계가 가능한 장점이 있다. 그러나 회로설계과정이 복잡하고 회로를 설계하는데 소요되는 시간이 길다는 단점을 가지고 있다. 본 절에서는 방향성 그래프 특성을 갖는 회로의 구성을 보다 수학적인 접근을 통하여 더 간단하고 빠른 간략화된 회로설계 알고리즘에 대해서 논의한다.

트리구조의 레벨간 절점수의 관계를 표현해주는 매개변수 k_i와 m_i의 관계는 다음 식(9)와 같다.

1) k_i변수와 m_i변수와의 관계

$$\begin{aligned} k_i &= m_1 + 2m_2 + \cdots + (i-1)m_{i-1} \\ &\quad + i(m_i + m_{i+1} + \cdots + m_L) \end{aligned} \tag{9}$$

식(9)에 의한 매개변수 m_i는 각각 다음과 같이 표현된다.

$$\begin{aligned} m_1 &= \quad 2k_1 - k_2 \\ m_2 &= -k_1 + 2k_2 - k_3 \\ &\vdots \\ m_L &= -k_{L-1} + k_L \end{aligned}$$

2) k_i변수와 각 레벨당 절점들간의 관계는 다음과 같다.

$$k_i = \log_P(1 + N_1 + N_2 + N_3 + \cdots + N_L)$$
$$(i = 1,2,3,\cdots,L),\ (N_0 = 1)$$

따라서, 위에 표현한 각각의 매개변수와 절점들간의 관계를 수식적으로 결합하여 각 레벨당 절점들의 수와 매개변수 m_i와의 관계로 표현하면 식(10)과 같다.

$$\begin{aligned} m_1 &= \log_P \frac{(N_0 + N_1)^2}{(N_0 + N_1 + N_2)} \\ m_2 &= -\log_P(N_0 + N_1 + N_2) \\ &\quad + 2\log_P(N_0 + N_1 + N_2 + N_3) \\ &\quad - \log_P(N_0 + N_1 + N_2 + N_3 + N_4) \\ &\vdots \\ m_{L-1} &= -\log_P(N_0 + N_1 + \cdots + N_{L-1}) \\ &\quad + 2\log_P(N_0 + N_1 + \cdots + N_L) \\ &\quad - \log_P(N_0 + N_1 + \cdots + N_{L+1}) \\ m_L &= \log_P \frac{(N_0 + N_1 + \cdots + N_L)}{(N_0 + N_1 + \cdots + N_{L-1})} \end{aligned} \tag{10}$$

식(10)은 방향성 그래프의 구조에서 각 레벨당 절점들의 수를 파악하여 매개변수 k_i의 변환과정을 거치지 않고 직접 절점들의 레벨간의 구성에서 매개변수 m_i를 도출해 낼 수 있는 장점이 있으며 기존의 방법과 비교하여 보다 빠르고 정확한 회로를 설계할 수 있도록 구성된 식이다.

4.3. 비교 및 분석

본 절에서는 기존의 알고리즘과 본 논문에서 제안한 알고리즘에 대해, 회로구성여부와 최적의 논리레벨 P에 대하여 각각 비교하였으며 그 내용을 다음 표2와 표3에 각각 정돈하였다.

한편, 방향성 그래프에서 제일 많은 수의 절점을 가지는 가지가 논리레벨 P 승수만큼의 절점의 수로 존재하지 않을 경우 기존의 연구에서 제안한 알고리즘에 의한 회로설계는 가능하지 않다. 이는 레벨 당 절점들의 관계를 매개변수 k_i로 변환하는 과정에서 k_i가 양의 정수로 표현 될 수 없기 때문이다.

표3에서 알고리즘 단계의 비교는 기존에 연구되어진 알고리즘들이 2개의 매개변수를 구한 반면 본 논문에서 제안한 알고리즘은 단지 하나의 매개변수를 구함으로써 회로 설계시 매개변수를 구하기 위해 행하여지는 상당히 많은 시간을 줄일 수 있는 장점을 표현 한 것이다.

표 2. 기존 알고리즘과 본 논문에서 제안된 알고리즘 비교표
Table. 2 The comparison table between previous algorithm and this paper's algorithm

	기존 알고리즘[5]	본 논문에서 제안한 알고리즘
회로 구성	잉여절점을 포함한 모든 절점의 수가 논리레벨 P의 승수로 표현될 때에만 구성이 가능	모든 경우의 방향성 그래프에 대해 회로설계 가능
논리 레벨 P	논리레벨 P의 선택 없음	모든 경우의 방향성 그래프에 대해 최적의 논리레벨 P로 구성 가능

표 3. 기존 알고리즘과 본 논문에서 제안된 알고리즘을 적용하여 회로 설계한 내용 비교표
Table. 3 A comparison table of circuit design result between previous algorithm and this paper's algorithm

구분	논리 레벨 P	알고리즘 단계	회로 결선수	코드 할당
기존의 알고리즘[5]	X	6	X	X
본 논문의 알고리즘	3	5	3개	가능

표2와 표3에서 살펴 본 봐와 같이 본 논문에서 제안한 알고리즘이 최적성과 일반성에 대해 기존의 연구에서의 알고리즘보다 우수함을 알 수 있다.

V. 결 론

본 논문에는 방향성 그래프에 기초하여 절점들 간의 입출력 관계가 트리의 특성을 갖는 입출력사이의 절점들 간의 연관관계를 분할연산 기법과 수학적 해석을 통하여 함수로 변환하고 이를 회로로 설계하는 방법에 대하여 논의하였다. 본 논문에서 제안한 알고리즘은 기존에 제안된 알고리즘들이 임의의 절점수를 갖는 방향성 그래프에 대하여 같은 수의 잉여절점수를 삽입하므로 매개변수들이 양의 정수로 표현되지 못하여 회로의 설계가 불가능하게 되는 문제점들을 개선하기 위해 트리의 성질을 수학적으로 해석하여 주어진 임의의 절점수를 가지는 방향성 그래프에 대하여 절점들의 관계를 규명해주는 매개변수들과 논리레벨 P의 승수로 표현되어 항상 양의 정수 값을 갖도록 레벨 간에 각기 다른 잉여절점을 삽입하여 효율적인 회로설계를 유도하였다.

REFERENCES

[1] R.J.Wilson and J.J.Watkins, *GRAPH An Introductory Approach*, John Wiley & Sons, Inc. 2005.
[2] Douglas B.West, *Introduction to Graph Theory*, Prentice Hall, Inc. 2006.
[3] S. Tamaki, M. Kamemiya, and T, Higuchi, "Code Assignment Algorithm for Highly Parallel MVL Combinational Circuits," *IEEE ISMVL*, pp.382-388, May, 2008.
[4] M. Nakajima and M. Kameyama, "Design of MVL Linear Digital Circuits for Highly Parallel k-ary Operations," IEEE Proc. *ISMVL*, pp.223-230, May, 2009.
[5] E.Artin, *Galois Theory*, NAPCO Graphic arts, Inc., Wilconsin. 2007.
[6] Robert J.McEliece, *Finite Fields for Computer Scientists and Engineers*, Kluwer Academic Publisher, 2000.

박춘명(Chun-Myoung Park)
현재 한국교통대학교 교수
한국정보통신학회 논문지 제17권 제4호 참조