

技術論文

J. of The Korean Society for Aeronautical and Space Sciences 42(12), 1065-1072(2014)

DOI:http://dx.doi.org/10.5139/JKSAS.2014.42.12.1065

ISSN 1225-1348(print), 2287-6871(online)

우주용 GPS 수신기를 위한 신호 처리부 구현과 성능 분석

진현필*, 박성백, 김은혁, 윤지호, 이현우

Implementation of a spaceborne GPS signal processing device and its performance analysis

Hyeun-Pil Jin*, Seong-Baek Park, Eun-Hyoeuk Kim, Ji-Ho Yun and Hyun-Woo Lee
Satrec Initiative

ABSTRACT

We developed a GPS digital signal processing FPGA IP, SIGP-1001 to replace the obsolete GP2021 device, which has been used for many space-borne GPS receivers. From a series of tests, we verified that SIGP-1001 has equivalent performance to the GP2021 device under the same operating condition and concluded that SIGP-1001 can replace the GP2021 device. The reliability of a GPS receiver can be improved by using a space-grade FPGA with SIGP-1001 instead of the GP2021 device and its performance is expected to be improved by increasing the number of search channels.

초 록

우주용 GPS 수신기에 널리 사용되었으나 단종된 GP2021 소자를 대체하기 위해, GPS 디지털 신호 처리부인 SIGP-1001을 개발하였다. GP2021 소자와 동일한 운용조건에서 수행한 각종 실험을 통해 SIGP-1001의 성능이 GP2021 소자의 성능과 유사함을 확인하였고, 그 결과 SIGP-1001으로 GP2021 소자를 충분히 대체 가능한 것으로 판단하였다. FPGA IP(Field Programmable Gate Array Intellectual Property) 형태로 개발한 SIGP-1001을 우주급 FPGA에 적용하면 GP2021 소자를 사용하였을 경우에 비해 신뢰성 향상이 가능하며, 위성 추적 채널 수 추가 등의 기능 확장을 통한 성능 개선이 가능하다.

Key Words : SIGP-1001(썬트랙아이 GPS IP), Spaceborne GPS Receiver(우주용 GPS 수신기), Correlator(상관기), Small Satellite(소형 인공위성)

1. 서 론

최근 소형 위성의 비약적인 기술 발전으로 중형 이상의 위성에서 가능했던 1m급 고해상도 지구 관측 임무 수행이 소형 위성으로도 가능하게 되었다⁽¹⁾. 고해상도 지구 관측 임무를 위해서 정

밀한 위치 정보 수집은 필수적인 요소이며 이에 따라 우주용 GNSS 수신기의 성능은 소형 관측 위성의 중요한 요구사항으로 대두되고 있다.

국내에서는 한국과학기술원 인공위성연구센터에서 GPS 수신기를 개발하여 과학기술위성 3호에 탑재하였고⁽²⁾ 한국항공우주연구원은 자체 개

† Received : August 26, 2014 Revised : November 27, 2014 Accepted : November 28, 2014

* Corresponding author, E-mail : hpjin@satreci.com

발한 GPS 수신기를 나로호에 탑재하여 발사한 사례가 있다⁽³⁾. 또한 국내 위성 시스템 개발 업체인 썬트렉아이는 말레이시아 RazakSAT을 시작으로⁽⁴⁾ 아랍에미레이트 DubaiSat-1, DubaiSat -2, 스페인 Deimos-2에 자체적으로 개발한 GPS 수신기를 탑재하여 운용 중에 있다.

앞서 언급한 국내에서 개발된 GPS 수신기는 GPS 신호 처리를 위해 상용 소자인 Zarlink사의 GP2021⁽⁷⁾ Correlator를 주로 적용해 왔다. 우주급 GPS 수신기로서의 신뢰성 문제에도 불구하고 상용의 Correlator를 적용한 이유는 우주급 소자의 높은 가격 및 납기 등의 수급 문제와 제조국의 수출 규제로 인한 제한점 때문이었다. 그러나 최근 GP2021이 단종됨에 따라 이를 대체할 새로운 방법을 모색해야 할 필요성이 요구되었다.

따라서 본 논문에서는 GP2021을 대체하기 위해 우주급 FPGA에 적용 가능한 디지털 신호 처리부를 IP 형태로 개발하였다. 이는 우주급 Correlator를 적용하는 것에 비해 부품 제조국 및 제조사의 수출 규제에 대한 제한이 없으며 성능 개선을 위한 추적 위성 채널 개수 추가 등의 확장성이 용이하다는 장점이 있다. 본 논문에서는 개발된 Correlator IP인 SIGP-1001의 성능을 GP2021과 여러 운용 시나리오에 대해 검증하여 동등한 수준의 결과를 얻을 수 있는지 확인하였다.

II. 본 론

2.1 SIGP-1001를 적용한 GPS 수신기

GPS 위성 신호 처리부 SIGP-1001의 구현 및 시험을 위하여 시험용 GPS 수신기를 제작하였다. GPS 수신기는 Fig. 1에 나타난 바와 같이 다음의 세 부분으로 구성된다.

- RF Down-converter
- GPS Correlator : SIGP-1001
- 신호처리프로세서와 주변장치

RF Down-converter는 L1주파수의 RF신호를 중간 주파수 대역으로 하향 변환하고 디지털 신호로 변환하는 역할을 수행한다. GPS Correlator SIGP-1001은 수신된 신호와 생성한 C/A(Coarse/Acquisition) Code 간의 Correlation을 수행하여 항법데이터와 측정데이터를 획득하는 역할을 한다. 마지막으로 신호처리프로세서는 Correlator를 제어해 네비게이션 알고리즘을 수행하며 시각동기 및 위치정보를 계산한다. 개발된 GPS 수신기의 주요 규격은 Table 1과 같다.

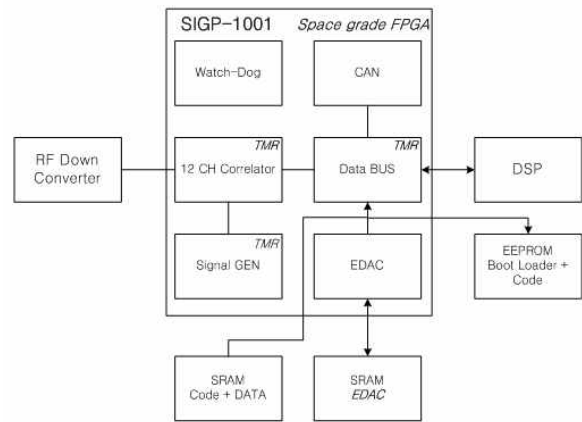


Fig. 1. GPS Receiver Structure

Table 1. Specification of the GPS Receiver

항목	규격
항법해 오차	30 m (3 σ) 0.1 m/s (3 σ)
PPS 시간 동기	< 3 us
TTFF	15min. (max.)
전력 소모	3W@5V, 1.5W@12V
무게	660g
크기(mm)	221(W)x161(L)x27(H)
위성 추적 채널	12 채널
GPS 신호 밴드	L1 : 1575.42MHz
데이터 인터페이스	CAN 2.0B 호환
신호처리프로세서	TI DSP C6000 - 80MHz
메모리	3D PLUS -Boot ROM : 512KByte -Task ROM : 1MByte -SRAM : 4MByte
Correlator FPGA (CAN, EDAC, TMR 포함)	A3PE3000L - Cell usage : 29688/75264(39%)
RF Front End	GP2015

시험용 GPS 수신기는 현재 우주에서 동작 중인 썬트렉아이의 GPS 수신기에서 GP2021 Correlator 대신 SIGP-1001로 교체한 것을 제외하고는 동일한 모델이다. Fig. 2는 제작된 시험용 GPS 수신기의 모습을 보여주고 있다.

SIGP-1001을 개발하기 위해 FPGA는 Microsemi사 ProASIC 3E 시리즈⁽⁵⁾의 A3PE3000L을 선정하였다. ProASIC 시리즈는 Reprogramming이 가능하다는 장점이 있어 우주용 OTP(One-Time Programmable) 타입의 FPGA 로직 설계 전에 예비 설계용으로 많이 선호되는 모델이다. 또한 방사선 환경에 따라 상위 모델인 RT(Radiation



Fig. 2. SIGP-1001 GPS Receiver for Test

Tolerant) ProASIC⁽⁶⁾ 또는 RT AX 시리즈로도 호환 가능해서 추후 우주용 FPGA 선정에 있어 유리한 장점을 가진다.

2.1.1 RF Down-converter

RF Down-converter는 PLL부, Mixer부, AGC(Auto Gain Controller)부, ADC부로 구성되어 구조도는 Fig. 3에 나타나 있다⁽⁸⁾.

PLL부는 TCXO(Temperature compensated Crystal Oscillator) 10Mhz 신호를 입력받아 1400MHz와 140MHz, 31.11MHz의 정현파를 생성하여 각각의 Mixer로 공급하는 역할을 한다. Mixer부는 세 단으로 이루어져 있으며 각각의 LO(Local Oscillator)가 입력되어 175.42MHz와 35.42MHz, 4.3MHz의 중간 주파수를 거치게 된다. AGC부는 두 번째 중간주파수에서 신호의 파워를 가능한 일정하게 유지시켜주는 역할을 하며 ADC부는 4.3MHz 중간 주파수 신호를 5.7MHz 클럭으로 샘플링하여 양자화된 디지털 신호 SIGN Bit와 MAG Bit로 변환하는 역할을 담당한다. 4.3MHz 중간 주파수 신호를 5.7MHz 클럭

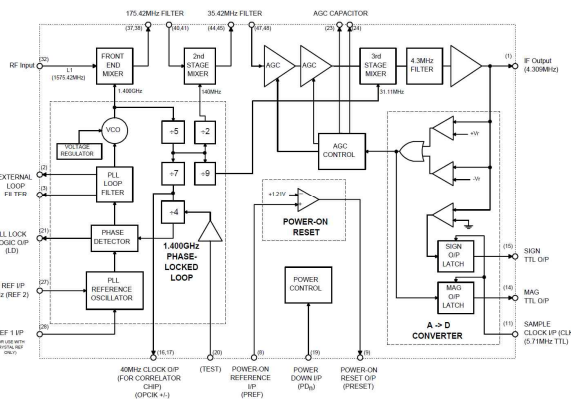


Fig. 3. GPS Front-end Block Diagram

으로 샘플링할 경우 Undersampling되어 디지털 도메인에서의 중간 주파수는 1.4MHz가 된다.

2.1.2 GPS Correlator IP 구현

지상에서와 달리 우주용 GPS 수신기는 GPS 안테나 관측각(FOV: Field of View)에서 추적되는 GPS 위성이 매우 빠르게 움직이고 빈번히 교체된다. 따라서 안정적인 항법해 출력을 위해서는 동시에 여러 GPS 위성을 추적해야 하기 때문에 12채널 이상 다수의 독립적인 Correlator 채널이 요구된다.

개발된 SIGP-1001은 GP2021과 동일한 조건으로 비교하기 위해 12채널로 구성하였고 1채널에 대한 기본 구조는 Fig. 4에 나타나 있다.

Correlator의 주요 블록은 다음과 같다.

Correlator 주요 블록

- Carrier Mixer
- C/A Code generator
- Carrier NCO
- Code DCO
- Accumulator
- Epoch counter
- Data BUS

Carrier Mixer는 ADC에서 변환된 중간 주파수 디지털 신호를 Carrier NCO(Numerically Controlled Oscillator) 디지털 출력 값과 곱해서 기저대역 신호로 변환하는 역할을 한다. 2bit의 ADC 신호는 부호 bit와 크기 bit로 이루어져 있으며 ± 1 , ± 3 의 논리 값을 갖는다. Carrier NCO 출력 또한 2bit로 ± 1 , ± 2 값을 갖는다. Mixer의 출력은 ADC 2bit와 Carrier NCO 2bit의 논리곱이므로 ± 1 , ± 2 , ± 3 , ± 6 이 된다.

C/A Code Generator는 특정 GPS 위성이 갖는 고유 Code 시퀀스를 생성한다. Slew 기능도 포함하고 있어 Half Chip 단위의 시퀀스 위상을 변화시킬 수 있다. 한 주기의 시퀀스를 생성하였을 때 1ms 주기의 DUMP신호를 발생시키고 100ms주기의 TIC 신호가 입력되면 현재 Code 위상을 출력한다. Slew상태를 제외하고 Code DCO(Digitally Controlled Oscillator)로부터 Half Chip 알림 신호가 입력될 때마다 C/A Code 시퀀스를 생성한다.

Carrier NCO는 샘플링 주파수 상에서 동작하는 일종의 순환 카운터이고, IF(Intermediate Frequency) 신호를 Mixer에서 베이스밴드 신호로 내려줄 때 디지털 Local 오실레이터 신호를 합성해주는 역할을 한다. 입력되는 GPS 신호에

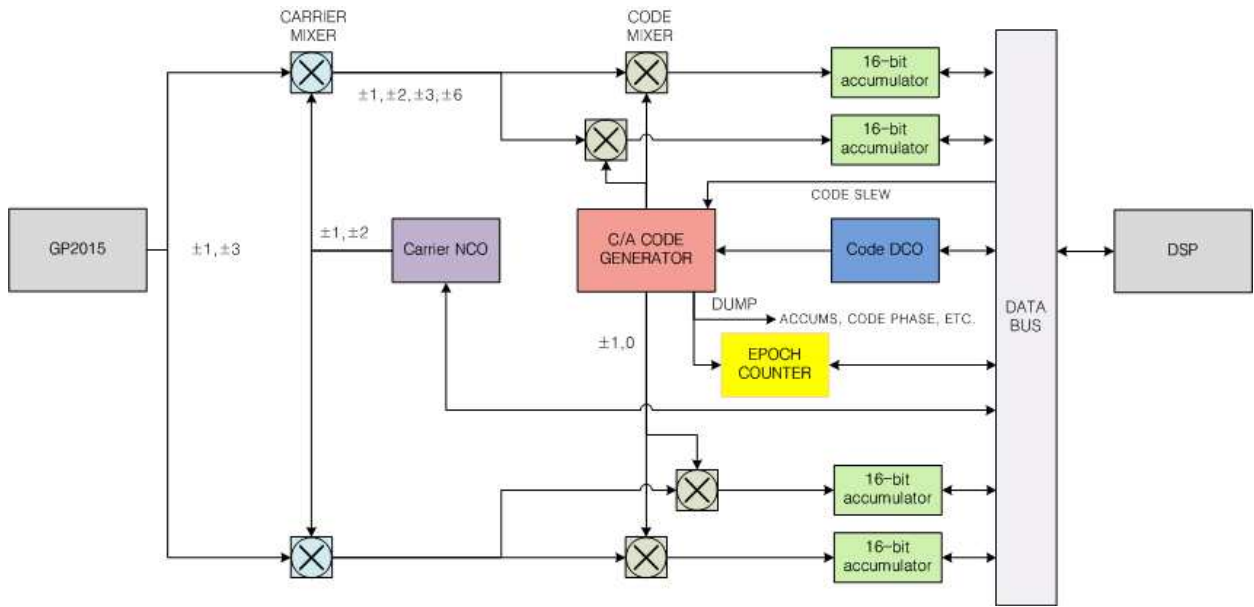


Fig. 4. SIGP-1001 Correlator Block Diagram (1 Channel)

포함된 도플러 편이와 Reference 주파수 에러를 보정하기 위해 NCO 증가분(각속도)은 최적 값으로 동적 업데이트가 필요하다.

Code DCO 또한 Carrier NCO와 유사한 형태로 동작한다. 샘플링 클럭 주기마다 레지스터로 설정된 증분만큼 DCO를 순차적으로 증가시킬 때 26bit-DCO의 MSB는 Half Chip Enable (HC_EN) 신호가 된다. HC_EN 신호는 Code Generation에서 Code를 생성할 때 Enable 신호로 사용된다. 수신되는 GPS신호를 지속적으로 추적하기 위해 DCO 증분 레지스터에 주기적인 업데이트가 필요하다.

Accumulator는 Carrier Mixer 출력을 C/A Code의 총 길이인 1ms에 걸쳐 누적하여 출력하는 기능을 한다. 각 채널 별로 6개의 16-bit Accumulator가 구성되어 있으며 I와 Q채널에 대해서 각각 Prompt, EML(Early Minus Late) 트랙이 독립적으로 동작한다.

Epoch 카운터는 1초 간격동안 반복된 Code 주기의 개수를 카운트한다. 1ms 카운터는 5bit로 0에서 19까지 20ms주기(1ms x 20)로 순환되고 20ms카운터는 6bit로 0에서 49까지 1s주기(20ms x 50)로 순환된다. 카운터 값은 매번 TIC신호 발생 시 레지스터에 저장되고 Code Phase 카운터, Code DCO 값과 더불어 의사 거리(Pseudo-range)를 계산하는 것에 이용된다.

Data BUS는 신호처리프로세서와 Correlator 채널 사이에 각종 레지스터와 측정데이터를 전달하는 역할을 한다. Correlator 레지스터에는 채널

별 새로운 Accumulator 값이 생성되었거나 놓쳤을 때와 같은 Correlator 상태 정보나 100ms 주기의 TIC 신호, GPS 위성을 선택하기 위한 PRN 시퀀스 위상, DCO 증가 값, 인터럽트 주기 등이 포함된다. 측정데이터에는 채널 별 Accumulator 값과 TIC신호 발생 시 측정되는 Code 위상, Carrier 위상, 20ms, 1ms Epoch 카운터 값 등이 포함된다. 또한 위성신호의 동기를 맞추고 항법 데이터를 복조하며 의사 거리를 측정하는 데에도 활용된다.

SIGP-1001 IP는 우주환경을 고려하여 논리적인 TMR(Triple Modular Redundancy)이 적용되었다. TMR은 동일한 시스템 세 개를 설치하고 그 결과를 다수결의 원칙에 의해 결정한다. 만약 하나의 시스템에 에러가 발생한 경우에는 다른 두 시스템에 의해 그 에러가 복구될 수 있다. 하지만 논리적인 TMR은 추가적인 Logic을 점유해 발열과 소모 전력에 영향을 줄 가능성이 있기 때문에 FPGA 자원에 알맞은 적용이 요구된다. 따라서 SIGP-1001 IP에서는 GPS 측정 데이터와 밀접한 연관이 있는 Data BUS의 채널 별 레지스터와 Carrier NCO, Code DCO, Epoch counter에 TMR이 부분 적용되었다.

추후 FPGA 리소스와 우주 환경에 따라 TMR은 선택 사항으로 적용 가능하며 이에 따른 리소스 차이 비교는 아래 Table 2와 같다. 로직 합성에는 Synopsys사의 FPGA 합성 전문 도구인 Synplify를 이용하였다. A3PE3000L 기준에서 합성 결과 사용된 FPGA Core Cell 개수를 표에

Table 2. TMR Resource

Unit name	Before TMR	After TMR
Carrier NCO	192	504
Code DCO	90	214
Epoch Counter	56	173
Data BUS I/F	3304	7330
One Channel	920	1472
Total Core Cell	18991	29688
FPGA Utilization	25%	39%

명시하였다.

2.1.3 신호처리프로세서와 주변장치

신호처리프로세서는 Correlator를 제어하여 GPS 위성 신호 처리 및 항법해와 관련된 모든 연산을 실시간으로 처리하고, CAN(Controller Area Network) Bus 인터페이스를 통해 실시간 항법 정보를 1초 주기로 전송한다. 신호처리프로세서 동작 신뢰성을 위해 내부 메모리는 사용하지 않고 EMIF(External Memory Interface)를 통해서 EDAC(Error Detection and Correction) 처리된 외부 메모리만을 사용한다.

외부 메모리는 3D PLUS사의 우주급 소자를 사용하였다. Boot ROM은 512Kbyte가 적용되었으며 Task ROM은 1Mbyte, SRAM은 4Mbyte로 비교적 큰 용량이 각각 사용되었다. 우주 환경 임무수행 중에서도 부트로더를 통해서 GPS S/W 적용이 가능함에 따라 다양한 궤도 모델 및 필터 적용 등과 같은 GPS S/W 성능 개선 시 큰 용량의 메모리는 유용할 것으로 기대된다.

외부 인터페이스는 CAN 2.0B를 지원하며 최대 1Mbps 전송속도를 가진다. 신뢰성 향상을 위해 추가적인 보조 채널을 두었으며 물리적인 두 채널의 CAN Bus 인터페이스를 통해 항법해 및 상태정보는 보다 안정적으로 전송된다.

2.2 GPS 수신기 탑재 소프트웨어

2.2.1 메인 구조(Task)

탑재 소프트웨어는 신호처리프로세서에서 지원하는 DSP/BIOS RTOS(Real-Time Operation System)의 멀티태스킹 기반으로 동작하고 주요 쓰레드는 ISR(Interrupt Service Routine)과 100 ms Task, 1s Task이다.

ISR은 854.7us 마다 Correlator가 발생하는 하드웨어 인터럽트신호에 의해서 실행되며 최상위 우선순위로 동작한다. ISR이 실행되면 Correlator 레지스터를 확인해서 새로운 측정값이 발생했을 때 그 값을 읽어내고 Acquisition 모드를 실행한다.

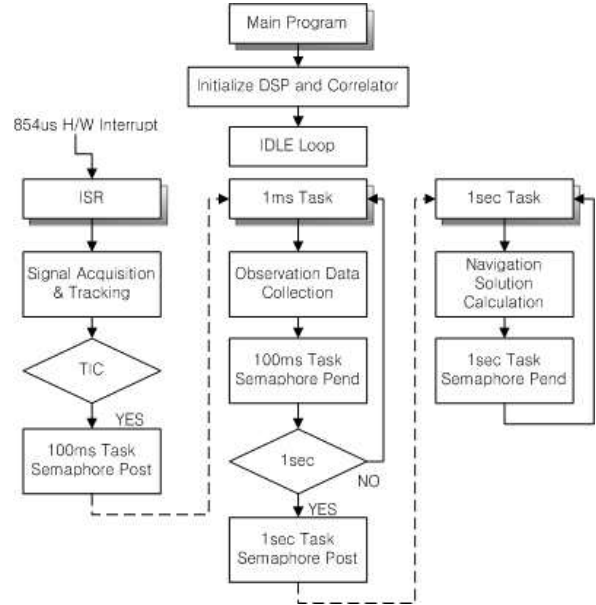


Fig. 5. The onboard software architecture

99.9999ms 주기의 TIC신호가 발생할 때 Code DCO위상과 Code 위상, Epoch 카운트 등과 같은 관측 값이 갱신되는데, 100ms Task가 이때의 관측 값을 수집하는 역할을 한다. 이 후 관측 값은 GPS 위성에서 수신기까지의 전송시간을 계산하는 데 중요한 요소가 되고 최종적인 의사 거리로 산출된다.

항법해 연산은 매 1초마다 실행되는 1s Task에서 수행되며 Data bit와 프레임 동기를 맞추고 GPS 위성 메시지를 복조, 추적 위성 할당, 위성 위치, 속도, 시간 계산, 상태정보 처리와 같은 GPS 동작의 중심적인 역할을 한다. 위성의 위치와 속도, 시간(Position Velocity and Time, PVT)을 계산하는 항법해 함수는 의사 거리와 의사 거리 비율 측정을 기반으로 예측되고 4개 이상의 위성이 관측되는 3D Fix 상태가 되면 계산 가능하다. 본 논문에서는 PVT 계산을 위해 최소 제곱법을 이용하였다.

2.2.2 Acquisition

GPS 신호를 추적하고 복조하기 위해서는 먼저 특정 GPS 신호를 탐색 할 때 Acquisition 모드가 사용된다⁽⁹⁾. 전통적인 방법인 Serial 탐색 방법과 FFT(Fast Fourier Transform)를 이용한 방법 등이 대표적인 GPS Acquisition 모드이고 두 결과는 이론적으로 동일하다. 본 논문에서는 Serial 탐색방법을 이용한다. 고도 680km에서 7.51km/s 속도로 이동하는 위성의 경우 도플러 주파수 범위가 약 ±50kHz에 이르는데 Acquisition모드에서 500Hz 간격으로 주파수를 이동하고 Half

chip간격 Code위상을 이동하며 Code의 상관도를 구한다. 상관도가 특정 문턱치를 넘어설 때 Tracking 모드로 전환한다.

2.2.3 Tracking

Acquisition 모드에서 GPS신호가 발견되면 Tracking 프로그램에 의해서 추적에 필요한 측정값을 획득한 후 파라미터를 설정⁽⁹⁾하여 연속적으로 GPS신호를 추적한다. 이때 네비게이션 메시지와 같은 정보를 획득할 수 있다.

GPS신호를 추적하기 위해 두 종류의 추적 루프가 사용된다. 하나는 Code 위상에러를 제거하기 위해 사용되는 Code 추적 루프이고 또 다른 하나는 Carrier 주파수 에러를 제거하기 위한 Carrier 추적 루프이다. Code 추적은 Half chip 빠른 Early Code와 Half chip 느린 Late Code의 상관함수 차이를 통해 Feed-back 루프로 이루어진다. Carrier 추적 루프는 현재 심볼과 이전 심볼 간의 위상 차이를 루프 필터 입력으로 넣고, 루프 필터 출력을 Correlator의 Carrier NCO로 설정해서 형성된다.

2.3 성능 분석

2.3.1 시험 환경 구성과 시나리오

시험 환경 구성은 SIGP-1001과 GP2021을 적용한 각각의 GPS 수신기와 GPS Simulator, GPS 시험 PC, 전원공급장치, 분배기, 감쇠기로 구성되며 이는 Fig. 6과 같다. GPS 수신기의 성능 시험은 Spirent GSS6700 GPS Simulator를 사용하였고 GPS Simulator가 모사하는 GPS 수신기의 궤도는 고도 620km, 경사각 98.1도, 이심률 0.0, LTAN 10:30:00인 태양동기궤도로 설정하였다. Epoch Time은 25 Jul. 2014, 6:00:00 UTC이다. GPS Simulator는 궤도 생성 시 10 X 10 JGM3 중력 모델을 적용하여 전파하였고 우주 비행체는 지구지향지세를 유지하고, 안테나는 -Z 방향으로 3dB 빔 폭(beam width) 180도로 설정하였다.

SIGP-1001과 GP2021을 적용한 경우에 대해서 동시 비교하기 위해 GPS Simulator 신호를 Divider를 통해 분기하여 각각의 GPS 수신기에 입력하였다. GPS 수신기의 입력 파워는 -100 dBm으로 동일하게 설정하였으며 GPS Simulator 출력 파워 -50dBm과 분배기 및 케이블 손실을 감안해 45dB 감쇠기를 설치하였다.

시험 성능은 GPS Simulator가 생성하는 실제 Reference 궤도 데이터에 대하여 GPS 수신기가 생성한 항법해 데이터를 약 8시간 동안 수집하여

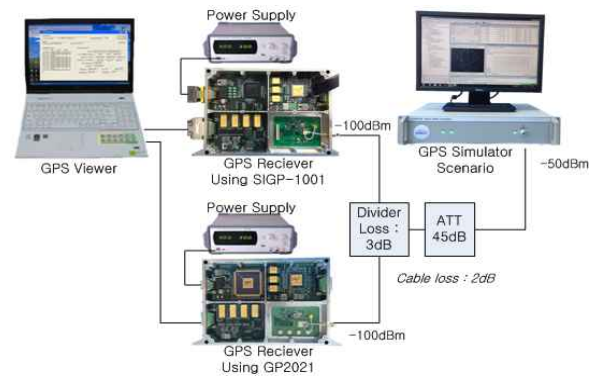


Fig. 6. Test Configuration

비교하였다.

시험에 사용된 GPS 수신기는 Correlator를 제외하고 하드웨어상 동일한 사양이지만 RF 성능, 클럭 시간, GPS S/W 운용상 위성 넘버 배정 차이 등의 변수로 인해 결과에 어느 정도 차이를 보일 것으로 예상된다. 하지만 개발된 IP의 Correlator 기능상 특별한 문제가 없다면 두 GPS 수신기는 유사한 항법데이터 결과를 예상할 수 있으며, 이에 따른 Correlator 대체 가능 여부는 큰 무리가 없다고 판단된다.

2.3.2 시험 결과

비교 분석한 항법해 데이터는 Reference 궤도 대비 GPS 수신기 항법해의 위치 오차(Position Error)와 속도 오차(Velocity Error), GPS 위성 추적 성능(Number of Tracked Satellites), TTFF (Time to First Fix), GDOP(Geometric Dilution of Precision) 그리고 UTC와 PPS 신호 동기 오차이다. 각 항목에 대한 비교 결과는 Table 3과 Fig. 7-11에 나타나 있다. Fig. 7-10에서 시간축의 시작은 3D Fix된 시점이다.

SIGP-1001과 GP2021을 적용한 각각의 경우에 위치 정확도는 3 표준편차 범위에서 약 25m이하를 만족하며 유사한 경향을 보였고 속도 정확도는 10cm/s 이내의 오차를 보였다. 추적 위성 개수도 평균 10개 이상에서 비슷한 분포를 보이며 GDOP 또한 유사한 성능을 확인하였다.

PPS 신호 동기는 Simulator가 생성한 UTC 신호 대비 모두 $\pm 0.5\mu s$ 이내의 오차를 보였으나 SIGP-1001이 약 100ns 정도 적은 것으로 나타났다. TTFF 성능은 Cold start에서 3D Fix까지 소요된 시간으로 총 100회를 실시하였다. 그 결과 측정된 시간의 평균과 최대값은 Table 3과 같으며 두 결과가 자체 규격인 15분 이내를 만족하며 큰 차이가 없음을 알 수 있었다.

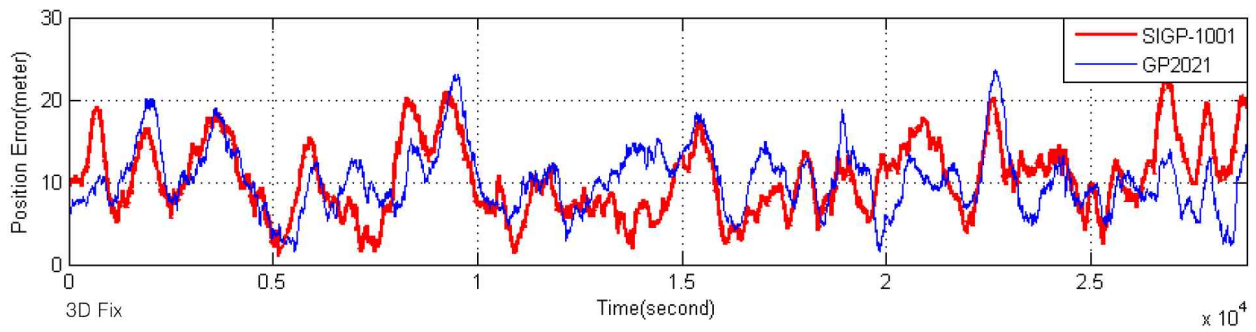


Fig. 7. Position Error

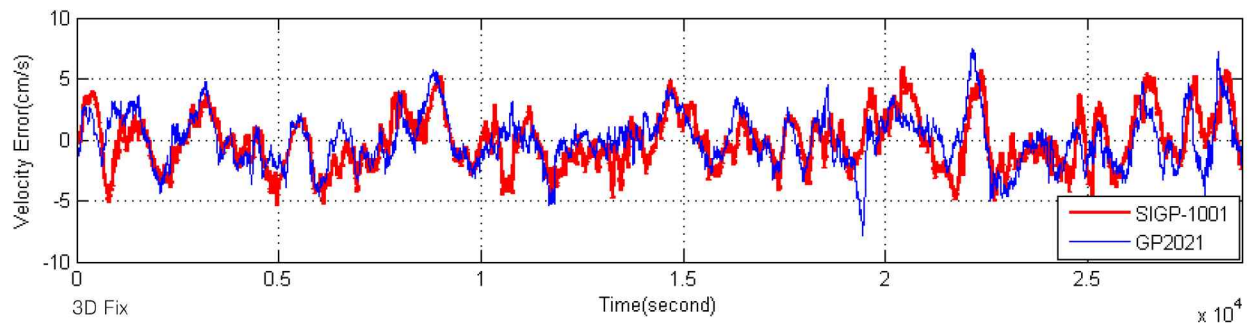


Fig. 8. Velocity Error

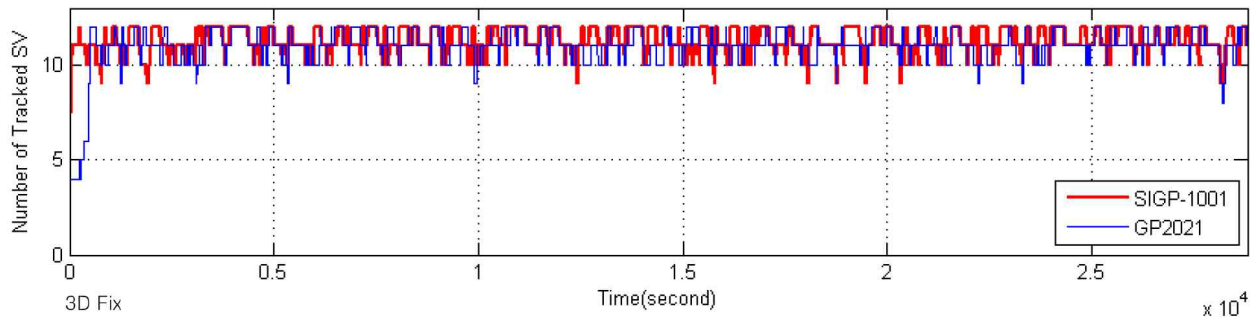


Fig. 9. Number of Tracked Satellites

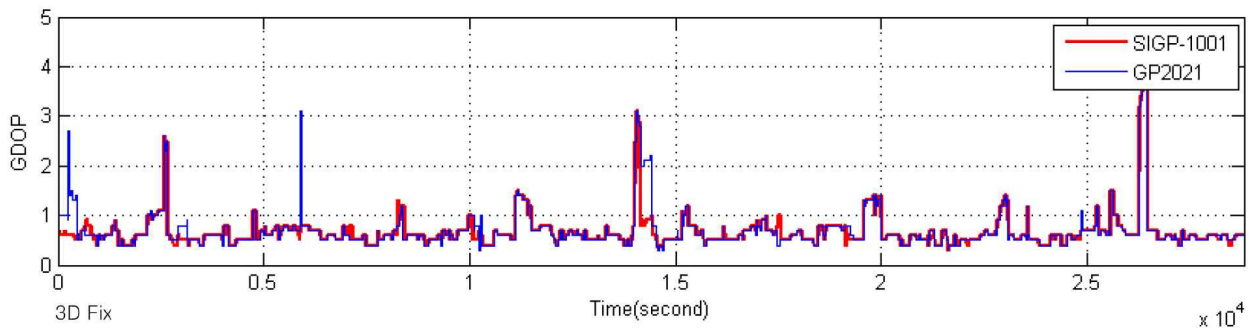


Fig. 10. GDOP

Table 3. TTFF

Correlator	avr. TTFF	max. TTFF
SIGP-1001	470.5 s	834 s
GP2021	483.4 s	828 s

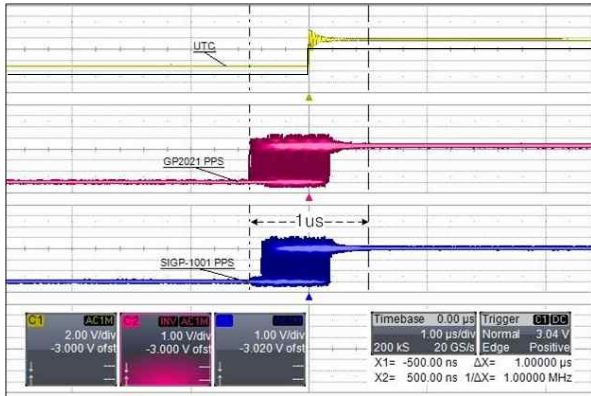


Fig. 11. PPS Synchronized to UTC

III. 결 론

본 논문에서는 GPS 디지털 신호 처리부인 GP2021 소자를 대체하기 위해 SIGP-1001을 개발하고 그 성능을 검증하였다. 동일한 운용 조건에서 SIGP-1001을 시험한 결과, 기존 GP2021과 유사함을 확인하였으며 이를 통해 SIGP-1001으로 GP2021을 충분히 대체 가능하다고 판단된다.

상업용 GP2021에 비해 SIGP-1001은 우주급 FPGA에 적용될 때 신뢰성 개선이 기대되며, 안정적인 부품 공급이 가능할 것으로 보인다.

또한 자체적으로 IP를 보유함에 따라 향후 채널 개수 추가, L1 & L2 듀얼 밴드 신호 처리 등의 기능 확장이 용이할 것으로 판단된다.

이후에는 SIGP-1001의 채널 수를 증가 시켜 초기 추적 성능, 3D Fix 안정성, GPS 항법해 정밀도 향상 성능을 확인할 예정이다.

References

- 1) Ee-Eul Kim, Amer Al Sayegh, " Early Operation Result of DubaiSat-2, a 1-m Resolution Small Satellite", Small Satellites Systems and Services Symposium, 26-30 May 2014 in Porto Petro, Majorca, Spain
- 2) Sung-In Chung, Goo-Hwan Shin, Kyung-In Kang, Hyung-Myung Kim, Jong-Tae Lim, "Hardware Design for GPS Receiver System on STSAT-3", KSAS fall Conference(II), 2007.11, 1596-1600
- 3) Byung-Moon Kwon, Ji-Hyeon Moon, Yong-Sul Shin, Hyung-Don Choi, Gwang-Rae Cho, "Development of a GPS Receiver System for Satellite Launch Vehicles", J. of The Korean Society for Aeronautical and Space Sciences, Vol.36, No.9, 2008.9, 929-937
- 4) Eunjung Choi, Jun Young Park, Hungu Lee, Sang Young Park, Kyu Hong Choi, "Onboard Software Development and Performance Assessment of Enhanced Spaceborne GPS Receiver for Small System", Proceedings of KSAS-JSASS Joint International Symposium on Aerospace Engineering, 2008.11, 603-607
- 5) <http://www.microsemi.com/products/fpga-soc/fpga/proasic3-e>
- 6) <http://www.microsemi.com/products/fpga-soc/rad-tolerant-fpgas>
- 7) zarlink, "GP2021 Data Sheet", 2005
- 8) zarlink, "GP2015 Data Sheet", 2005
- 9) James Bao-Yen Tsui, Fundamentals of Global Positioning System Receivers: A Software Approach, John Wiley & Sons, Inc. , 2000.