

논문 2014-51-3-5

# W-band 도파관 FTO 적용을 위한 전류제한 InP Gunn diode 설계 및 제작

(Design and fabrication of current limiting InP Gunn diode for W-band waveguide FTO)

고 동 식\*, 광 노 성\*, 김 영 진\*, 허 준 우\*, 고 필 석\*, 김 삼 동\*, 박 현 창\*,  
이 진 구\*, 전 영 훈\*\*, 이 석 철\*\*

(Dong-Sik Ko, No-Seong Kwak, Young-Jin Kim, Jun-Woo Heo, Pil-Seok Ko, Sam-Dong Kim,  
Hyun-Chang Park, Jin-Koo Rhee<sup>©</sup>, Young-Hoon Chun, and Seok-Chul Lee)

## 요 약

전류제한 에피 구조를 적용하여 MINT에서 개발한 최적화된 공정방법으로 InP Gunn 다이오드 칩을 제작하고 칩을 이용하여 MINT의 최적화된 조건을 이용하여 패키징 하였다. 또한 제작된 패키지 InP Gunn 다이오드의 RF 특성을 측정하기 위하여 2체배 구조의 W-band 도파관 FTO(Fixed Tuned Oscillator)를 설계 및 제작하였다. 패키징된 InP Gunn 다이오드는 ceramic ring, Au plating stud와 lid 그리고 Maltese cross로 구성되어있다. 측정된 20개의 InP Gunn 다이오드는 최대 전류가 399 mA 의 전류특성을 가지고 92.9~94.78 GHz에서 발진하였고 11.8~17.8 dBm 의 출력전력을 얻었다.

## Abstract

In this paper, We have designed and fabricated 20 InP Gunn diodes using a current limiting epitaxial structure by MINT's optimized fabrication processes. We have also packaged the fabricated InP Gunn diodes using our optimized packaging method, and then designed and fabricated a W-band waveguide FTO to measure characteristics of the packaged InP Gunn diodes. The packaged InP Gunn diode have a ceramic ring, a Au plated stud and a lid, and a Maltese cross. The fabricated InP Gunn diodes have good RF characteristics such as high output powers (11.8~17 dBm) and limiting low currents (less than 400 mA) between 92.9 and 94.78 GHz

**Keywords :** InP Gunn 다이오드, 패키지, second harmonic, W-band, FTO

\* 정회원, 동국대학교 전자전기공학부 밀리미터파 신기술 연구센터

(University)

\*\* 정회원, LIG 넥스원 ISR연구센터 R&D Lab  
(LIG Nex1 ISR R&D Lab )

© Corresponding Author(E-mail: jkrhee@dongguk.edu)

※ 본 논문은 방위사업청/국방과학연구소의 산학연 과제  
제로 수행된 연구 결과 중 일부임을 밝힙니다.

접수일자: 2013년11월25일, 수정완료일: 2014년3월3일

## I. 서 론

Gunn 다이오드는 밀리미터파 대역에서 신호 발생할 수 있는 매우 중요한 소자중 하나이다. Gunn 다이오드는 낮은 FM 잡음과 넓은 동작 주파수 범위를 가질 수 있기 때문에 발진기에 광범위하게 사용되고 있다. III-V족 화합물인 GaAs와 InP 만이 현실적인 물질로 알려

져 있다. 과거 Gunn 다이오드의 발진 주파수 한계에 대한 연구가 많이 진행되어 왔다. InP Gunn diode는 GaAs Gunn 다이오드에 비해 발진 가능한 주파수가 높기 때문에 94GHz 이상의 주파수에서 fundamental 구조로 발진이 가능하여 GaAs Gunn 다이오드에 비해 높은 출력을 가질 수 있다. 또한 소모 전류가 낮게 제작할 수 있기 때문에 휴대용 및 일반 시스템에 적용하기에 우수한 특성을 가진다. W-band 대역은 높은 공간해상도, 소형의 칩 크기 그리고 작은 안테나 크기 때문에 레이더 또는 레디오미터 시스템 등에 유리하다. 높은 주파수, 큰 출력 그리고 우수한 잡음특성을 필요로 하는 이러한 시스템에는 도파관 형태의 발진기를 주로 사용하고 있다<sup>[1~2]</sup>.

InP Gunn 다이오드를 이용한 발진기 제작을 위하여 소자의 형태, cavity 크기, 공진기 크기 그리고 InP Gunn diode 크기 등을 고려하였을 때 fundamental 구조보다는 second harmonic 구조를 많이 이용하고 있다. 본 논문에서는 nn+ 에피 구조를 적용하여 InP Gunn 다이오드 칩을 제작하고 최적화된 패키징 방법을 이용하여 InP Gunn 다이오드를 패키징 하였다. 제작된 InP Gunn 다이오드는 second-harmonic 구조의 발진기를 이용하여 RF 특성을 확인하였다.

## II. 본 론

### 1. InP Gunn 다이오드 공정

그림 1은 InP Gunn 다이오드 에피 구조 및 MINT에서 제작된 InP Gunn 다이오드 칩측면도 이다. 낮은 동작전류에서 우수한 발진특성과 높은 출력전력을 얻기

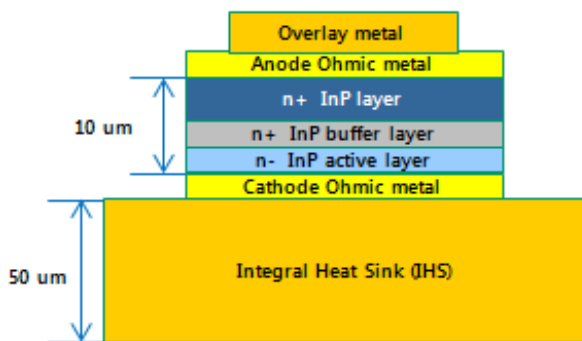


그림 1. InP Gunn 다이오드 에피 구조 및 칩 측면도  
Fig. 1. Epi structure of InP Gunn diode and side view of InP Gunn diode chip.

위하여 전류 제한 (current limiting) 에피구조 (epitaxial structure)를 도입하였다. 위의 그림1에 나타난 에피 구조는 MBE (Molecular Beam Epitaxy)방법을 이용하여 성장하였다.

설계된 에피 구조는 n+ InP 기판 (substrate) 위에  $1 \times 10^{18} \text{ cm}^{-3}$  불순물 농도의 n+ InP 버퍼층 (buffer layer)을 1.5 $\mu\text{m}$ 의 두께로 성장한 후 1.8  $\mu\text{m}$  ( $1.1 \times 10^{16} \text{ cm}^{-3}$ ) 의 n 활성영역 (active region)을 성장시키는 nn+ 구조로 설계 되었다. 위와 같은 nn+ 구조는 캐소드 (cathode) 의 반도체-금속 간 접촉이 낮은 장벽을 갖는 비오믹 접촉 (low-barrier non-ohmic contact)을 형성시키고 활성 영역 과 캐소드 계면에서 공핍 (depletion)을 통한 얇은 장벽 (shallow barrier)를 형성 시킨다. 이로 인해서 InP 건 다이오드는 SDL (stable depletion layer)으로 작동 하게 된다<sup>[3~5]</sup>.

InP Gunn 다이오드를 제작하기 위하여 제일 먼저 수행하는 공정은 InP 웨이퍼를 세척하는 것이다. 세척이 완료된 InP Gunn 다이오드 웨이퍼에 트렌치 구조를 형성하기 위해서 HF : HBr (1 : 5) 혼합 etchant를 이용하여 습식 식각(Wet-etching)을 수행한다. 그다음 오믹 접촉 (ohmic contact)을 형성하기 위해서 E-gun evaporator를 이용하여 AuGe/Ni/Au를 증착 후 RTA (Rapidly Thermal Annealing)을 이용하여 열처리 공정을 실시한다.

InP III-V족 화합물 반도체는 전자 이동도 (electron mobility)가 높아서 발열에 의한 소자의 효율이 급격히 감소하므로 IHS (Integral Heat Sink)를 형성하여 소자의 온도 안정성을 향상시키는 공정이 반드시 필요하다. 본 연구에서는 IHS를 제작하기 위해 Su-8 photo resist를 이용하여 350mm 지름을 갖는 패턴을 형성 후 Au plating 장비를 이용하여 50 $\mu\text{m}$  두께로 Au를 도금하여 IHS를 제작하였다, 이후 진행되는 공정에서 InP Gunn 다이오드 웨이퍼를 thinning 공정후의 웨이퍼의 공정 중 취급을 용이하게 하기 위하여 두꺼운 Au support layer를 형성하였다.

본 연구에서는 InP Gunn 다이오드의 열 특성 향상과 직렬저항 감소에 따른 주파수 특성의 개선을 위하여 back-side thinning 공정을 수행한다. InP 웨이퍼의 back-side thinning 공정은 lapping과 polishing을 통하여 구현된다. 웨이퍼 thinning 공정을 통하여 얇게 구현된 InP Gunn에 패턴을 형성 후 오믹금속인

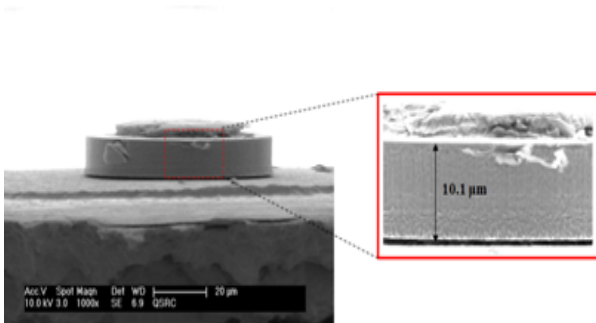


그림 2. 제작된 InP Gunn 다이오드의 칩 SEM 사진  
Fig. 2. SEM picture of fabricated InP Gunn diode.

AuGe/Ni/Au를 E-gun evaporator를 사용하여 증착 후 lift-off 공정을 통하여 애노드 오믹 (anode ohmic)을 구현하였다. 소자의 전기적 분리 및 주파수 특성의 향상을 위하여 우리는  $\text{FeCl}_3$  + UV를 이용한 습식 식각 (Wet etching)과  $\text{Cl}_2$  기체를 통한 ICP-RIE (Inductively Coupled Plasma Reactive-ion-etching)를 병행하여 MESA 식각 공정을 수행하였다. 마지막으로 실질적인 소자의 분리를 위하여  $\text{HCl} : \text{HNO}_3$  식각용액을 이용하여 Au support layer를 식각하고 소자 분리 공정을 진행 하여 소자의 제작공정을 마무리 하였다. 제작된 InP Gunn diode를 그림 2에 나타내었다<sup>[6]</sup>.

## 2. InP Gunn 다이오드 패키징

### (1) Ceramic ring 접합

그림 3은 InP Gunn 다이오드 패키징 구성도 이다. InP Gunn 다이오드를 패키징 하기 위해서는 가장 먼저

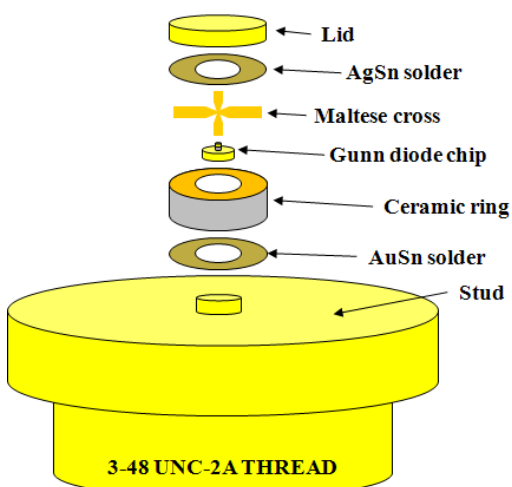
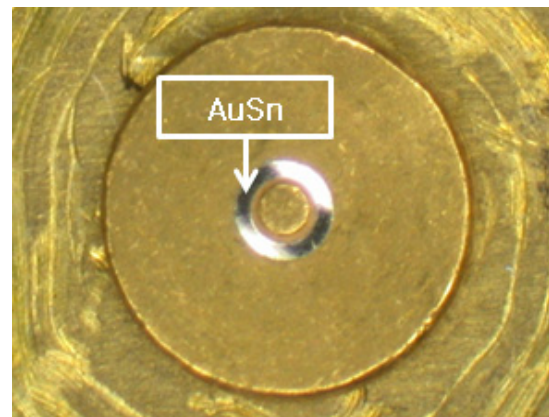


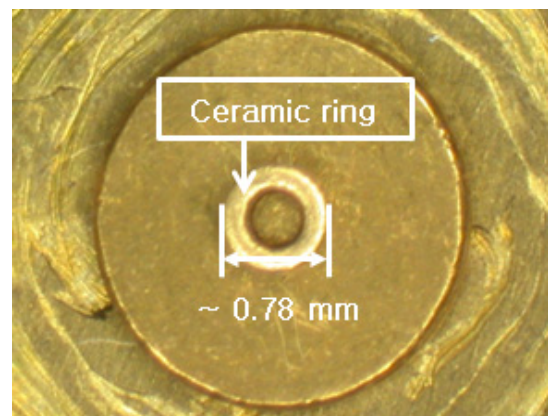
그림 3. InP Gunn 다이오드 패키징 구성도  
Fig. 3. Block diagram of InP Gunn diode packaging.

ceramic ring을 Au plating 되어 있는 stud에 접합하여 한다. Ceramic ring 접합 시 너무 높은 온도에서 공정을 진행할 경우 stud에 변형이 생길 수 있기 때문에 300 °C로 접합 할 수 있는 AuSn을 사용하였다.

Ceramic ring은 패키징을 위하여 상하부에 Au plating을 하여 접합을 할 수 있도록 설계 / 제작하였다. 그림 4는 ceramic ring을 접합하는 실제 공정진행 사진이다. Stud의 pedestal 부분을 중심으로 AuSn을 정확하게 놓은 후 가공된 ceramic ring을 정확하게 align하여 놓는다. 이후 본 연구실에서 자체 개발한 솔더링 지그를 이용하여 ceramic ring을 움직이지 않도록 누른 후 furnace 에서 30분간 300°C 온도에서 ( $\text{N}_2$ 조건)으로 가열하여 접합한다.



(a)



(b)

그림 4. Ceramic ring 접합 과정 (a) AuSn align 사진  
(b) ceramic ring align 사진

Fig. 4. Attach processing of ceramic ring.  
(a) AuSn align (b) ceramic ring align

(2) InP Gunn 다이오드 칩 접합

Ceramic ring을 stud에 접합한 후 실제 제작된 InP Gunn 다이오드 칩을 접합 하여야 한다. Vacuum 트위저로 칩을 정확하게 stud의 pedestal의 중심에 위치하도록 옮긴다. 이후 Hybond사의 model-626 본더에 주문제작한 접합 tool을 장착한다. 접합 tool은 가운데 구멍의 크기를 InP Gunn 다이오드 칩의 MESA 크기 대비 20 um 크게하여 본딩 오차의 여분을 확보하고 tool의 끝이 날카로운 경우 IHS에 손상을 입힐 수 있어 둥근 모서리로 설계하였다. 칩 접합시 본더를 통하여 가할 수 있는 변수는 ultra sonic power, time, bonding force, temperature가 있다. Ultra sonic power, bonding force 등의 에너지양이 증가할수록 칩의 손상이 커질 수 있기 때문에 최소한의 에너지로 접합조건을 확립했다. 그림 5는 InP Gunn 다이오드 칩을 stud의 pedestal에 접합 후의 사진이며 표 1은 본 공정에서 사용된 조건이다.

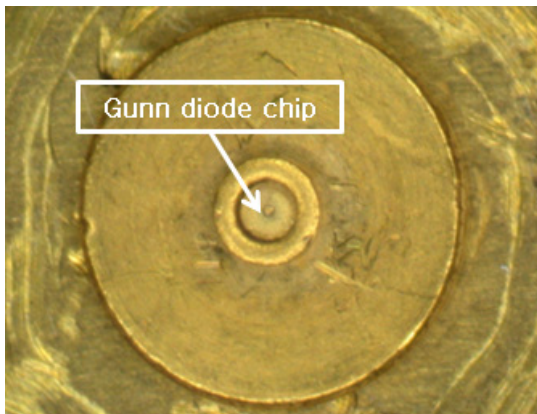


그림 5. Gunn 다이오드 칩접합 사진  
Fig. 5. Picture of InP Gunn diode chip attach.

표 1. InP Gunn 다이오드 칩 접합 시 본더 조건  
Fig. 1. Bonding condition of InP Gunn diode chip attach.

Process condition	Value [unit]
Ultra sonic power	200 [mW]
Ultra sonic time	900 [mS]
Bonding force	286 [g]
Temperature	250 °C

(3) Maltese cross 접합

바이어스를 인가하기 위하여 칩의 anode에 Maltese

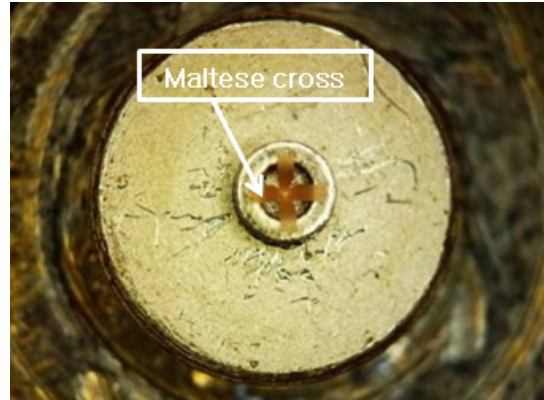


그림 6. Maltese cross 접합이 완료 된 사진  
Fig. 6. Picture of attached Maltese cross .

표 2. Maltese cross 접합 시 본더 조건  
Fig. 2. Bonding condition of Maltese cross attach.

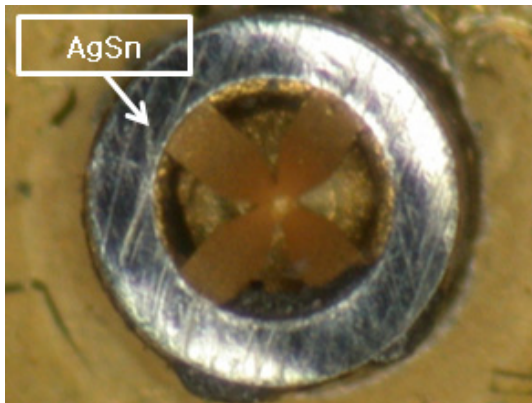
Process condition	Value [unit]
Ultra sonic power	65 [mW]
Ultra sonic time	100 [mS]
Bonding force	70 [g]
Temperature	250 °C

cross를 접합하여야 한다. 칩 접합시 사용했던 본더를 이용하고 tool의 접합점 지름을 30, 40, 50 um로 설계하여 anode 지름의 크기에 따라 조절 할 수 있도록 하였으며 tool 끝부분 역시 둥근 모서리로 설계하여 손상을 최소화 하였다. Maltese cross 접합을 위해서는 본더에 모니터를 연결하고 현미경과 모니터를 이용하여 접합하여야 한다. 현미경을 통하여 tool이 anode의 가운데 오도록 조절하고 이후 모니터에 tool의 위치를 표시한 다음 tool에 Maltese cross를 붙여서 모니터에 표시한 위치로 다시 옮겨 접합하는 방법을 사용했다. Maltese cross 접합 시 모든 조건의 에너지양을 최소로 설정하여 InP Gunn 다이오드 칩에 손상을 최소화 하였다. 칩의 anode에 Maltese cross를 접합 시킨 후 4개의 날개를 ceramic ring 상단에 다시 각각 두 번씩 접합하여 고정한다. 그림 6은 Maltese cross 접합이 완료된 사진이며 표 2는 본더 조건이다.

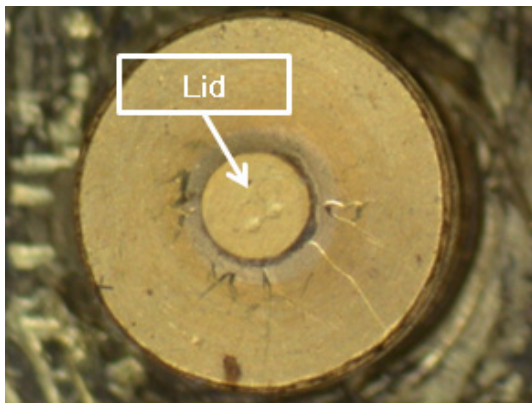
(4) Lid 접합

그림 7은 lid 접합을 위하여 AgSn을 적용하고 lid를 덮은 사진과 최종 완성된 InP Gunn 다이오드 이다. InP Gunn 다이오드 패키징의 마지막 단계는 lid 접





(a)



(b)



(c)

그림 7. Lid 접합과정 사진 (a) AgSn align 사진 (b) lid를  
얻어 놓은 사진 (c) 완성된 InP Gunn 다이오드  
Fig. 7. Processing of lid attach (a) AgSn align  
(b) mounted lid (c) fabricated InP Gunn diode.

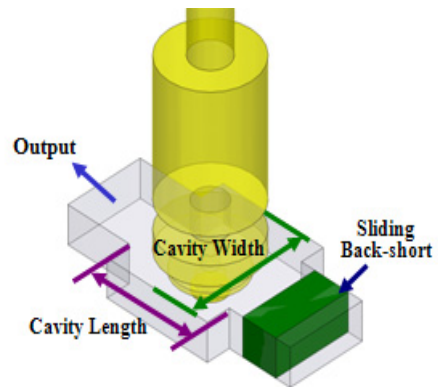
합이다. 이미 stud에 Gunn 다이오드 칩이 마운트 되어  
있고 maltese cross까지 접합되어 있어 가능한 낮은 온  
도에서 lid를 접합하는 것이 다이오드 성능에 영향을 덜  
줄 것이라고 판단되어 AuSn을 사용하지 않고 보다 낮

은 온도에서 접합할 수 있는 AgSn을 이용하여 lid 접합  
을 진행하였다. 먼저 AgSn을 그림 7에서처럼 ceramic  
ring 위에 정확하게 align하여 놓은 후 그 위에 lid를 얻  
는다. 이후 연구실에서 자체 개발한 패키징 지그를 이  
용하여 furnace에 250 °C에서 30분간 가열한다. (N2 조  
건)

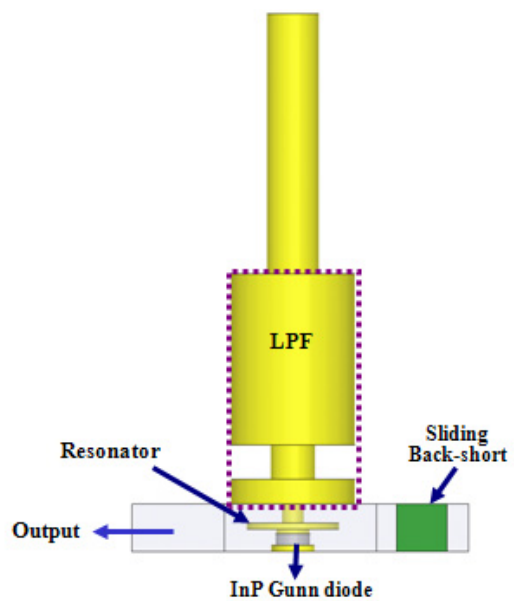
### III. 발진기 적용 InP Gunn 다이오드 측정

#### (1) FTO cavity 설계

그림 8은 실제 설계된 도파관 FTO 측면도 및 형상  
도 이다. Second harmonic 구조로 설계하여 47 GHz에



(a)



(b)

그림 8. (a)설계된 도파관 FTO 형상도 (b) 측면도  
Fig. 8. (a) 3D structure of designed waveguide FTO  
(b) side view.

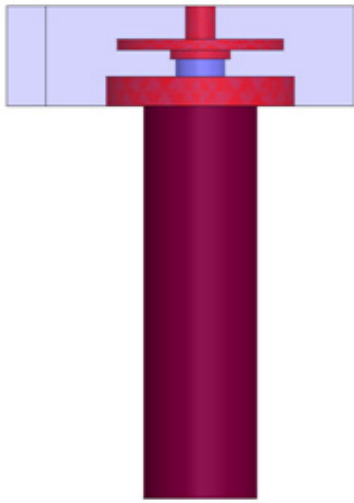


그림 9. De-embedding을 위한 HFSS 드로잉  
 Fig. 9. HFSS drawing for De-embedding simulation.

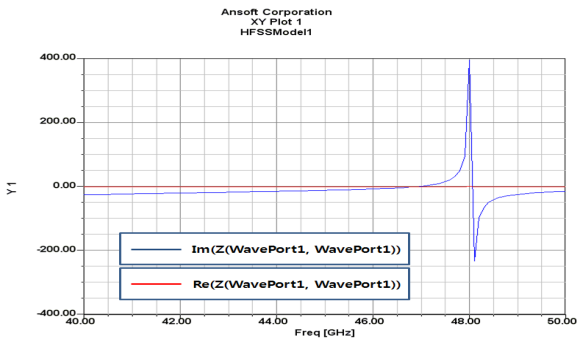


그림 10. De-embedding 시뮬레이션 결과  
 Fig. 10. Simulation results of De-embedding.

서 발진하고 2배 배하여 94 GHz 신호를 측정하는 구조로 되어있다. FTO를 설계하기 위해서는 먼저 HFSS의 eigen 모드를 이용하여 cavity내에서 발진이 일어날 수 있는 주파수를 확인한다. 이후 그림 9와 HFSS를 이용하여 실제 cavity와 사용할 resonator disk를 그려서 de-embedding 기법을 이용하여 임피던스 변화를 확인한다. 그림 10은 시뮬레이션 결과로써 허수부가 48 GHz에서 변화하는 것을 확인하였고 이는 48 GHz 이하에서 발진이 가능하다는 것을 의미하기 때문에 설계에 문제가 없음을 확인 할 수 있다<sup>[7]</sup>.

(2) 바이어스 포스트 설계

그림 11은 FTO에 적용할 바이어스 포스트 측면도와 시뮬레이션 결과이다. 바이어스 포스트는 하단에 resonator disc를 위치시키고 cavity에서 발진되는 신호

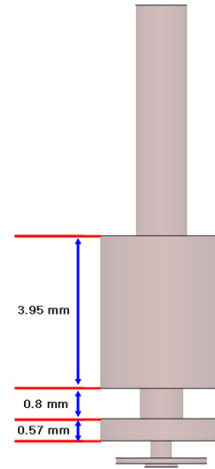


그림 11. 바이어스 포스트 형상도 (LPF 포함)  
 Fig. 11. Structure of bias post with LPF.

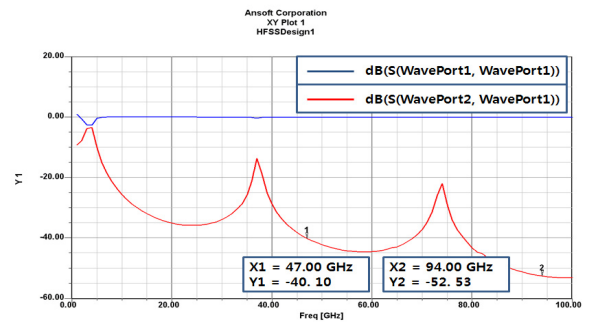


그림 12. 바이어스 포스트의 LPF 시뮬레이션 결과  
 Fig. 12. Simulation results of LPF of bias post.

가 바이어스 포스트 쪽으로 빠져나가는 것을 방지하기 위하여 3단 LPF (Low Pass Filter)를 적용하였다. 그림 12는 시뮬레이션 결과로써 47 GHz와 94 GHz에서 각각  $S_{11}$  특성이 -40.10dB 와 52.53 dB 임을 알 수 있다. 발진은 47 GHz에서 일어나고 second-harmonic 구조로 되어 있기 때문에 LPF는 두 주파수 모두에 적용 할 수 있도록 설계하였다<sup>[8]</sup>.

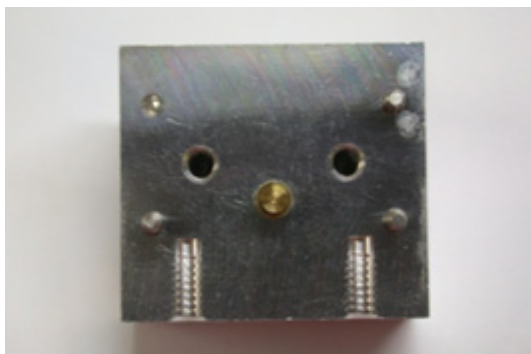
(3) InP Gunn diode 적용 FTO 측정

제작된 InP Gunn 다이오드의 RF 특성을 측정하기 위해서는 도파관 FTO를 이용하여 측정해야 한다. 제작된 바이어스 포스트는 FTO의 상부지그에 삽입되는데 이때 쇼트가 되는 것을 방지하기 위하여 두께가 3um 인 테프론 테이프를 감아서 사용했다. 그림 13은 실제 제작되어 테프론 테이프를 감은 바이어스 포스트와 FTO 지그 사진이다.

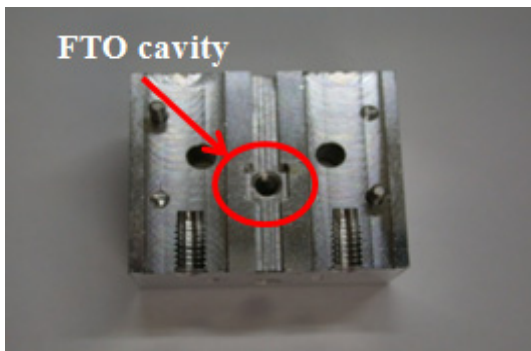
측정 구성은 그림 14와 같이 구성하였다. RF 측정시



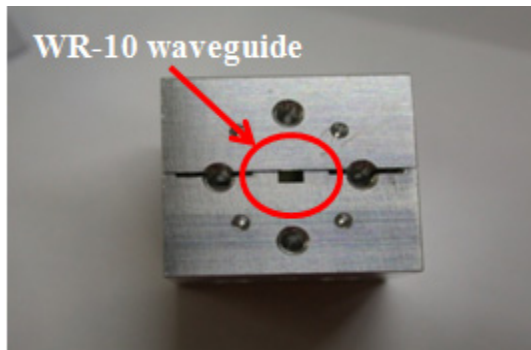
(a)



(b)



(c)



(d)

그림 13. (a) 제작된 바이어스 포스트 (b) FTO 상부지그 (c) FTO 하부지그 (d) 결합된 FTO 지그  
Fig. 13. (a) fabricated bias post (b) upper jig of FTO (c) lower jig of FTO (d) combined FTO jig.

발전 주파수는 W-band harmonic mixer, spectrum analyzer를 이용하였고, 출력파워는 W-band 파워센서와 파워미터를 이용하여 측정하였다. 또한 발전 주파수와 출력파워를 동시에 측정하기 위하여 20 dB coupler를 사용하였다. 그림 15는 측정된 데이터이다. MINT에서 제작 / 패키지 한 20개의 InP Gunn 다이오드를 측정하였다. 20개 모두 400 mA 이하의 전류에서 11.5 dBm 이상의 출력파워를 보였고 이때의 발전 주파수는 92.9 ~ 94.78 GHz 이다. 출력파워가 낮은 Gunn 다이오드의 경우 실제 최대출력을 얻기 위해서는 각각의 Gunn 다이오드에 대해서 적절한 마운트 높이를 가지는 FTO 지그를 이용하여야 한다<sup>[9]</sup>. 측정된 Gunn 다이오드의 경우는 하나의 지그에서 측정한 결과이다. 표3은 상용 VCO와 성능 비교를 한 것이다. Quinstar사의 GaAs Gunn 다이오드 적용 VCO와 MDT(현 Microsemi) 사의 InP Gunn 다이오드 적용 VCO와 본 논문에서 제작한 InP Gunn 다이오드 적용 FTO 결과값 비교이다. GaAs VCO에 비해 소모 전류가 절반 이하이고 최대 출력전력은 2 dBm 높으며 InP VCO와 비교하였을 시 100 mA 정도 높지만 출력전력의 경우 최대 4 dBm 이상 높은 것을 확인할 수 있다. 제작된 InP

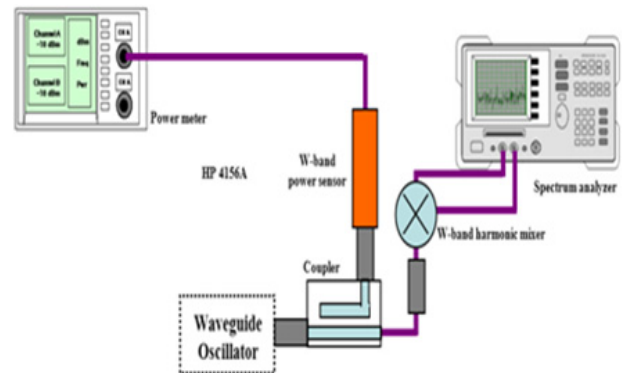


그림 14. InP Gunn 다이오드 RF 측정구성  
Fig. 14. RF measurement component of InP Gunn diode.

표 3. 상용 VCO와 성능 비교표  
Fig. 3. Comparison table with commercial VCO.

	Quinstar VCO (GaAs)	MDT VCO (InP)	This work (InP)
발전 주파수 [GHz]	93.45 ~ 94.28	93.50 ~ 94.51	92.9 ~ 94.79
소모 전류 mA]	750 ~ 780	180 ~ 200	260 ~ 400
출력전력 [dBm]	14.96 ~ 15.69	12.27 ~ 13.45	11.8 ~ 17.8

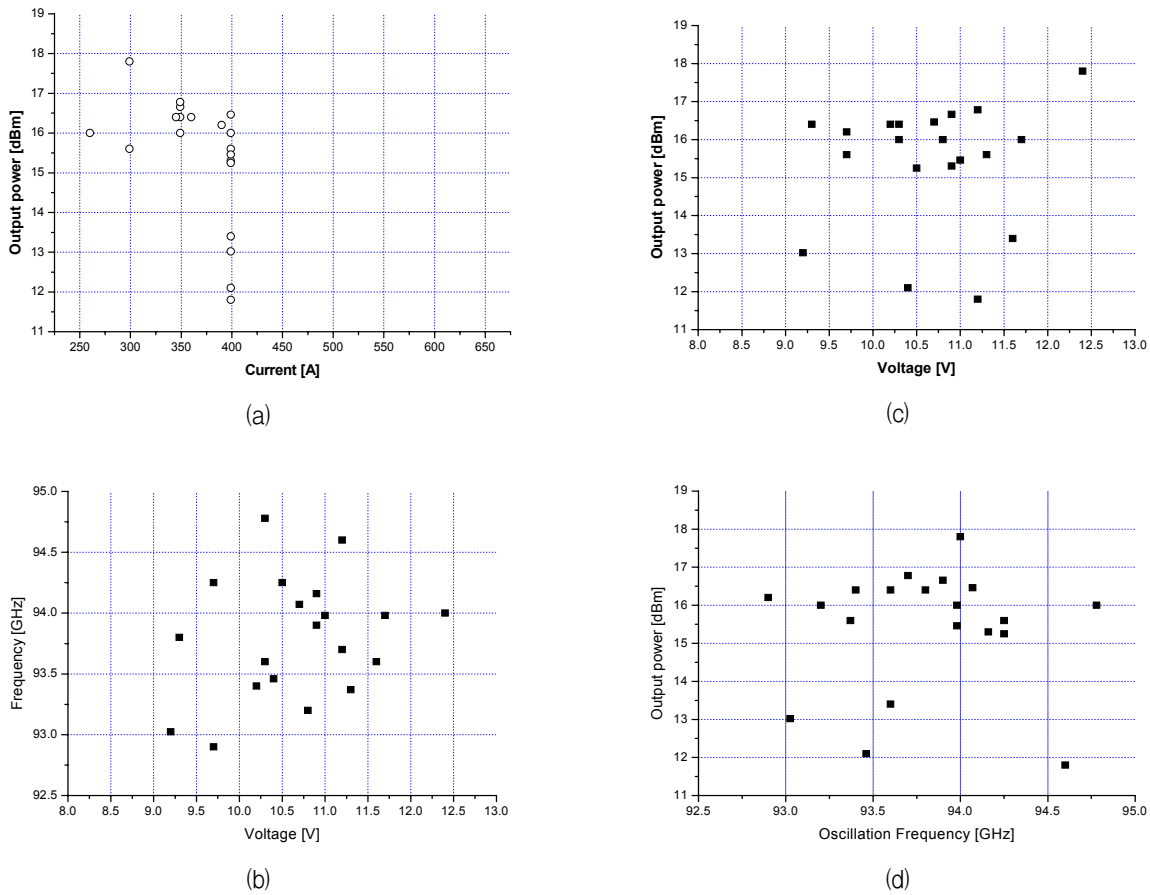


그림 15. 측정된 InP Gunn 다이오드 RF 특성 (a) 출력 vs 전류 (b) 주파수 vs 전압 (c) 출력 vs 전압 (d) 출력 vs 주파수  
 Fig. 15. Measured RF performance of InP Gunn diode (a) output power vs current (b) frequency of voltage © output power vs voltage (d) output power vs frequency.

Gunn 다이오드를 적용하여 VCO 제작 시 출력이 약 2 ~3 dBm 정도 낮아지는 것을 감안하면 상용제품에 준하거나 우수한 특성을 얻었다.

dBm의 출력파워를 가졌다. 또한 전류는 최대 399 mA, 최소 260 mA 로 제한되었으며, 상용 GaAs Gunn 다이오드에 비해 50%이상 낮은 것을 확인하였다.

#### IV. 결 론

InP Gunn 다이오드를 에피 설계부터 패키징하여 직접 RF 특성을 측정하였다. 전류 제한 에피 구조를 적용하여 설계된 에피 구조를 이용하고 IHS를 형성하여 열 특성 향상을 개선하였다. 제작된 InP Gunn 다이오드 본더는 HCl : HNO3 식각용액을 이용하여 Au support layer를 식각하고 소자 분리 공정을 진행하였다. 분리된 InP Gunn 다이오드 칩접합과 리본 접합에 사용하는 틀을 최적화하여 패키지 도중 칩이 손상되는 것을 방지하고 최소한의 본딩 조건을 이용하였다. 측정된 InP Gunn 다이오드의 RF 특성은 최소 11.8 dBm, 최대 17.8

#### REFERENCES

- [1] P. A. Rolland, E. Constant, G. Salmer, and R. Fauquembergue, "Frequency limitation of GaAs transferred-electron devices: Influence of operating d.c. and r.f. field values," *Electron. Lett.*, Vol. 15, pp. 373-374, June 1979.
- [2] A. M. Mazzone and H. D. Rees, "Transferred-electron oscillators at very high frequencies," *Electron Lett.*, Vol. 17, pp. 539-540, July 1981.
- [3] J. D. Crowley, C. Hand, R. E. Dalrymple, D. R. Tringali, F. B. Frank, L. Wandinger and H. B.



- Wallace, "140 GHz indium phosphide Gunn diode," Electronics letters, Vol. 30, No. 6, pp. 499-500, March 1999.
- [4] S. H. Jones, M. F. Zybura, J. E. Carlstrom, and T. M. O'brien, "A 63-170 GHz Second-Harmonic Operation of an InP Transferred Electron Device," Transaction of electron device, Vol. 46, no. 1, January 1999.
- [5] M. F. Zybura, S. H. Jones, B. W. Lim, J. D. Crowley, and J. E. Carlstrom, "125-145 GHz stable depletion layer transferred electron oscillators," Solid-state electronics, Vol. 39, issue 4, pp. 547-553, April 1996.
- [6] S. G. Choi, M. Han, Y. H. Baek, D. S. Ko, T. J. Baek, S. J. Lee, J. H. Kim, S. D. Lee, M. R. Kim, Y. S. Chae, A. Kathalingam, and J. k. Rhee, "Development of GaAs Gunn Diodes and Their Applications to Frequency Modulated Continuous Wave Radar," Japanese journal of applied physics, Vol. 49, 111202 (4 pages), November 2010.
- [7] D. S. Ko, S. W. Moon, M. K. Lee, S. J. Lee, D. H. Ko, S. H. Bang, Y. H. Baek, M. Han, S. g. Choi, T. J. Baek, S. D. Kim, and J. K. Rhee, "94GHz Waveguide VCO with Magic\_T for FMCW radar," in Proc. of European Microwave Conference, pp. 1234-1237, Amsterdam, Netherlands, October 2008.
- [8] D. S. Ko, T. J. Baek, S. J. Lee, S. G. Choi, M. Han, and J. K. Rhee, "Transceiver module using GaAs Gunn diode and Schottky diode mixer for W-band FMCW radar sensor application", in Proc. European Radar Conference, pp. 81-84, Manchester, United Kingdom, October 2011.
- [9] D. S. Ko, S. J. Lee, T. J. Baek, S. G. Choi, M. Han, H. C. Park, J. K. Rhee, J. H. Jung, and Y. W. Park, "New Tuning Method for 94 GHz Waveguide Voltage Controlled Oscillator", IEEE Microwave and Wireless Components Letters, Vol. 21, issue 3, pp. 154-156, March 2011.

— 저 자 소 개 —

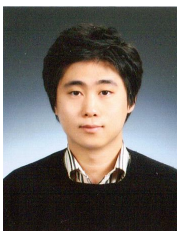


고 동 식(정회원)  
2007년 동국대학교 전자공학과  
학사 졸업.  
2009년 동국대학교 전자공학과  
석사 졸업  
2013년 동국대학교 전자공학과  
박사 졸업.

<주관심분야 : 밀리미터파 도파관 VCO 및 모듈,  
패키지, 통신 및 레이더 시스템>



곽 노 성(정회원)  
2003년 순천향대학교 경영학  
학사 졸업.  
<주관심분야 : 통신, 컴퓨터, 신호  
처리, 반도체>



김 영 진(정회원)  
2012년 동국대학교 전자공학과  
학사 졸업  
<주관심분야 : 반도체, 통신>



고 필 석(정회원)  
2012년 동국대학교 전자공학과  
학사 졸업.  
<주관심분야 : 반도체>



허 준 우(정회원)  
2013년 동국대학교 전자공학과  
학사 졸업  
<주관심분야 : 반도체>



김 삼 동(평생회원)  
1983년 서울대학교 금속공학과  
학사 졸업.  
1985년 서울대학교 금속공학과  
석사 졸업.  
1994년 Stanford 대학  
재료공학 박사 졸업.  
<주관심분야 : 반도체>

## 저 자 소 개



박 현 창(평생회원)  
1986년 서울대학교 전자공학과  
(공학사)  
1989년 Cornell University  
전자공학 (공학석사)  
1993년 Cornell University  
전자공학 (공학박사)

1993년~1995년 University of Virginia, Research Associate

1995년~현재 동국대학교 전자공학과 교수  
<주관심분야 : 초고주파 반도체소자, MMIC, 안테나 및 전자기파 응용>



전 영 훈(정회원)  
2000년 서강대학교 전자공학과  
박사 졸업.  
2000년~2004년 동국대학교 밀리미터파신기술 연구센터 연구교수.  
2004년~2008년 Heriot-Watt대학교 Research Associate.

2009년 University of Birmingham Research Fellow.

2009년~현재 LIG넥스원 수석연구원.  
<주관심분야 : 마이크로파/밀리미터파 회로설계, RF system/sub-system 설계, 레이더 체계 설계>



이 석 철(정회원)  
2010년 연세대학교 전기전자공학부 학사 졸업  
2012년 서울대학교 전기 컴퓨터공학부 석사 졸업  
2012년~현재 LIG넥스원 연구원

<주관심분야 : 마이크로파/밀리미터파 회로설계, RF system/sub-system 설계, 반도체>



이 진 구(평생회원), IEEE Fellow  
1969년 국립항공대학교 전자공학과 졸업(공학사),  
1975년 서울대학교 전자공학과 석사과정(공학석사),  
1982년 Oregon State Univ. 전기공학과 (공학박사),

1985년 Cray Research Scientist,  
1985년 Microwave Semiconductors, USA, Senior Engineer,

2005년 대한전자공학회 회장  
2006년~현재 대한전자공학회 명예회장  
1985년~2011 동국대학교 전자공학과 교수  
1999년~현재 밀리미터파 신기술 연구센터 소장  
2009년~현재 동국대학교 전기전자공학부 석좌교수

<주관심분야 : MMIC설계 및 제작, 이미징 시스템, 소자 모델링 및 제작, Gunn 다이오드 설계 및 제작>