



기능 안전을 준수한 차량용 반도체 개발을 위한 기술적 고려 사항

I. 서론

급변하는 자동차 업계에서 가장 큰 주제는 단순한 운행 수단에서 인간 생활 중심의 자동차로의 패러다임의 변화이다. 자동차의 진화는 인간의 차에 대한 욕구의 진화를 바탕으로 시스템의 발전과 발맞추어 진행되어 왔다. 과거에는 자동차가 기계적 기능으로 단순한 이동 수단으로 여겨졌다면 미래에는 자동차에서 자동차로 자동차에서 주변 시설과 자동차와 인간과의 상호 소통을 요구한다. 이를 기반으로 안정성, 편의성, 에너지 효율성 및 배기가스 감소 등의 새로운 기능과 요구를 능동적으로 판단하여 처리하는 기능을 내제화가 요구된다. 이러한 능동적 기능에 대한 요구는 필수적으로 새로운 전장 시스템과 부품을 요구하게 되었다. 그러나 자동차의 전장화는 필수적으로 여러 가지 복잡한 기능을 처리하는 다양한 전장 하드웨어와 소프트웨어의 요구가 자동차의 전자적 장애를 일으키는 원인이 되고 있다. 또한 전자 시스템에서 많은 것을 요구 할수록 차량내 공간적 협소함으로 부품이 밀집되어 상호 간섭에 의한 고장과 이를 검증하며 개발하는데 많은 경비를 발생 시키는 원인이 되고 있다. 이는 자동차의 성능적 측면 만을 중요시하던 상황에서, 기능 안전 측면을 자동차 생산에서 폐기까지 전체에서 관리 검증하도록 하는 국제 표준 ISO 26262의 제정되었다^[1-2].

기능안전 측면을 자동차 생산에서 폐기까지 전체에서 관리 검증하도록 하는 국제 표준 ISO 26262의 제정 ISO 26262의 기능 안전을 지원하기 위해서는 시스템 기반의 하드웨어 측면과 소프트웨어 측면에서 모두 지원 검증

ISO 26262의 기능 안전을 지원하기 위해서는 시스템 기반의 하



위재경
승실대학교



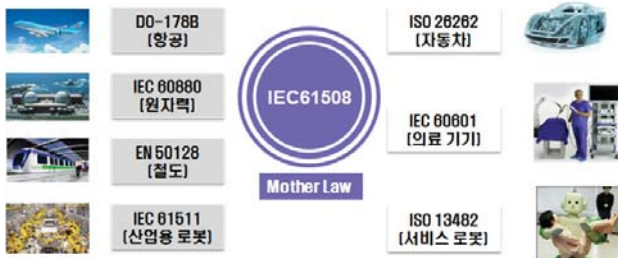
채승엽
승실대학교

드웨어 측면과 소프트웨어 측면에서 모두 지원 검증해야 한다. ISO 26262의 또 다른 측면인 임베디드 소프트웨어는 하드웨어와의 연계성 및 검증 측면에서 매우 중요한 요소이나 이를 검증 지원하는 것은 AUTOSAR 등 다른 여러 가지 방법이 진행되고 있어 본 논문에서는 반도체와 밀접한 관계가 있는 내용만 간단하게 소개 할 예정이다. 본 논문에서는 ISO 26262의 하드웨어의 중심인 반도체 검증을 중심으로 공정, 소자, 설계 및 패키지등에서의 개발 필수 요구 사항을 소개할 예정이다.

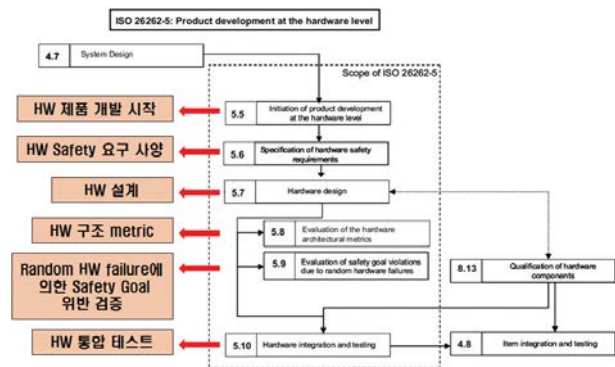
II. 관련 연구

1. 기능안전 요구 분야와 역사

인간의 안전에 관계된 시스템에 기능안전에 대한 국제적 표준은 <그림 1>에서와 같이 IEC61508을 근간으로 각 분야별 고유 특성을 반영하여 크게 7개로 분류하여 제정되었다. 자동차의 경우 IEC61508의 SIL



<그림 1> 기능 안전관련 국제 표준과 차량용 기능안전 표준인 ISO 26262의 관계



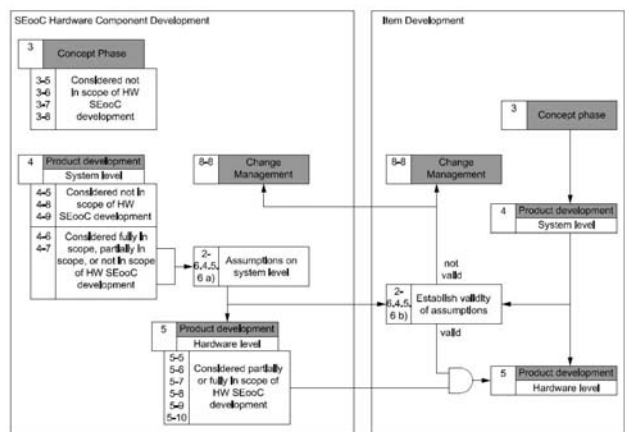
<그림 2> ISO 26262 Part5에서 Hardware 양산 개발 절차

1~4 수준에서 자동차를 대량 생산하고 운송수단으로의 차량 시스템 특성에 맞게 ASIL A~D까지 정의하여 ISO 26262를 제정하였다.

2. 반도체 개발 절차

ISO 26262는 최종 전장제품에서 기능안전이 요구되는 시스템(ISO 26262, Part4)을 기준으로 하드웨어(ISO 26262, Part 5)와 소프트웨어(ISO 26262, 6)를 고려하여 개발이 병렬적으로 진행된다. 하드웨어 경우는 <그림 2>와 같은 절차로 개발이 진행된다^[1]. 그러나 일반적으로 차량용 반도체를 공급하는 회사는 최종적으로 차량 반도체가 탑재될 제품이나 시스템의 요구 사항을 모르는 상황에서 하드웨어를 충족시키며 개발하는 것은 어려움이 있다. 이러한 상황을 해결하기 위해서 ISO 26262에서 도입된 개념이 SEooC(Safety Element out of Context)다. Out of Context는 특정 시스템에 해당하는 Context의 범위 밖에서 시스템을 모르는 상태에서 개발한다는 의미이다. 즉 일반적인 차량 반도체를 공급사는 최종 시스템에 대해 적절한 가정을 하고 그에 따라 차량 반도체를 개발할 수 있다. 하드웨어에 대한 SEooC인 <그림 3>을 보면 시스템의 Part4-6~7과 Part 5-5~10에서 차량용 반도체가 고려할 산출물을 선정하여 차량 반도체를 개발하면 된다^[2].

일반적으로 차량 반도체는 Part 5-6~9를 실시하여



<그림 3> ISO26262 Part10에 SEooC에 의한 Hardware Component 개발 절차

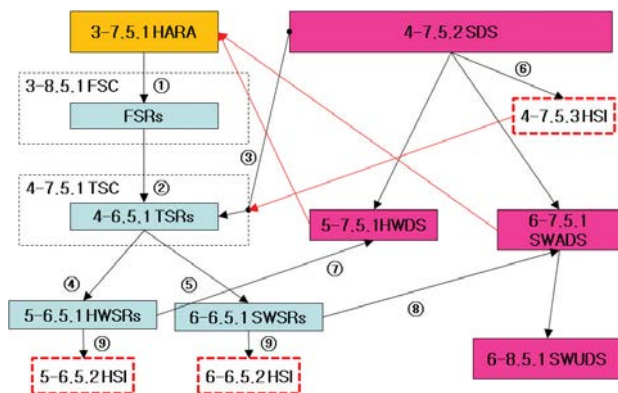
작성된 산출물을 Safety Manual이라고 지칭하며, 그것을 최종 시스템을 개발하는 고객에게 제공하고 있다. 또한 차량 반도체 공급사는 차량 반도체간의 경쟁에서 유리하기 위해서 고객이 시스템 개발에 도움을 주고자, 자사 반도체 특징과 연계되어 적용된 Safety Mechanism을 소프트웨어 라이브러리 형태로 제공하고 있다.

3. 차량 반도체를 공급 받은 고객 입장의 시스템 개발 절차

차량 반도체 공급사로부터 Safety Manual과 Safety Mechanism은 반도체 공급사의 기술 지원을 받지 않고서는 원하는 목적의 제품을 개발하기 어려움으로 반도체 공급사와의 협업이 필요하다. 뿐만 아니라, 고객사 내부의 하드웨어와 소프트웨어 개발 책임자가 공동 작업하여 ISO 26262의 HSI(Hardware Software Interface) 명세서를 작성하고 제품 개발 완료까지 검증을 진행해야 한다.

HSI는 <그림 4>처럼 시스템(Part4), 하드웨어(Part5), 소프트웨어(Part6)에서 제품 개발 전반에 반복하며, 하드웨어와 소프트웨어 개발 책임자가 공동으로 검증을 진행해야 한다. HSI의 구체적인 검증 내용은 다음과 같다.

- a) TSRs(기술안전요구)와 SDS(시스템설계)를 준수
- b) HWSR(하드웨어 안전요구)에 대해서 일관성



<그림 4> ISO26262에서의 요구사항, 설계서, HSI의 실행 순서 및 연계성

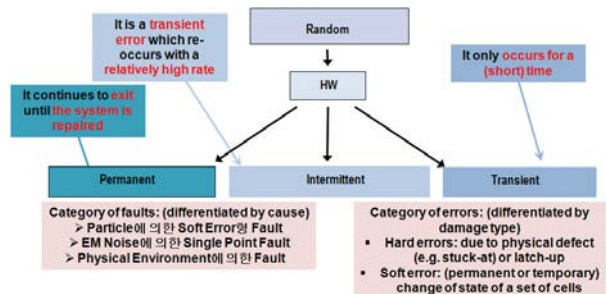
- c) ASIL이 올바르게 SWSR(소프트웨어 안전요구)와 HWSR(하드웨어 안전요구)에 맞게 할당. 구체적으로 작성한 SWSR(소프트웨어 안전요구)와 HWSR(하드웨어 안전요구)는 ASIL 할당이 해당 명세를 바탕으로 상위 요구(FSR, TSR)에서 잘 반영 여부.
- d) TSRs(기술안전요구)를 바탕으로 명확히 SWSR(소프트웨어 안전요구)와 HWSR(하드웨어 안전요구)이 구현 되었는지 여부.

4. IC에서의 Fault Model

<그림 5>는 임의적인 하드웨어 고장을 종류별로 영구성, 주기적, 일시적 오류로 정의하여 정리하였으며, 오류 원인별과 손상 종류별로 정의하였다. 일반적으로 SOC에서의 Fault 증가의 원인은 다음에 있다^[3].

- modeling uncertainty,
- functional verification holes,
- unforeseen interactions and misuse,
- specification misunderstanding,
- more electromagnetic susceptibility,
- soft-errors and malicious accesses

위와 같이 오류의 증가는 반도체 회로의 복잡화, 부정확한 모델링, 예측할 수 없는 상호 간섭, 회로에 대한 오해 뿐 아니라 검증 도구에도 기인하고 있다. 특히 소자가 deep submicron으로 갈수록 영구성 고장보다 임의적인 원인에 의한 일시성 고장이 급격하게 증가되고 있다. Deep submicron 소자에서 특별하게 일시성 하드웨어를 악화시키는 원인은 다음과 같다.



<그림 5> IC에서의 Fault Model

- increased soft-error failure rates (i.e. cosmic rays);
 - coupling effects and disturbances are more and more important (EMC);
 - intrinsic uncertainty due to model inaccuracy
- 이러한 영구 혹은 일시성 오류의 발생과 검출이 ISO 26262의 기능안전 측면에서 매우 중요하다. 근본적으로 각 동작 기능을 오류에 민감한 회로(sensible zone)와 관측회로(Observation zone) 및 이를 처리하는 회로로 구분하여 각각의 FEMA를 검출하도록 구성 되어 있다^[3].

발생된 오류는 오류 파급 영향에 따라 “지역적 오류(local fault)”, “광범위 오류(wide fault)” 그리고 “공통 원인 오류 혹은 전체적 오류(common caused fault or global fault)”로 구분되어 오류 방지 방법 및 발생시 처리 방법을 개별적으로 정리하여 HW 혹은 SW적으로 처리하고 있다^[3]. ISO26262는 이러한 오류의 검출 및 방지와 발생빈도를 수치화하여 SPFM/LFM/FIT의 값으로 ASIL A~D까지 정의하였다.

5. 기능안전 지원을 위한 반도체 제반 기술들: 공정, 소자, CAD, 모델링 및 라이브러리 등

차량 반도체 공급사로부터 Safety Manual과 Safety Mechanism은 반도체 공급사의 기술 지원을 받지 않고서는 원하는 목적의 제품을 개발하기 어렵다. 또한, 고객사 내부의 하드웨어와 소프트웨어 개발 책임자가 공

고안전반도체 소자

- 일반적인 반도체 소자에 비해 매우 긴 동작 내구 신뢰성이 특징 (15 years)
- 일반적으로 매우 높은 환경 신뢰성이 요구되며, 특히 높은 온도, 낮은 온도, 높은 습도에서도 동작해야 함
- 실리콘 파워소자, 디지털 로직 소자, 아날로그 소자 등으로 구분

고안전반도체 공정

- 디지털 로직 소자와 아날로그 소자 공정은 SOC 일반공정과 유사
- 파워소자는 다이오드, 파워소자 등 디스크리트 파워소자 공정과 파워소자 외 CMOS로직을 집적화한 파워IC 공정(BCD-CMOS)으로 분류
- 고안전반도체 공정의 집적화는 일반 시스템반도체 공정의 집적화보다 낮음

고안전반도체 회로

- 고안전반도체SOC는 EMC 및 온도에 견디는 IP들을 기반으로 구현, 센싱 IC, 제어 및 판단용 SOC, 구동 및 전력용 SOC로 구분됨
- 고안전반도체SOC는 모든 IP에 국제 규정인 기능 안전 개념과 통신 보안 개념 등을 회로로 반드시 구현
- 필수특 목적에지는 애플리케이션의 증가와 추가되는 기능들에 대응하기 위해서 고안전반도체 회로는 고기능 고성능화되고 있음

〈그림 6〉 차량용 고안전 SOC를 위한 반도체 소자/공정/회로

동 작업하여 ISO 26262의 HSI(Hardware Software Interface) 명세서를 작성하고 제품 개발 완료까지 검증을 진행해야 한다. ISO26262에서는 기능안전을 지원하는 IC 개발시 검증된 IP들을 다시 사용하는 방법을 권장하며 새로 사용하는 IP들의 경우는 검증이 된 경우에만 사용하는 것을 원칙으로 하고 있다. 또한 SW의 경우에도 재사용을 권장하고 있다. 따라서 차량용 기능안전 지원 IC의 개발을 위해서는 HW/SW의 재사용 및 검증을 요구하고 ASIL 등급을 수치화로 증명해야 하며, 이를 위해 반도체 생산 전 과정에서도 절차화를 요구하고 있다. 〈그림 6〉은 회로 외에도 신뢰성 있는 공정/소자/패키지를 다양한 관점에서 일반적 요구사항을 정리하였다^[4-5].

ISO 26262에서 요구하는 공정/소자/패키지 등의 신뢰성 평가 결과는 보통 반도체 회사가 제공하나^[6], 특별한 경우는 국제 표준 문서에 따라 계산한다. 따라서, 자동차 반도체 제조회사는 공정/소자/설계/패키지를 모두 개발하는 종합반도체 회사가 유리하다. 그러므로 설계전문 업체의 경우, 차량 반도체 공급 회사인 Freescale社처럼 자체적인 제조 관련 평가 기준 및 설계를 위한 인프라시스템이 구축하여 전략적 파운드리와 협업하면 ISO 26262를 만족하는 것에는 문제가 없다.

기능 안전의 경우 설계측면에서 기능안전 대책, SW 검증 라이브러리와 safety manual을 구성하면 문제가 없다. 오류 검출을 위한 방법은 〈표 1〉처럼 일반적으로 redundancy나 BIST를 기반한 HW 방법과 watchdog 같은 SW 기반으로 상황이나 오류에 따라 모두 사용하고 있다^[7]. 이러한 오류검출 관련 정보는 application note에 따로 정리하여 제공하고 있다. IP의 신뢰성을 확보하기 위해서는 임의적인 오류

〈표 1〉 다양한 오류를 위한 진단방법의 장단점^[7]

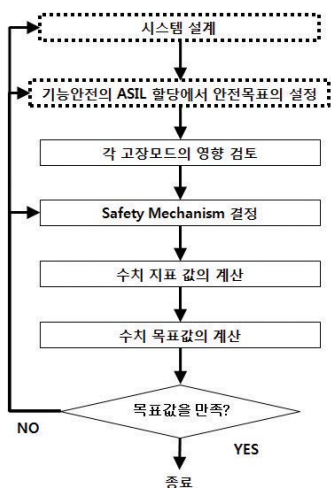
Feature	Asymmetric redundancy	Homogenous redundancy	SW test	Application	HW-based tests
Permanent DC	OK	OK	OK	So and so	OK
Transient DC	OK	OK	Problems	So and so	Problems
Test Interval	OK	OK	Problems	So and so	Problems
Common-cause	OK	problems	So and so	So and so	OK

(random fault)의 가장 큰 요소인 EMC를 보장하는 것이 요구된다. 일반적으로 반도체 제공회사는 OEM이나 고객에게 IC(IP 포함)에 대한 국제 기준인 IEC61967/62132/62433^[8-10]에 따른 전기적 모델링, 검증 도구 및 측정 결과를 지원하고 있다^[11].

Ⅲ. 차량용 반도체 개발 절차

〈그림 7〉은 차량 반도체인 MCU/ASIC에 대해 기능 안전 평가를 하기 위해서 고려해야 할 단계별 3가지 항목을 기술하였다. 이러한 고려는 시스템 초기 개발부터 고려해야 하며, 할당된 목표에 대해 IC개발 초기부터 FDEMA를 통해 목표 달성이 가능한지 사전 점검을 해야 한다^[12-13].

- a) MCU의 고장률
 - b) MCU Safety Analysis의 입도 분석과 고장 모드
 - c) MCU에 Safety Mechanism의 효과 (진단 커버리지)
- 이러한 고장검출 대책을 위한 기능안전 입도 분석 수립시 상정한 고장 검출대책이 너무 작은 기능(예, PLL의 VCO)으로 한정되면 검증 대책이 무의미해지고, 너무 큰 블록(내부 메모리의 전체 입출력)에 실시하면 안전대책이 시스템 안전에 영향을 주는지 분석이 어렵다.



〈그림 7〉 ISO 26262 준수한 MCU의 고려 순서

따라서 분석 및 대책이 유의미하도록 적절한 기능별로 기능안전의 분석과 보호 회로를 만드는 것이 중요하다.

1. MCU/ASIC의 고장률 추정

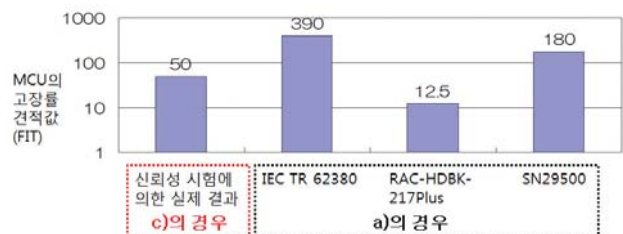
MCU의 고장률은 다음의 3개의 방법에서 1개의 방법을 선택하여 고장률 추정할 것을 요구: a) 공인 문서 기반의 부품 고장 데이터로 부터의 추정, b) Filed 에서 수집 된 Data 또는 Test에 기반 한 통계치, c) 공학적 방법에 의한 전문가의 판단. MCU의 고장률에 대해서 a)의 경우에는 IEC TR 62380, MIL-HDBK-217F, RAC-HDBK-217Plus, UTEC80-811, SN 29500의 5가지를 근거로 고장률을 산출을

하지만, 최신의 MCU의 설계가 반영된 것이 없기 때문에 〈그림 8〉과 같이 c)에 의한 실제 결과 값과 괴리가 발생할 수 있어 가능한 제조사와의 협업을 기반으로 하는 것이 정확하다^[3].

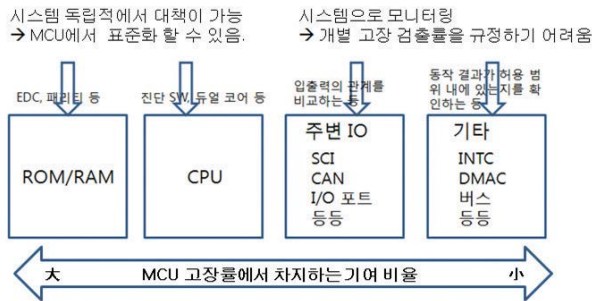
2. MCU에서의 Safety Analysis의 입도 분석과 고장 모드

기능 안전을 위한 MCU의 입도 분석은 Diagnosis Coverage의 견적과 결과를 이용한 정량적인 계산을 할 것을 권장한다. 일본계 회사의 경우 다음과 같이 4가지로 분할한 각 블록의 고장률 계산을 위해 각 블록의 면적비를 바탕으로 〈그림 9〉 같은 블록별 특징을 반영하여 한 값으로 할당하여 계산한다^[3].

- a) CPU, b) 메모리
- c) 주변 I/O : 외부 데이터 신호의 입출력에 관한 요소



〈그림 8〉 신뢰성 시험에 의한 실제 결과



〈그림 9〉 MCU에서의 고장 기여도

d) 위의 3가지에서 분류되지 않은 기타 요소

MCU 고장 모드는 주요 Element의 내부에 발생한 Fault의 영향이 Element의 외부에 어떻게 나타나는지를 나타낸 것이다. 기능 안전 대응을 위한 안전 분석에서는 고장 모드는 다음과 2가지를 통해서 계산:

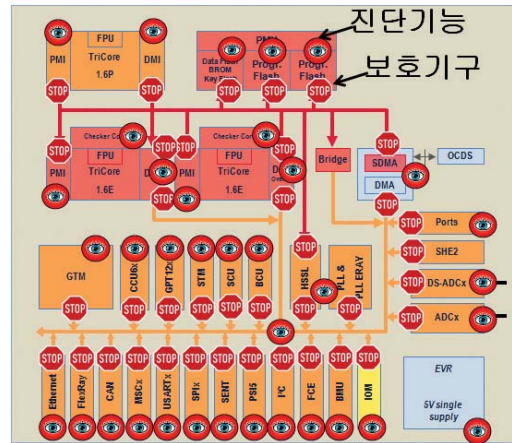
- a) FMEA 등의 Element 고장의 영향 분석의 입력 정보를 통해서 고장의 결과가 기능적 분석,
- b) Random Hardware 고장에 대한 각 Metric의 계산 등의 입력 정보를 통해서 ISO 26262는 고장 모드를 입력으로 Safety Mechanism의 효과를 가미한 다음, 안전 목표의 침해에 이를 수 있는 고장의 고장률의 평가를 하며, 안전 목표의 침해에 이르는 고장 모드와 그 발생 비율 계산.

그러나 MCU를 포함한 IC의 기능적인 이상이 어느 정도의 비율로 발생 하는지를 보고 확인하는 것은 매우 어려우며, 또한 MCU 마다 차이가 있다. 또한 MCU를 구성하는 Element 중, CPU 나 Memory 등 Software에 직접 연결하는 Element에 대해 동일한 오류가 발생하더라도 그 영향은 Software에 따라 다르다. 따라서 안전 목표를 침해하는 고장 모드의 비율을 일률적으로 평가할 수는 없다.

3. MCU/ASIC에서의 Safety Mechanism의 효과 (진단 커버리지)

MCU/ASIC에 Safety Mechanism의 효과는 다음의 2가지로 방법으로 사용하여 진단 커버리지를 계산한다.

- a) ECU 시스템내에서의 MCU/ASIC 기능은 독립적으로 고장을 검출하는 방법(시스템에 비의존하는



〈그림 10〉 Multi Core MCU의 Safety Mechanism으로 진단 기능 및 보호기구를 적용 사례

Safety Mechanism) : 발생한 고장을 시스템의 기능과는 독립적으로 감지. 시스템에 의존하지 않고, 독립 기술을 통해 진단 커버리지를 고유하게 정의 할 수 있음.

- b) ECU 시스템으로의 기능을 전제로 고장을 검출하는 방법 (시스템에 의존하는 Safety Mechanism) : MCU 결함으로 합성된 불안정한 상태를 시스템으로 감지. 진단 커버리지는 시스템에 의존하여 일률적으로 정할 수는 없다.

〈그림 10〉은 이러한 분석을 통해 ASIL D를 만족하는 MCU에서 안전을 보장하기 위해 기능 분석을 통해 Safety Mechanism으로 진단 기능과 보호기구를 삽입한 결과를 보여준다^[14].

4. 차량용 혼합형 반도체 오류 산출시 고려사항

현재의 ISO 26262 명세서에는 내부에 단순 CMOS 소자외에 RF소자, Bipolar 소자, DMOS 소자에서 구성되어진 혼합형 반도체(ASIC 계열)에 대해 적용시 구체적 설명이 없다. 따라서, ISO 26262의 요건에 따른 ASIC은 상위 HWSR(하드웨어 기능안전 요구)의 기본으로 ASIC에 대한 HWSR(하드웨어 기능안전 요구)의 도출로부터 시작한다. 또한, ASIC의 고장률은 앞에서 설명한 일반적 IC의 고장률과 유사하지만, 각 소자 (Bipolar, DMOS 등)에 대한 신규 Data Base가 있어

고장률 계산에 용이한 “IEC TR 62380 혹은 UTE C80-811(FIDES 2009)”를 많이 이용한다.

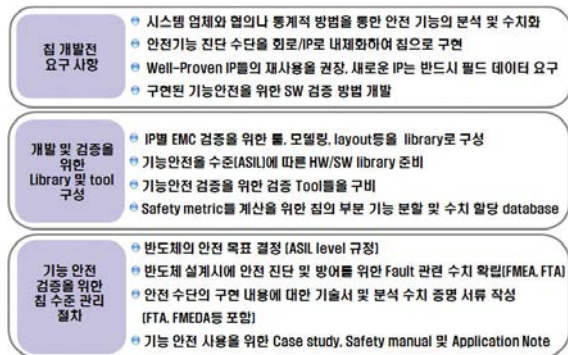
일반적인 ASIC의 경우 ISO26262에 정의된 중요 기능블록은 다음과 같으며, 이것에 해당되지 않는 경우 동작과 특성을 유추해 가장 근접한 기능 블록으로 산정하여 처리하는 것이 권장되어 있다^[1,2,13].

- 전원회로, 기준전압
- ADC/DAC
- I/O, 드라이버 회로
- 타이머
- 신호발생회로
- 클록 발진기, PLL
- Filter, 앰프, 비교기
- 연산회로, MCU 감시

IV. 차량 반도체 개발 요구사항

지금까지 고안전 반도체 개발을 위한 ISO 26262 규정과 절차들에 대해 살펴보고, 필요한 관련 기술과 이를 기반으로 한 선진 회사들의 예를 살펴보았다. <그림 11>은 자동차 반도체 개발시 필요한 칩 요구 사항, 검증관련 기술 및 관리 절차등에 대해 정리한 결과를 보여준다. 이상에서 보는 것 같이 차량용 고안전 반도체 산업의 경우 제품개발-생산-폐기 전 제품과정의 기능안전을 국제 표준 절차에 맞추어

**차량용 고안전 반도체 산업의 경우
제품개발-생산-폐기 전 제품과정의
기능안전을 국제 표준 절차에 맞추어
보장해야 하는 특성**



<그림 11> 자동차용 반도체 개발시 요구 사항

보장해야 하는 특성이 있다. 이를 위해 수십년 동안 “시스템-설계-공정/소자-SW 기술”이 하나의 생태계에서 종합적으로 유지가 요구되는 산업 특성을 지니고 있다. 차량용 반도체가 기존의 반도체와의 가장 큰 차이는 소자의 “신뢰성”과 “내구성” 및 이를 기반으로 한 기능안전성 지원 여부이다. 따라서 개발 각 단계에서 “환경 및 전기적 신뢰성” 보장된 소자/공정/패키지를 기반으로 HW 및 SW 통합 반도체 개발이 요구된다.

V. 향후 연구 및 결론

‘자동차의 IT화’는 피할 수 없는 자동차 산업의 대세다. 이에 따라 차량용 반도체 시장의 중요성도 갈수록 커지고 있다. 하지만 국내 자동차 반도체 산업은 일부 설계 전문 업체외에 매우 약한 실정이다. 이에 따라 세계 5위의 자동차 생산 대국임에도 불구하고 전자화 관련 고부가가치 영역에서는 외국계 업체들의 전용 무대가 되고 있다. 이는 외국에서는 자동차에 전자 제품을 사용한 지 30년 정도 됐지만 우리나라는 아직 10여년 밖에 안 된 상황과 기존의 메모리반도체와 모바일 IT 위주의 시스템 반도체와 다른 복합적 기술, 인력, 인프라 부족에 기인한다. 특히 현 수준에서 전문가들은 우리 기업들이 차량용 반도체 시장에서 세계 수준을 따라가려면 적어도 5~10년가량이 소요될 것으로 보고 있다. <그림 12>에서처럼 기존



<그림 12> 시스템 반도체와 기능안전이 요구되는 자동차 반도체와의 특성 비교



의 반도체 기능 외에 자동차용 고안전 반도체는 기능안전 및 자율주행 등을 위한 보안 기능이 HW로 구현되어야 한다는 특징이 있다. 또한 모든 제어를 제한된 HW로 실시간으로 구현하고 실행해야 한다는 문제가 있어 시스템에 맞는 전용 내장용 SW를 개발하여야 한다는 문제가 있다. 이를 위해서는 안전 및 신뢰성 기술과 HW-SW 융합 기술에 대한 R&D와 인력 양성과 장기간 진행되어야 한다.

기존의 차량용 반도체 분야는 기존 반도체 기술의 발전에 따라 스마트 폰 혁명 이상의 또 다른 기술적 변혁을 발생 시키고, 산업적 파급을 가져 올 것으로 판단된다. 이러한 기술적 변혁은 소형화, 통합화, 고속화, 지능화, 안전화를 지원하는 현재 진행되는 핵심 기술 발전으로 크게 다음의 3가지를 들 수 있다.

- 1) IC의 다기능화: Multi Core 사용등
- 2) IC와 내장소프트웨어 통합 : AUTOSAR 지원
- 3) 기능 안전 및 보안(Security)의 IP형태로 IC 집적화.

특히 향후 SW/HW 재사용 문제까지 고려하면 PC의 Intel/MS나 Mobile에서 쉐컴/구글에 대한 의존성 이상으로 자동차 전장 중에 모든 핵심 HW/SW 분야가 소수의 외국계에 전적으로 의존 할 수밖에 없는 상황이 될 가능성이 높다.

결론적으로, 이러한 고안전 기술을 기반으로 선진국에서는 이미 자동차 관련 업체가 의료 및 생활 보조 로봇 사업 분야에 진출하는 등 IEC61508 바탕으로 기능안전이 요구되는 타분야로 사업 영역으로 확장해 가고 있다. 현재 자동차 반도체는 자체 시장 문제뿐 아니라 고안전 분야(의료기기, 서비스 로봇 등) 시장이 연관되어 있어 향후 신규 사업 창출에 대해 제조업과 관련소프트웨어 산업 전반의 붕괴 위기로 다가 오고 있다. 이는 자동차 전장이 표준 기술로 “모든 사람의 생명과 관계된 산업의 시스템-부품 기술 표준”으로 정착 될 것으로 예상되고 있어 차량용 반도체의 기술/가격

경쟁력 확보 성패 여부는 향후 우리 산업의 전체 미래에 거대한 영향을 줄 것으로 예상된다.

참 고 문 헌

- [1] ISO 26262:2011 Road vehicles – Functional safety Part 5: Product development at the hardware level.
- [2] ISO 26262:2012 Road vehicles – Functional safety Part 10: Guideline on ISO 26262.
- [3] Riccardo Mariani, Gabriele Boschi, Federico Colucci, “Using an innovative SoC-level FMEA methodology to design in compliance with IEC61508”, EDAA, 2007.
- [4] IEC TR 62380 Technical report, IEC, Aug. 2004.
- [5] FIDES guide 2009 Edition A, FIDES, Sept. 2010.
- [6] Semiconductor Reliability Handbook, Renesas Electronics, Sept. 2010.
- [7] ISO 26262 기능안전성 해외 전문가 초청 세미나 www.ktl.re.kr March 2012.
- [8] IEC 62132: Integrated Circuits–Measurement of electromagnetic immunity, 150 kHz to 1GHz.
- [9] IEC 61967: Integrated Circuits–Measurement of electromagnetic emission, 150 kHz to 1GHz.
- [10] IEC 62433: Model of integrated Circuits for EMI behavioural simulation.
- [11] Marcel Van Doorn, “EMC Technology Roadmapping: A Long-Term Strategy for Philips”, Tutorial Speech, EMC Zurich in Singapore, 2007.
- [12] 機能安全討応のための解説書(マイコン編) JASPAR, 2013.07.19.
- [13] 機能安全討応のための解説書(A S I C編) JASPAR, 2013.07.19.
- [14] AURIX Application Note, Infineon Technologies, 2013.



위재경

1988년 2월 연세대 물리과 학사
1990년 2월 서울대 물리과 석사
1998년 8월 서울대 전자과 박사
1990년 5월~2002년 2월 하이닉스 (구 현대전자)
반도체 연구소
2002년 3월~2004년 3월 한림대 전자 조교수
2004년 3월~현재 숭실대 정보통신전자 공학부
부교수

〈관심분야〉
고안전 반도체 설계 및 신뢰성, PCB&Package 설계,
BIO Chip



채승엽

2002년 2월 영남대 컴퓨터공학과 학사
2002년 2월~2005년 3월 삼성전자
2005년 4월~2008년 2월 (주)나비터스 대표
2008년 4월~2010년 10월
일본 eSOL(JASPAR Member 활동)
2010년 12월~2012년 2월 (주)나비터스 대표
2012년 3월~현재 인포뱅크(주) AUTOSAR팀장
2014년~현재 숭실대학교 석사과정

〈관심분야〉
AUTOSAR, ISO 26262, ISO 13482