

## 낙하해석을 통한 보드 레벨 플립칩에서의 솔더볼 충격수명에 관한 연구

장충민<sup>a</sup>, 김성걸<sup>a\*</sup>**Prediction of Impact Life Time in Solder Balls of the Board Level Flip Chips by Drop Simulations**Chong Min Jang<sup>a</sup>, Seong Keol Kim<sup>a\*</sup><sup>a</sup>Department of Mechanical System Design Engineering, Seoul National University of Science and Technology, 232 Gongneung-Ro, Nowon-Gu, Seoul, 139-743, Republic of Korea**ARTICLE INFO***Article history:*

Received	26	May	2014
Revised	11	June	2014
Accepted	13	June	2014

*Keywords:*

Flip chip  
Drop impact reliability  
Solder ball  
Finite element method  
Non-linear dynamic analysis  
Strain life analysis

**ABSTRACT**

Recently much research are has been done into the compositions of lead-free solders. As a result, there has been a rapid increase in the number of new compositions. In the past, the properties of these new compositions were determined and verified through drop-impact tests. However, these drop tests were expensive and it took a long time to obtain a result.

The main goal of this study was to establish an analytical method capable of predicting the impact life-time of a new solder composition for board-level flip chips though the application of drop simulations using LS-DYNA. Based on the reaction load obtain with LS-DYNA, the drop-impact fracture cycles were predicted. The study was performed using a Sn-3.0Ag-0.5Cu solder (305 composition). To verify the reliability of the proposed analytical method, the results of the drop-impact tests and life-time analysis were compared, and were found to be in good agreement. Thus, the new analytical method was shown to be very useful and effective.

**1. 서론**

세계적으로 반도체공정에서 납 사용 제제로 인해 무연 솔더링 (Lead Free)의 수요가 높아졌다. 하지만 새로운 조성의 솔더볼이 개발이 되어도 기계적인 신뢰도가 충분한 물성을 가졌는지 검증하기 위하여 많은 시간과 자본을 투자하여 국제 반도체 표준화 기구 (JEDEC)에서 지정한 절차에 의거하여 낙하충격실험을 수행하고 있다. 이러한 일련의 과정을 유한요소법으로 예측하여 경제적 손실을 줄이기 위해 솔더볼의 수명해석을 진행하였다. 또한 기존의 내재적인 해석방식<sup>[1]</sup>으로는 낙하충격 시 PCB(printed circuit board)

보드 및 솔더볼, 칩 등에 작용하는 하중이 PCB나사 부분부터 과장의 형태로 하중이 전달되므로 선형 해석으로는 구현할 수 없어 이를 정확히 구현하기 위해 외재적인 해석을 통한 낙하해석이 선행되어야한다. 따라서 본 연구에서는 외재적 해석 프로그램인 ANSYS, LS-DYNA를 이용하여, JEDEC 실험규격에 명시된 보드레벨 낙하 시험에 대한 사항에 따라 보드레벨 낙하 시뮬레이션을 수행하고자 한다. 보드레벨 낙하 시뮬레이션은 3차원 모델링 프로그램을 이용하여 칩 패키지를 설계하고 유한요소해석 프로그램을 이용해 낙하 실험과 동일하게 조건을 설정하여 일정 시간동안 정해진 양과 형태의 가속도로 충격량을 가하여 해석을 진행한다. 해석 후 PCB

\* Corresponding author. Tel.: +82-10-6801-9940

Fax: +82-2-974-8270

E-mail address: rhett@seoultech.ac.kr (Seong Keol Kim).

중량의 가속도 값과 그래프 형태를 알아봄으로써 해석의 신뢰성을 판단하고자 한다. 해석결과에서 솔더볼에 작용하는 응력을 통해 전체 모델에서 파단이 예상되는 접합부의 위치를 파악하고, 파단 예상지점에 작용하는 반작용 하중(reaction load)을 이용하여 솔더 접합부의 파단시점을 예측하여 실험결과와 비교하고자 한다.

## 2. 낙하충격해석

### 2.1 하중조건

해석에 앞서 하중의 형태를 가속도로 정하였으며 다른 연구 논문<sup>[1]</sup>에서 사용한 하중 조건과는 다르게 나사구멍 쪽에 충격 가속도를 부가하도록 진행하였다. 대다수의 논문들이 나사구멍을 고정 시킨 채 PCB전체에 1,500 G의 가속도를 0.5 ms 간 반사인파(Half Sine Wave)의 형태로 부가하여 해석을 진행하고 있었다<sup>[2]</sup>. 하지만 충격이 전달되어지는 나사 구멍 부위에 비해 상하 자유도가 있는 PCB 중심 쪽이 더 큰 가속도를 가지고 있어 실제 조건보다 더 가혹한 하중을 부가한 것으로 이전 연구를 통해 알 수 있었다. 이를 외재적인 방법으로 나사구멍에 충격 가속도를 부여함으로써 실제 PCB의 거동과 더욱 유사한 결과를 얻고자 했다<sup>[3]</sup>. 이에 대한 하중 조건은 Fig. 1과 같이 부여하였다.

하지만 국제반도체표준협회의기구 규격에 따른 PCB중양에서 1,500G의 가속도가 측정이 되는 입력 가속도를 알 수 없어 충격 가속도를 바꿔가며 해석을 진행하여 PCB중심의 가속도를 확인하였다.<sup>[4]</sup> Table 1은 입력 가속도의 변화에 따른 PCB중심의 가속도 해석결과이다.

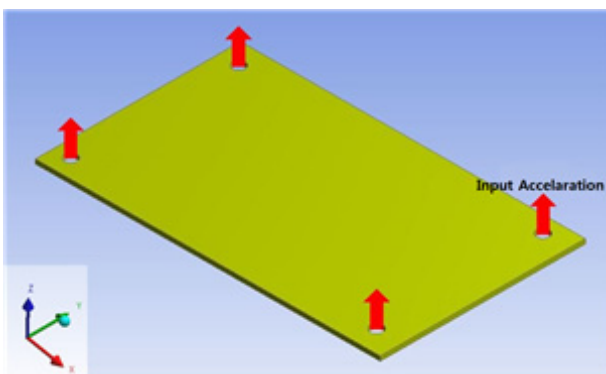


Fig. 1 Loading conditions of the drop simulation by the explicit method

Table 1 Responed accelerations of the PCB centered point

Input	500 (G)	1,000 (G)	1,500 (G)	2,000 (G)
Output				
PCB center (G)	630	1,240	1,870	2,490

해석결과 데이터를 직선보간(Linear Interpolation)하여 PCB중양에서 1,500 G의 값을 결과로 얻기 위해서 충격 가속도가 1,250 G 면 되는 것을 알 수 있었다.

### 2.2 모델링 및 격자 생성

PCB에 모든 칩을 모델링(Modeling)하여 해석을 진행하면, 가장 이상적이지만 플립칩의 특성상 마이크로미터(Micrometer) 단위의 솔더볼과 솔더볼에 비해 상대적으로 매우 큰 밀리미터(Millimeter) 단위의 칩과 PCB에 격자(Mesh)를 생성하는데 하나의 칩에 196개의 솔더볼(14\*14 배열)이 접합되어있어 상당히 많은 격자수를 가지고 있다. 이러한 격자를 이용하여 해석을 진행해 보았으나 너무 많은 격자수와 좋지 않은 격자품질(Mesh Quality)로 해석 도중 발산하는 문제가 발생 하였다. 이 문제점을 해결하기 위해 칩을 1개씩 모델링하여 총 6번의 해석을 진행하였다. 1번 칩만 모델링한 뒤 격자를 생성한 모습은 Fig. 2와 같다. 또한 솔더볼의 형상을 본래 형상인 구형으로 모델링하여 해석을 진행하는 경우 너무 많은 해석 시간이 소요되어 모든 솔더볼을 육면체(Cube)형태로 모델링하여 해석을 진행하였다<sup>[5]</sup>.

### 2.3 낙하충격해석

대칭적인 형상의 특성을 고려하고, 해석 소요시간 단축을 위해서 1/4모델(Quater Model)만을 사용하여 해석을 진행하였다. 앞서 말한 너무 많은 격자수로 인한 해석 오류로 PCB에 칩을 1개씩만 모델링하여 해석을 진행하여 총 6번의 해석을 수행하였다. 나사구멍은 장착대에 고정되어 상하 낙하 운동만하기 때문에 x, y축의 자유도를 구속하였으며 1/4만 모델링을 하여 해석을 진행하므로 각 대칭면에 대칭조건을 부여하였다. 또한 입력 값인 충격가속도는

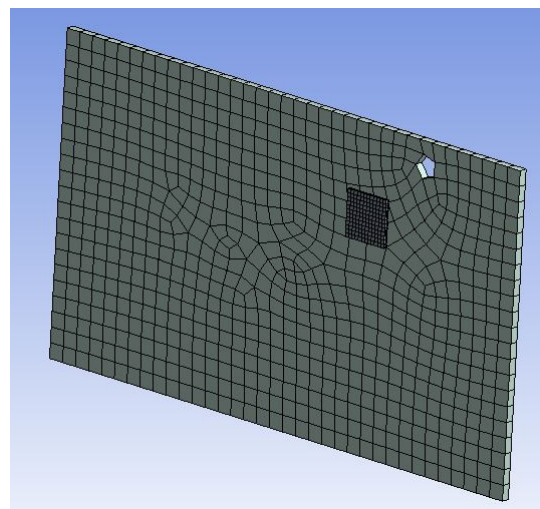


Fig. 2 Meshed cube model of solder balls

나사구멍에 적용하였고 +z축 방향으로 0.5 ms 동안 반사인파 (Half Sine Wave)의 형태로 이전 해석을 통해 1,250 G의 값을 부가하였다.

Fig. 3은 ANSYS, LS-DYNA에서 부여한 구속 및 하중조건을 표시한 것이다. 해석에 사용한 각 소재별 물성은 Table 2에 기재한 물성을 사용하였다. 솔더볼은 305솔더 조성의 물성을 기준으로 하였으며 305솔더조성은 Sn-3.0Ag-0.5Cu 비율을 가지고 있는 솔더 조성의 명칭이다. 같은 방법으로 6개의 칩에 대해 해석을 실시하였다. 낙하해석을 통한 솔더볼의 파손 예상지점은 Fig. 4와 같이 나타났다.

본 연구의 해석결과를 통해 구한 반작용 하중(Reaction Load)은 이전 연구<sup>[1]</sup>에서 구한 결과와는 다른 값을 나타내었다. 이전 연구에서는 솔더볼의 형상을 구형(Sphere)이 아닌 육면체(Cube)로 모델링을 하여 해석을 수행했기 때문이다. 그러나 모든 솔더볼을 구형으로 모델링 할 경우 많은 격자(Mesh)수 증가로 예상 소요 해석 시간이 급증 할 것이므로 현재 해석결과에서 파손 예상 솔더볼만 구형으로 변경(Remodeling)하여 해석을 진행하였다.<sup>[6-7]</sup> Fig. 5는

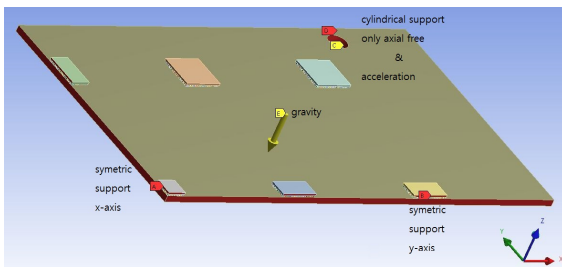


Fig. 3 Loading and supporting conditions

Table 2 Material properties of the PCB, chip and solder balls

Material Layer	Type	Young's Modulus (MPa)	Poisson's Ratio	Yield Strength (MPa)	Density (kg/mm <sup>3</sup> )
PCB	FR4	22,000	0.280	60.0	1.90E-6
Solder	SAC	48,000	0.300	35.1	7.40E-6
Chip	Silicon	131,000	0.278	60.0	2.33E-6

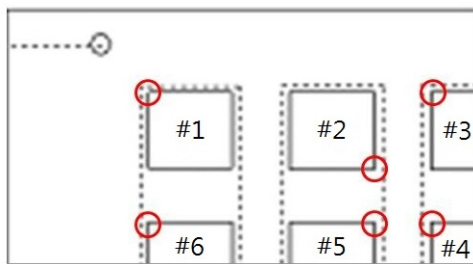


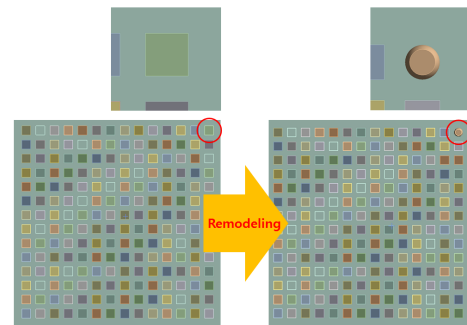
Fig. 4 Estimated fracture locations of the chips

리모델링한 모델의 솔더볼 형상이다.

이를 통해 6개의 각 칩별 파손 예상 솔더볼의 반작용하중을 구하였고, 이를 통해 피로수명해석 시 입력하중으로 적용하여 해석을 진행 할 수 있었다. 또한 해석결과와의 적합성을 확인하기 위해 국제 반도체표준협회의기구 규격에 명시된 PCB중앙 부분에서 측정된 반사인파의 형태로 1,500 G의 가속도가 0.5 ms 간 작용하는지 확인을 해본 결과, Fig. 6과 같이 해석결과에서 PCB 중앙에서의 가속도가 규격에 명시된 값과 제대로 부합하는 것을 확인하였다.

구형 솔더볼 모델의 해석결과에서 반작용하중을 등가응력(von Mises stress)으로 정리하면 Table 3과 같이 정리된다.

해석을 통해 구한 각 칩별 반작용 하중을 압력(pressure)의 형태



(a) Cube solder model (b) Sphere solder model

Fig. 5 Remodeling of the solder ball

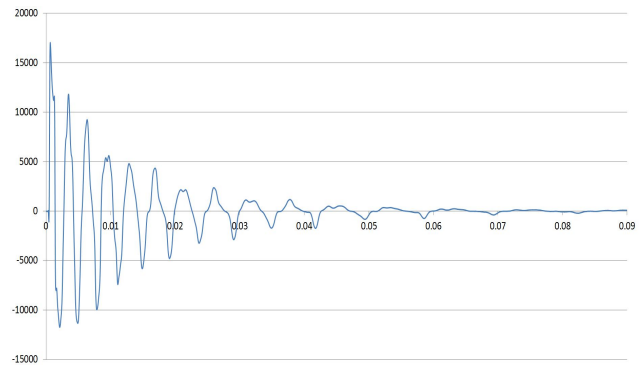


Fig. 6 Acceleration on the PCB center in time domain

Table 3 A comparison of the simulating result by cube and sphere model

	Cube (MPa)	Sphere (MPa)
#1	103.59	656.50
#2	36.05	515.89
#3	7.13	142.51
#4	54.10	797.15
#5	32.01	396.97
#6	36.05	531.51

**Table 4 The simulating results of reaction load**

	Reaction Load (MPa)
#1	301.82
#2	222.03
#3	-46.44
#4	292.85
#5	-16.96
#6	-210.99

로 정리하면 Table 4와 같이 나타낸다.

### 3. 낙하충격수명해석

#### 3.1 하중조건 및 모델링

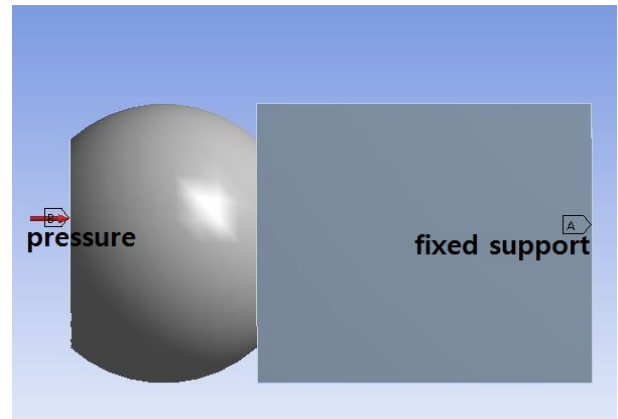
앞서 진행한 낙하충격해석의 결과인 반작용 하중을 입력하중으로 부가하였고 모델은 솔더볼 1개의 형상과 그 아래, 위에 접합되어 붙어있는 칩과 PCB의 부분 형상을 모델링하여 사용하였다. 또한 PCB 배면은 고정 조건을 부여하고 솔더볼의 상부에서 반작용 하중이 작용하도록 하중을 부여하였다. Fig. 7은 수명해석의 구속 및 하중조건을 보여준다. 솔더볼이 낙하 충격 시 받는 하중은 항복강도 이상의 큰 하중이므로 본 연구에서는 고주기 피로(High Cycle Fatigue)방식의 수명예측 방식을 채택하였다.

또한 각 칩별로 최대 하중이 인장하중을 받는 칩과 압축하중을 받는 칩이 존재했으므로 압축응력이 수명에 유리한 작용을 하는 효과를 적용하기 위하여 평균 응력설(Mean Stress Theory)은 SWT(Smith Watson Topper)방식으로 해석을 진행 하였다. 또한 반복하중은 0(Zero)부터 최대하중(Maximum Stress)까지 사인파(Sine Wave)의 형태로 부가하는 0-기준 형태(Zero-Based Type)의 하중을 부가했다.

하지만 기존의 낙하해석에서 사용한 육면체 형태의 솔더볼로 수명해석을 진행한 결과 솔더 접합부에서 솔더볼과 PCB 사이의 각이 둔각을 이루면서 형상계수의 차이로 실제 실험보다 월등히 많은 수명을 보여주는 문제가 발생하여 실제 솔더볼과 유사한 형태인 구형으로 모델링하여 해석을 진행하였다.

#### 3.2 낙하충격수명해석

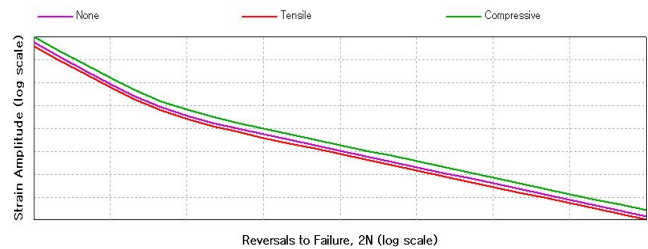
수명해석방법을 변형률 수명 곡선(E-N Curve)을 사용하여 수행하였으므로 솔더볼의 소성 물성치가 필요했다. 그러나 본 연구에서 사용한 305솔더 조성의 경우, 새롭게 국내의 N사에서 개발된 재료로, 소성 물성 시험 결과가 거의 없는 상황이라 소성 물성을 다른 해외 논문에서 인용하여 사용하였다. Table 5는 본 연구 진행시 사용한 솔더볼의 소성 물성이다. 이 물성을 SWT 평균 응력설에



**Fig. 7 Load condition of the fatigue simulation<sup>[8]</sup>**

**Table 5 Material properties of the solder ball<sup>[9-12]</sup>**

Items	Values
Strength Coefficient (MPa)	29.1
Strength Exponent	-0.076
Ductility Coefficient	0.325
Ductility Exponent	-3428
Cyclic Strength Coefficient (MPa)	93.3
Cyclic Strain Hardening Exponent	0.026
Young's Modulus (MPa)	48,000
Yield Strength (MPa)	22.6



**Fig. 8 The SWT method life curve**

따라 그래프로 표현하면 Fig. 8과 같이 표현이 된다. 또한 평균응력을 계산할 때 사용한 응력 값은 최대전단응력을 사용하여 진행하였다<sup>[13]</sup>.

### 4. 솔더볼 접합부의 낙하수명 해석결과

칩 #1의 경우 Fig. 9와 같이 해석결과가 5.223cycle의 수명으로 해석결과를 나타내었다. 또한 실제 실험에서 사용된 솔더볼의 파손 유형을 Fig. 10에 나타내었다. 다음의 Table 6은 해석결과를 나타내며 Table 7은 실제 실험 수명을 나타낸다.

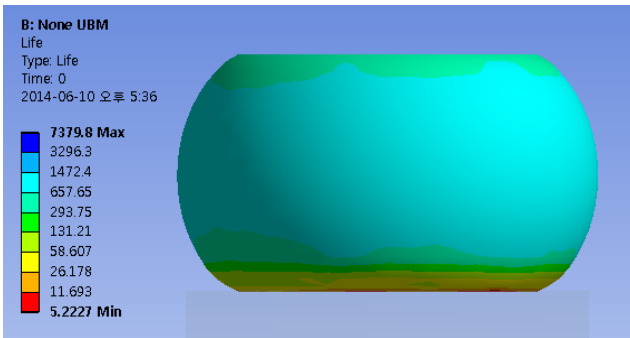


Fig. 9 Life cycles of solder ball on chip #1

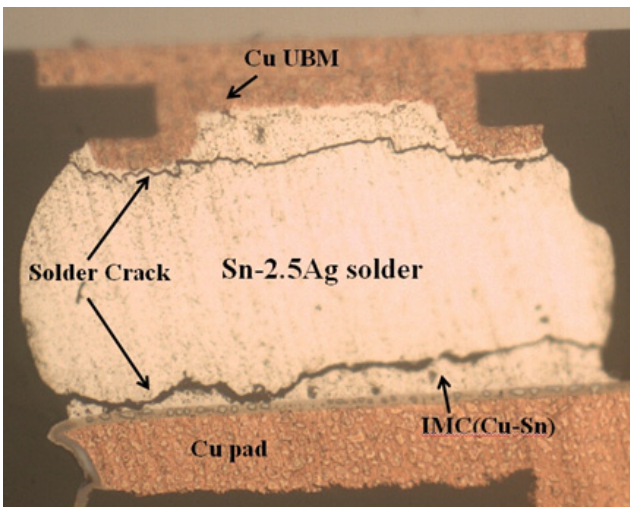


Fig. 10 Failure type of the solder joints

Table 6 Results of life analysis for 305 solder

No. of Chip	Life Cycles by Analysis (cycles)
#1	5.22
#2	13.56
#3	15.89
#4	5.74
#5	22,727.00
#6	955.84

Table 7 Results of drop test for 305 solder

No. of Chip	Averaged Life Cycles by Drop Impact (cycles)
#1	61.13
#2	133.38
#3	49.00
#4	310.50
#5	286.00
#6	96.50

## 5. 결론

본 논문에서는 낙하충격시험을 통한 새로운 조성의 무연 솔더 물성치의 적합성을 판단하는 일련의 과정을 유한요소해석을 이용하여 수행하였다. 본 해석 방법은 시간적 그리고 경제적으로 효율적이고, 비전문가가 봤을 때도 직관적으로 알기 쉽고 신뢰할 수 있는 해석방법을 제시하기 위하여 실물 낙하시험과 유사한 조건을 사용하여 낙하충격해석과 피로수명 시뮬레이션을 수행하였다.

낙하수명해석 결과와 실험결과의 비교를 통해 솔더볼 접합부의 외곽의 모서리부터 균열이 발생하여 균열의 성장으로 파손이 일어나는 것을 확인하였으며, 충격 수명에측에서도 동일한 경향을 나타내었다. 그러나 솔더볼과 PCB사이에 충격을 흡수하여 충격에 의한 파손을 방지하는 연결의 UBM(under bump metalization) 박판 구조층의 생략으로 해석결과와 실험결과와의 수치적 차이를 다소 나타냈다. 이러한 부분은 추가적으로 연구를 진행하여 보완해야 하지만 비선형 동적해석 결과를 통하여 수명을 예측하는 방식의 새로운 해석방식을 통해 낙하충격수명을 예측하는 새로운 가능성을 제시하였다.

## 후기

본 연구는 서울과학기술대학교 교내 일반과제 연구비 지원으로 수행되었습니다.

## References

- [1] Kim, S. K., Lim, E. M., 2012, Board Level Drop Simulations and Modal Analysis in the Flip Chips with Solder Balls of Sn-1.0Ag-0.5Cu Considering Underfill, The Korean Society of Manufacturing Technology Engineers 21:2 225-231.
- [2] Kim, S. K., Kim, K. L., Bae, J. G., Park, S. H., Lee, D. G., 2009, Dynamic Analysis of Flip Chips with Solder balls with two different compositions, Korea Society for Precision Engineering 1-2.
- [3] Hung, T. Y., Chou, C. Y., Yew M. C., Chiang, K. N., 2008, Validation and reliability assessment of board level drop test of chip scale-packaging, International Conference on Experimental Mechanics 7375 4.
- [4] Arruda, L., Freitas, G., 2007, Effect of Surrounding Air on Board Level Drop Tests of Flexible Printed Circuit Boards, IEEE. 1-4.
- [5] Liu, Y., Liu, Y., Irving, S., 2007, Board Level Drop Test Simulation for an Advanced MLP, Institute of Electrical and Electronics Engineers 1-4.



- [6] John, H. L. P., Che. F. X., 2006, Drop Impact Analysis of Sn-Ag-Cu Solder Joints Using Dynamic High-Strain Rate Plastic Strain as the Impact Damage Driving Force, Electronic Components and Technology Conference 3-4.
- [7] Kim, J. Y., 2008, A study on Reliability of flip-chip Solder Joints with Lead-free Sn-1.2Ag-0.7Cu and Sn-2.5 at solders, Master Thesis, Seoul National University of Technology, Republic of Korea.
- [8] Popelar, S., Roesch, M., 2000, Flip Chip Reliability Modeling Based on Solder Fatigue as Applied to Flip Chip on Laminate Assemblies, The International Journal of Microcircuits and Electronic Packaging 23:4 462-468.
- [9] Blattau, N., Hillman, C., 2005, A Comparison of the Isothermal Fatigue Behavior of Sn-Ag-Cu to Sn-Pb Solder, Proceedings of SMTA International Annual Conference 1-18.
- [10] O'Keefe, M., Vlahinos, A., 2009, Impacts of Cooling Technology on Solder Fatigue for Power Modules in Electric Traction Drive Vehicles, Institute of Electrical and Electronics Engineers 5.
- [11] O'Keefe, M., Vlahinos, A., 2009, Sensitivity of Solder Joint Fatigue to Sources of Variation in Advanced Vehicular Power Electronics Cooling, ASME International Mechanical Engineering Conference and Exposition 3.
- [12] Siewert, T., Liu, S., Smith, D. R., Madeni, J. C., 2002, Database for Solder Properties with Emphasis on New Lead-free Solders, National Institute of Standards and Technology & Colorado School of Mines 1-65.
- [13] Ha, S. S., Ha, S. O., Jang, J. K., Kim, J. W., Lee, J. B., Jung, S. B., 2009, Failure Behaviors of Flip Chip Solder Joints Under Various Loading Conditions of High-Speed Shear Test, International Journal of Modern Physics B 23:6 1809-1815.