

반도체/LCD 스케줄링의 다목적기준 간 트레이드 오프 구조에 대한 연구*

김광희¹ · 정재우^{2*}

¹삼성전자 DS부문 물류자동화그룹, ²경북대학교 경영학부

A Study on Multi-criteria Trade-off Structure between Throughput and WIP Balancing for Semiconductor Scheduling

Kwanghee Kim¹ · Jaewoo Chung²

¹System Engineering Team, Giheung Hwaseong Complex, Samsung Electronics

²School of Business Administration, Kyungpook National University-Daegu

■ Abstract ■

*The semiconductor industry is one of those in which the most intricate processes are involved and there are many critical factors that are controlled with precision in those processes. Naturally production scheduling in the semiconductor industry is also very complex and studied by the industry and academia for many years; however, still there are many issues left unclear in the problem. This paper proposes an multi-objective optimization-based scheduling method for semiconductor fabrication(fab). Two main objectives are throughput maximization and meeting target production quantities. The first objective aims to reduce production cost, especially the fixed cost incurred by a large investment constructing a new fab facility. The other is meeting customer orders on time and also helps a fab maintain stable throughput through controlled WIP balancing in the long run. The paper shows a trade-off structure between the two objectives through experimental studies, which provides industrial practitioners with useful references.

Keywords : Semiconductor Fab Scheduling, Production Scheduling, Multi-criteria Optimization, Mixed Integer Programming

논문접수일 : 2015년 04월 12일 논문게재확정일 : 2015년 09월 23일

논문수정일 : 2015년 09월 16일

* 이 논문은 2013년도 정부의 재원으로 한국연구재단의 지원을 받아 연구되었음(NRF-2013S1A5A8022454).

† 교신저자, chung@knu.ac.kr

1. 서 론

반도체/LCD 산업의 특성상 제조단가를 낮추고 제품의 품질을 향상하기 위해서는 끊임없는 신규 라인의 투자를 필요로 한다. 이는 새롭게 개발된 미세공정을 적용할 수 있을 뿐만 아니라 성능이 더욱 뛰어난 장비를 활용할 수 있기 때문이다. 한 단위의 반도체 생산라인은 수백 대에 이르는 고가의 공정 장비와 첨단 물류 장비들로 구성되어 있어서 신규 라인의 건설에는 3조 원 이상의 대형 고정비 투자가 수반되는 위험이 동시에 수반된다. 국내의 세계적인 한 반도체 기업의 경우 1990년 이후 약 15개의 라인을 건설하였으며 이는 대략적으로 매 1.5년 마다 새로운 라인을 건설했음을 의미한다. 투자회수 시점(return on investment-ROD)은 기업의 경쟁력 확보에 있어서 매우 중요한 평가지표가 되는데 이는 새롭게 투자된 라인에서 되도록 빨리 자금을 회수하여 다음 라인의 건설에 재투자해야 하기 때문이다.

반도체와 LCD 생산과정은 전 공정인 웨이퍼 공정과 후 공정인 모듈공정으로 구성되어 있다[3]. 이 중 전 공정인 웨이퍼 공정의 고정비 및 운영비가 모듈공정에 비해서 월등히 크다고 할 수 있다. 웨이퍼 공정의 생산운영에 있어서 가장 중요한 지표중의 하나는 쓰루풋(throughput) 최대화[8, 13, 14]인데 이는 앞서 설명한 바와 같이 투자회수시점을 줄이고 단위당 생산가격을 낮추기 위해서는 쓰루풋이 최대화되어야 하기 때문이다. 이에 따라 웨이퍼 공정의 생산 방식은 전통적으로 push 방식으로 운영되고 있으며 주어진 시간범위(time horizon) 내에 최대한 많이 생산하고자 1일 3교대 1년 365일 웨이퍼를 가동하고 있다.

쓰루풋 최대화와 더불어 고객이 요구하는 제품을

적기에 납품하는 납기만족도 또한 중요한 평가지표 중의 하나이다. 특히 최근 모바일장치의 급증으로 제품의 종류 또한 급증하고 있으며 고객이 요구하는 제품을 적기에 납품하는 것은 반도체 업체들의 중요한 경쟁요인이 되고 있다. 반도체 웨이퍼 공정에서는 푸쉬(push) 방식에 의해서 생산이 수행됨으로 개별 생산 로트(lot) 별 고객의 납기를 관리하는 것이 아니라 <표 1>에 보인 바와 같이 제품별 일별 생산계획을 통해서 관리한다. 이와 같은 목표로 생산된 제품들은 후 공정인 모듈공정에 가서 풀(pull) 생산방식에 의하여 생산 로트별 고객의 납기를 부여받게 된다 [4, 14].

일반적인 스케줄링 문제에서 대표적인 기준(criteria)으로는 완성시간(completion time or makespan), 일정지연(lateness), 쓰루풋 최대화와 제품별 생산계획의 만족 등이 있다. 특히 쓰루풋 최대화와 제품별 생산계획의 만족은 일반적으로 상충된 관계를 가지고 있어 하나를 만족하기 위해 노력하면 다른 한쪽이 나빠지는 경향이 매우 강하며 엄밀한 의미에서 최적해도 존재하지 않는 것으로 알려져 있다[1].

본 연구에서는 반도체/LCD(이하 반도체) 웨이퍼 생산 스케줄링 문제에서 복수의 목적에 대한 트레이드오프 구조를 분석한다. 예를 들어 스케줄링의 목적함수가 쓰루풋과 일정지연으로 구성되어 있다면 본 연구에서는 한 단위의 쓰루풋을 올리기 위하여 어느 정도의 일정지연 손실이 발생하는지에 대한 분석을 목적으로 한다. 본 연구는 다기준 의사결정을 활용한 스케줄링 문제에서 기준간의 가중치를 결정하는 문제로 대부분의 연구에서는 가중치는 관리자에 의해 쉽게 결정된다고 가정하지만 실제 현장에서는 가중치를 결정할 객관적 방법이 없어 관리자의 감각에 의존한다고 할 수 있다. 기존의 문헌에서도 반도체

<표 1> 제품별 생산계획 사례

(단위 : 매)

납기	2/1	2/2	2/3	2/4	2/5	2/6	2/7	2/8
제품 A	200	200	100	0	0	0	0	0
제품 B	0	0	100	200	200	200	0	0
제품 C	100	100	100	100	100	100	300	300

스케줄링 문제에 존재하는 다목적 의사결정 문제를 다룬 연구는 많이 있지만 복수의 목적 사이의 가중치를 체계적으로 분석한 연구는 찾아보기 힘들다.

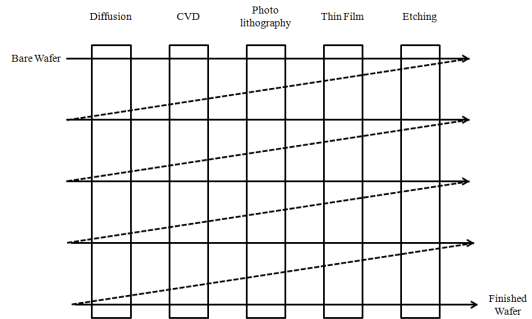
본 논문에서는 이 트레이드 오프 구조를 분석하기 위하여 실제 현장의 스케줄링 문제를 해결할 수 있는 혼합정수계획 모형의 제한하고 이모형을 바탕으로 분석을 진행한다. 본 연구에서 사용하는 스케줄링의 목적함수에 포함된 기준은 2개로 쓰루풋 최대화와 생산목표량 만족이다. 반도체 산업에서는 긴 공정 사이클 타임으로 인하여 각 공정별 목표 생산량을 결정한다[8, 13, 17]. 각 공정별로 주어진 목표생산량은 제품에 대한 생산목표량과 각 공정별 사이클 타임과 공정별 재공의 밸런스를 고려하여 결정된다 [15]. 본 논문에서는 주어진 공정별 생산목표량과 쓰루풋 최대화를 목적으로 하는 반도체 병목공정의 스케줄링 문제에 해법을 제시하고 트레이드오프 구조를 분석한다.

2. 반도체 펩 스케줄링

2.1 펩 스케줄링

반도체 생산과정은 전 공정인 웨이퍼 펩 공정과 후 공정인 모듈공정으로 구성되어 있다. 이중 전 공정인 웨이퍼 펩 공정의 고정비 및 운영비가 모듈공정에 비해서 월등히 크다고 할 수 있다. 반도체 공정에서 펩의 주요 공정은 확산(diffusion), 화학기상 증착(chemical vapor deposition-CVD), 사진(photo lithography), 박막(thin film), 식각(etching) 등으로 구성되어 있다. <그림 1>은 반도체 펩 공정의 흐름도를 나타낸 것으로 각 공정들은 아래와 같이 묘사할 수 있다.

확산 공정은 고온의 환경을 형성하여 물질이 확산하도록 하는 공정으로써, 보통 로(furnace)에서 이루어지고 석영관에 코일을 감은 전자로를 사용한다. 사진 공정은 공정의 복잡성으로 인해 병목 공정으로 알려져 있다. 사진 공정은 코팅(coating)공정, 정렬(align)공정, 노광(exposure) 공정, 현상(development)

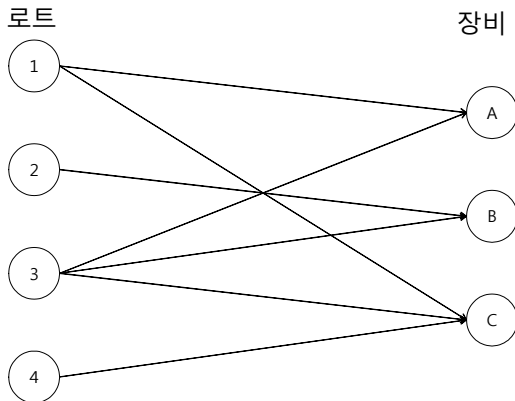


<그림 1> 펩 공정의 흐름

공정 등으로 구성되어 있다. 박막 공정은 불순물 원자이온을 고속으로 가속하여 웨이퍼 속으로 주입하는 임플란트(implant) 공정, 알루미늄 원자를 웨이퍼 표면에 부착시켜 소자간에 연결 배선을 만들어 주는 금속막 증착(sputtering) 공정, 반도체 특성에 치명적 영향을 미치는 나트륨을 웨이퍼 뒷면으로 몰아서 갈아내는 그라인드 공정으로 구성되어 있다. 식각 공정은 웨이퍼 위에 형성된 패턴으로 필요한 부분을 선택적으로 깎아 주는 공정으로 습식(wet) 식각, 건식(dry) 식각이 있으며 식각 후 남은 감광액을 제거하는 스트립(strip) 공정 및 세척 공정 등으로 구성되어 있다. 이러한 일련의 공정들은 반도체의 한 레이어를 형성하기 위해 거치는 과정으로써 반도체의 레이어 수만큼 공정이 반복된다.

본 연구에서는 문제의 범위를 병목공정인 사진 공정의 스케줄링을 통해 쓰루풋과 레이어 별 목표 생산량 만족의 두 가지 요인을 고려한 생산 스케줄링 모형을 연구한다. 전체 공정의 흐름을 실질적으로 결정하는 것이 사진 공정이고, 대형 메모리 펩의 경우 장비만 해도 수 십대 이상이 되기 때문에 사진 공정의 스케줄링은 전체 공정의 스케줄링뿐만 아니라 공급사슬전반에도 큰 역할을 할 수 있다.

반도체 사진 공정의 특징을 크게 세 가지로 요약하면 다음과 같다. 첫째, 사진 공정내의 각 로트는 공정에 투입될 수 있는 장비가 각각 정해져 있다. <그림 2>를 보면 로트 1은 장비 A와 장비 C에는 할당될 수 있지만 장비 B에는 할당될 수 없다. 따라서 각 로트를 적절하게 장비에 할당하는 것이 매우 중요하다.



〈그림 2〉 장비에 대한 로트의 이용가능성

둘째, 각 로트는 공정이 진행되기 위한 준비시간을 필요로 한다. 이 때문에 각 로트는 시간 내에서 준비 시간 이후에 공정이 진행될 수 있다. 따라서 각 로트의 장비할당과 더불어 언제 할당을 해야 되는지에 대한 할당시간 결정 문제도 중요하다. 셋째, 장비에서 현재 진행 중인 레이어의 공정 다음에 다른 레이어의 공정을 진행하려면 셋업(setup)이 필요하다. 셋업이 발생하면 그 시간만큼 생산에 소요할 수 있는 시간이 줄어들어 쓰루풋의 감소가 불가피하다. 본 연구에서 제안한 목적함수인 레이어 별 목표 생산량 만족을 높이려면 셋업 시간의 발생은 불가피하다. 따라서 적절한 셋업 횟수를 고려해야 한다.

2.2 문헌연구 : 펍 스케줄링 다목적 함수의 활용

반도체 산업은 복잡한 공정을 가진 산업 중 하나이고 공정에서 중요하게 관리되어야 할 많은 요인들이 존재한다. 실제 현장에서는 여러 가지 요인들을 고려하여 생산 스케줄링이 이루어지고 있다고 할 수 있다. 학계에서도 그동안 반도체 스케줄링 문제를 다목적 최적화 문제로 다룬 연구들이 많이 있어왔다.

Cochran et al.[10]과 Cochran et al.[9]는 병렬 장비의 다목적 스케줄링 문제를 해결하기 위해 two-stage multi-population genetic algorithm(MPGA)를 제안하였다. 병렬 장비에서 완성시간(make-span)

과 가중된 지각(total weighted tardiness)을 최소화시키기 위한 다목적 스케줄링 모형으로써 MPGA를 적용하여 multi-objective genetic algorithm(MOGA)과 결과를 비교하였다. 이들은 후속연구에서 완성시간, 총 가중된 지각, 가중완료시간(total weighted completion times)을 모두 최소화시키기 위한 다목적 스케줄링 문제에도 적용하여 MOGA와 비교한 결과, 두 경우 모두 MPGA가 MOGA보다 모든 목적함수에 대해 더 나은 결과를 도출하였다. Gupta and Sivakumar[12]은 반도체 후 공정에서 사이클 타임과 지각을 최소화하고 장비효율을 최대화 하는 다목적 스케줄링 접근법을 제안하였다. 이 스케줄링 접근법은 이산사건 시물레이션을 활용하여 장비 스케줄링 문제를 모형화하였고 타협방법(comprize method)를 이용하여 다목적 최적화 문제를 해결하였다.

Cho et al.[7]은 순환형 하이브리드 플로샵에서 완성시간과 지각을 최소화시키기 위해 Minkowski 거리 기반의 교차 연산자가 있는 지역탐색 기반 파레토 유전자 알고리즘을 제안하였다. 그들은 제안된 알고리즘을 사용하여 기존의 다목적 유전자 알고리즘과 NSGA-II보다 뛰어난 해를 도출하였다. Bukchin and Masin[6]는 m-장비의 플로샵에서 사이클 타임과 완성시간을 최소화하기 위해 효율적인 프론티어 접근법을 적용하였고 최소최대 솔루션을 적용하여 두 목적함수 모두 최적에 가까운 솔루션을 얻었다. Yao et al.[21]은 반도체 제조에서 hybrid multiple attribute decision making(MADM) 기반으로 지각의 최소화, 생산속도의 향상, 라인 밸런싱 최적화, 세 가지 속성들을 결합한 다목적 동적 스케줄링 접근법을 제안하였다. 그리고 컷오프 방법을 사용하여 스케줄링 접근법을 실제 크기의 반도체 제조 시스템에 적용시켰다. Senties et al.[19]은 반도체 제조 공장에서 대기시간, 사이클 타임, 재고를 최소화하기 위해 인공지능 유전자 네트워크(artificial neural network-ANN) 테크닉을 기반으로 다목적 유전자 알고리즘(MOGA)을 추가한 효율적 접근법을 제안하였다. Liu et al.[16]은 반도체 웨이퍼 제조 시스템에서 성능 모델링, 실시간 디스패칭 그리고

반도체 웨이퍼 제조 시스템의 시뮬레이션을 위한 timed extended object-oriented petri nets (TEOPNs) 를 제안하였다. 그리고 TEOPNs 기반 하이브리드 실시간 디스패칭 제어 시스템의 지원 하에서 autonomy and coordination 기반의 디스패칭 메커니즘을 개발하였다.

Yao et al.[21]은 반도체 제조를 위한 분산된 다목적 스케줄링 방법론을 제시하였다. 이 방법론에서의 새로운 분류 방법은 글로벌 목표들을 위크스테이션의 지역적 목표로 분산시키기 위해 효용성과 엔트로피를 기반으로 설계하였다. 분산된 다목적 스케줄링 방법론은 가상 생산라인과 장비의 부하를 제어하기 위해 고안하였다. Guo et al.[11]은 기대치 않은 일과 불가피한 상황으로 인해 여러 요인을 만족시키면서 공장의 성능을 개선시키기 매우 어렵다고 하였다. 따라서 Guo et al.[11]은 사이클 타임, 쓰루풋 정도, 일정지연을 동시에 고려하기 위해 예외 관리를 제시하였다. 그들이 고안한 방법은 반도체 공정 중에서도 일괄생산 제품을 취급하는 반도체 후 공정 환경에서 우수한 성능을 도출하였다. Mason et al.[17]은 두 개의 배치 공정 단계를 포함하는 다목적 반도체 제조 스케줄링 문제에 타이머 제약을 추가하였다. 타이머 제약은 첫 번째 공정 단계가 완료된 후에 특정 시간을 주어 그 시간 안에 두 번째 공정 단계가 시작되어야 한다는 제약이다. Mason et al.[17]은 이 제약을 추가하여 지각과 사이클 타임을 최소화하고 타이머 제약의 위반을 최소화 하는 휴리스틱 접근법(A random keys implementation of NSGA-II)을 개발하였다.

위에서 설명한 기존의 다목적최적화 기반 반도체 스케줄링 연구는 목적함수의 설정에 있어 싸이클타임이나 지각(tardiness)의 최소화[10, 12, 17, 18] 등을 고려하여 고정비 투자가 큰 반도체 산업의 특성상 쓰루풋 최대화를 우선적으로 운영하고 있는 현실과 다소 거리가 있는 문제점을 가지고 있다[2]. 뿐만 아니라 목적함수들 사이의 가중치 결정 문제가 현실적으로 매우 어려운 의사결정임에도 관련 연구는 부족한 실정이다.

3. 연구모형 수립

3.1 혼합정수계획 모형

본 연구에서는 반도체 생산 공정의 정확도와 공정 효율을 높이기 위해서 로트 단위 스케줄링을 고안하였다. 특히 반도체 펌 공정에서 병목공정으로 알려진 사진 공정에서의 로트 단위 스케줄링을 통해 생산효율과 납기만족을 동시에 고려하였다. 모델링에는 혼합정수계획법(mixed integer programming-MIP)을 사용하였고 2개의 목적함수를 고려하기 위해 다목적 계획법 중 가중합 방법(weighted sum of objective functions method)을 활용하였다[20].

자료 세트

- m : 로트의 수
- n : 장비의 수
- o : 레이어의 수
- i, j : 로트 인덱스, $i, j \in I, I = \{1, 2, \dots, m\}$
- k : 장비 인덱스, $k \in K, K = \{1, 2, \dots, n\}$
- l : 레이어 인덱스, $l \in L, L = \{1, 2, \dots, o\}$
- L_l : 레이어 l 에 있는 로트의 집합

입력자료

- p_{ik} : 장비 k 에서 로트 i 의 프로세싱 타임
- φ_i : 로트 i 의 사이즈(웨이퍼의 수)
- τ_l : 레이어 l 의 이용 가능한 레티클의 수
- r_i : 로트 i 의 준비시간(가장 빠른 시작 시간)
- q_l : 레이어 l 의 목표 생산량
- u_l : 레이어 l 의 생산 상한
- a_{ijk} : 장비 k 에서 로트 i 와 j 사이의 셋업 시간, $\forall i \in I^1, \forall j \in I^2, \forall k \in K, I^1 = \{1, 2, \dots, m-1\}$, and $\forall j \in I^2, I^2 = \{i+1, i+2, \dots, m\}$
- ρ_{ik}^e : 장비 k 에 대한 로트 i 의 이용가능성(1 : 로트 i 를 장비 k 에 할당할 수 있으면, 0 : 할당할 수 없으면)
- ρ_{ik}^c : 현재 공정중인 로트(1 : 로트 i 가 장비 k 에서 시작하면, 0 : 그렇지 않으면)
- H : 시간 범위(time horizon)

변수

x_{ik} : 장비 k 에서 로트 i 의 완료 시간(로트 i 가 장비 k 에 할당되지 않으면 그 값은 0이다).

y_{ik} : 0 또는 1(1 : 로트 i 가 장비 k 에 할당되면, 0 : otherwise)

z_{kij} : 0 또는 1(1 : 장비 k 에서 로트 i 다음에 로트 j 가 할당되면, 0 : otherwise)

포물레이션 P :

$$\text{Minimize} -w_1 \sum_{i \in I} \sum_{k \in K} \phi_i y_{ik} + w_2 \sum_{l \in L} v_l^+ \quad (1)$$

subject to :

$$x_{ik} \leq M y_{ik} \quad \forall i \in I, \forall k \in K \quad (2)$$

$$\sum_{k \in K} y_{ik} \leq 1 \quad \forall i \in I \quad (3)$$

$$x_{ik} + \phi_i p_{ik} y_{ik} + a_{ijk} \leq x_{jk} + (1 - z_{kij}) M \quad \forall i \in I^1, \forall j \in I^2, \forall k \in K \quad (4)$$

$$\sum_{i \in I} \sum_{k \in K} z_{kij} = 1 \quad \forall j \in I \quad (5)$$

$$\sum_{i \in I} z_{kij} = y_{jk} \quad \forall j \in I, \forall k \in K \quad (6)$$

$$\sum_{j \in I} z_{kij} = y_{ik} \quad \forall i \in I \setminus \{0\}, \forall k \in K \quad (7)$$

$$\sum_{i \in L} \varphi_i y_{ik} - q_i + v_l^+ - v_l^- = 0 \quad \forall l \in L \quad (8)$$

$$\sum_{k \in K} x_{ik} - \varphi_i p_{ik} y_{ik} \geq r_i y_{ik} \quad \forall i \in I, \forall k \in K \quad (9)$$

$$\sum_{i \in L} \sum_{k \in K} y_{ik} \leq \tau_l \quad \forall l \in L \quad (10)$$

$$\sum_{i \in L} \sum_{k \in K} \varphi_i y_{ik} \leq u_l \quad \forall l \in L \quad (11)$$

$$x_{ik} \leq H \quad \forall i \in I, \forall k \in K \quad (12)$$

$$y_{ik} \leq \rho_{ik}^e \quad \forall i \in I, \forall k \in K \quad (13)$$

$$y_{ik} = \rho_{ik}^e \quad \forall (i, k) \in \{i, k : \rho_{ik}^e = 1\} \quad (14)$$

$$x_{ik} \geq 0 \quad \forall i \in I, \forall k \in K \quad (15)$$

$$v_l^+, v_l^- \geq 0 \quad \forall l \in L$$

$$y_{ik} \in \{0, 1\} \quad \forall i \in I, \forall k \in K$$

$$z_{kij} \in \{0, 1\} \quad \forall i \in I^1, \forall j \in I^2, \forall k \in K$$

목적함수는 총 두 개의 목적함수에 각각의 가중치를 곱하여 합한 가중함으로 나타난 것으로서, 첫 번

째 목적함수 $w_1 \sum_{i \in I} \sum_{k \in K} \phi_i y_{ik}$ 는 쓰루풋을 최대화하고

두 번째 목적함수 $w_2 \sum_{l \in L} v_l^+$ 는 목표 생산량의 부족분

을 최소화하는 것이다. 제약식 (2)는 x_{ik} 가 0보다 크면 y_{ik} 는 1보다 크고 y_{ik} 가 0이면 x_{ik} 가 0이 되도록 한다. 제약식 (3)은 하나의 로트는 하나의 장비에만 할당되도록 한다. 제약식 (4)~제약식 (7)은 로트들이 같은 장비에 겹쳐지게 할당되는 것을 막는다. 제약식 (8)은 레이어 l 의 목표 생산량과 할당된 로트의 수 사이의 차이를 계산한다. 제약식 (9)는 각 로트가 각 로트의 준비시간 이후에 할당되도록 한다. 제약식 (10)은 각 레이어의 마스크 또는 레티클 없이는 로트를 할당할 수 없도록 한다. 제약식 (11)은 각 레이어의 로트가 레이어의 생산 상한을 초과해서 할당되는 것을 막는다. 이 파라미터를 조정함으로써 어떤 재공이 많은 레이어의 제품이 지나치게 많이 스케줄링 되어 소량 생산 제품의 할당이 소외되는 문제점을 보완할 수 있게 된다. 제약식 (12)는 각 장비에 할당된 로트들의 완료시간이 시간범위를 넘지 못하도록 한다. 제약식 (13)은 각 로트들이 할당될 수 있는 장비에만 할당되도록 한다. 제약식 (14)는 이미 진행 중인 로트를 할당한다. 제약식 (2)와 제약식 (4)에 포함된 M 은 충분히 큰 수를 나타내는 것으로서, 계산의 효율성을 위해 $M=H$ 로 설정한다. 위 포물레이션에서 사용하는 레이어별 목표 생산량(q_l)은 플레닝 모듈이나 다른 상위 스케줄링 모듈에서 계산하여 제공된다고 가정한다[8, 13].

본 연구에서 제안한 반도체 생산 스케줄링 모형은 로트의 수, 장비의 수, 레이어 수의 증가에 따라 계산 시간이 기하급수적으로 늘어나는 NP-hard 문제이다. 특히 본 연구에서 제안된 스케줄링 모형을 상업용 solver인 CPLEX 12.2로 풀이한 결과 로트 수가 17개까지는 5분 이내로 최적해를 얻을 수 있었지만 18개 이상일 때는 계산시간이 30분 이상 소요되어 계산이 지연되었고 19개 이상일 때는 1일 이상의 시간이 소요되어 풀이가 불가능함을 알 수 있었다. 따라서 최적에 가까운 해를 생산하면서 계산시간을 줄여줄 방법이 필요하였다.

3.2 MIP 휴리스틱 모형

두 목적함수 사이의 트레이드 오프 구조를 분석하기 위하여 보다 많은 수의 로트를 대상으로 해를 구하여야 한다. 이를 위하여 본 연구에서는 위 혼합정수계획 모형을 장비할당과정과 로트시퀀싱 과정으로 나누어 풀이하는 MIP 기반 휴리스틱 방법을 개발하였다. 어떤 레이어를 어떤 장비에서 생산할 것인지를 결정하는 MIP 모형은 아래의 포물레이션 P' 모형을 활용한다.

자료 인덱스

- k : 장비의 인덱스
- l : 레이어의 인덱스
- w_1 : 쓰루풋에 대한 가중치
- w_2 : 목표 생산량 만족에 대한 가중치
- α : 쓰루풋의 목표 생산량 만족에 대한 상대적 중요도($0 \leq \alpha \leq \infty$)
- T : 쓰루풋
- Q : 목표 생산량을 만족한 양
- S : 쓰루풋의 목표 생산량 만족에 대한 상대적 만족도
- q_l : 레이어 l 의 목표 생산량
- L_k : 장비 k 에 할당된 레이어의 집합
- N_l : 레이어 l 의 총 로트 수
- p_k : 장비 k 의 프로세싱 타임
- H : 시간범위(time horizon)
- M : 완성시간(make-span)

포물레이션 P' :

$$\text{Minimize } \sum_{k \in K} DCmax_k \quad (16)$$

s.t.

$$A_{lk} \leq \rho_{lk}^e \quad \forall l \in L, \forall k \in K \quad (17)$$

$$\sum_{k \in K} A_{lk} = 1 \quad \forall l \in L \quad (18)$$

$$Cmax_k = \sum_{l \in L} (p_k A_{lk} N_l) + \left(\sum_{l \in L} A_{lk} - 1 \right) ST \quad \forall k \in K \quad (19)$$

$$DCmax_k = \sum_{m \in K'} (Cmax_k - Cmax_m)^2 \quad \forall k \in K, K' = K \setminus \{k\} \quad (20)$$

포물레이션 P' 에서 결정변수는 A_{lk} 로써 레이어 l 이 장비 k 에 할당되면 1 그렇지 않으면 0이 입력된다. 식 (16)은 목적함수로 각 장비별 완성시간(make-span)의 차이를 최소화하여 장비별 부하를 균일하게 유지하고 하는 것이다. 제약식 (17), 제약식 (18)은 각 레이어를 할당 가능한 장비에 할당하도록 하고 각 레이어는 한 장비에만 할당되도록 한다. 제약식 (19)는 각 장비별 완성시간을 계산하여 주고 제약식 (20)은 한 장비의 완성시간과 다른 장비의 완성시간의 차이를 구하여 준다.

위 포물레이션 P' 를 통해 각 장비에 할당된 레이어를 결정한다. 이때 한 장비에 할당된 레이어는 복수가 되며 스케줄링 범위(horizon) 내에 실제 장비에서 진행할 로트들에 대한 선정과 시퀀싱이 필요하다. 각 장비에 할당된 레이어들에 속한 로트들에 대하여 스케줄링을 완료하기 위한 로트 선정 및 시퀀싱 알고리즘은 그 아래와 같다.

알고리즘

단계 1 : 쓰루풋과 목표 생산량 사이의 상대적 가중치 계산

$$\alpha = \frac{w_1}{w_2}, T = 0, Q = 0, S = \frac{T / \left(\frac{H}{p_k} \right)}{Q / \sum_{l \in L_k} q_l}, M = 0$$

단계 2 : $S < \alpha$ 이면, 단계 3-1로 이동한다. $S \geq \alpha$ 이면, 단계 4-1로 이동한다.

단계 3 : 쓰루풋 중심으로 로트 할당

단계 3-1 : 로트 수가 많은 레이어 순으로 배열한다.

첫 번째 레이어의 로트에 1개 할당하고 S 와 M 을 갱신한다($T = T + 1, M = M + p_k$, 해당 레이어의 목표 생산량이 1보다 크면 $Q = Q + 1$, 작으면 $Q = Q$). $H - M \geq p_k$ 이면 단계 3-2로 이동하고 $H - M < p_k$ 이면 알고리즘을 멈춘다.

단계 3-2: 해당 레이어의 목표 생산량이 남아있으면 로트 1개를 할당하고 S 와 M 을 갱신한다 ($T = T+1$, $Q = Q+1$, $M = M+p_k$). 해당 레이어의 목표 생산량이 남아있지 않은 경우, $S < \alpha$ 이면 로트 1개를 할당하고 S 와 M 을 갱신한다($T = T+1$, $Q = Q$, $M = M+p_k$). $H - M < p_k$ 이면 알고리즘을 멈춘다.

단계 3-3: 해당 레이어의 로트가 모두 할당되지 않았고 $H - M \geq p_k$ 이면 단계 3-2로 이동하고 해당 레이어의 로트 이 모두 할당되었으면 단계 2로 이동한다.

단계 4: 목표 생산량 만족 중심으로 로트 할당

단계 4-1: 목표 생산량이 많은 레이어 순으로 배열한다. 첫 번째 레이어의 로트에 1개 할당하고 S 와 M 을 갱신한다($T = T+1$, $M = M+p_k$, 해당 레이어의 목표 생산량이 1보다 크면 $Q = Q+1$, 작으면 $Q = Q$). $H - M \geq p_k$ 이면 단계 4-2로 이동하고 $H - M < p_k$ 이면 알고리즘을 멈춘다.

단계 4-2: 해당 레이어의 목표 생산량이 남아있으면 로트 1개를 할당하고 S 와 M 을 갱신한다 ($T = T+1$, $Q = Q+1$, $M = M+p_k$). 해당 레이어의 목표 생산량이 남아있지 않은 경우, $S < \alpha$ 이면 로트 1개를 할당하고 S 와 M 을 갱신한다($T = T+1$, $Q = Q$, $M = M + p_k$). $H - M < p_k$ 이면 알고리즘을 멈춘다.

단계 4-3: 해당 레이어의 로트가 모두 할당되지 않았고 $H - M \geq p_k$ 이면 단계 4-2로 이동하고 해당 레이어의 로트가 모두 할당되었으면 단계 2로 이동한다.

T 는 알고리즘을 진행되면서 갱신되는 쓰루풋을 나타내고 $\frac{H}{p_k}$ 는 장비 k 에서의 최대 쓰루풋을 나타낸다. T 를 $\frac{H}{p_k}$ 로 나누어 줌으로써 알고리즘이 진행되는 동안의 쓰루풋 만족도를 나타내는 지표로 사용하였다. Q 는 알고리즘이 진행되면서 만족시킨 목표

생산량 만족을 나타내고 $\sum_{i \in L_k} q_i$ 은 장비 k 에 할당된 레이어의 총 목표 생산량을 의미한다. Q 를 $\sum_{i \in L_k} q_i$ 로 나누어 줌으로써 알고리즘이 진행되는 동안의 목표 생산량 만족도를 나타내는 지표로 사용하였다.

S 는 앞서 설명한 쓰루풋 만족도를 목표 생산량 만족도로 나누어 줌으로써 쓰루풋의 목표 생산량 만족에 대한 상대적 만족도를 의미한다. 이렇게 구한 S 값과 α 값을 비교함으로써 S 값이 α 값보다 크거나 같으면 목표 생산량을 위주로 로트를 할당하였고 S 값이 α 값보다 작으면 쓰루풋을 위주로 로트를 할당하였다. S 와 α 는 알고리즘이 진행되는 동안 지속적으로 비교하여 쓰루풋과 목표 생산량 만족 중 어느 목표 위주로 로트를 할당할지 결정하였다.

한 장비에서 어떤 레이어의 로트 공정을 진행한 후 다른 레이어의 로트의 공정을 진행하기 위해서는 셋업 시간이 필요하기 때문에, 쓰루풋을 최대화하기 위해서는 한 레이어의 로트를 최대한 많이 할당하는 것이 중요하다. 따라서 쓰루풋 위주로 로트를 할당할 때는 로트의 수가 많은 레이어 순으로 정렬한 후 로트의 수가 많은 레이어의 로트를 할당하였고 목표 생산량 만족 위주로 로트를 할당할 때는 목표 생산량의 수가 많은 레이어 순으로 정렬한 후 목표 생산량의 수가 많은 레이어의 로트를 할당하였다.

위에서 설명한 MIP 휴리스틱에 의해 계산된 해는 포물레이션 P 의 최적해에 비하여 다소의 차이가 나타날 수 있다. 포물레이션 P 에 의하여 진행 가능한 장비의 범위가 바운드(bound)됨으로 인하여 로트가 할당되는 장비가 최적해와 달라질 가능성이 있다. 로트의 순서를 결정하는 시퀀싱에 있어서도 한 번에 한 로트를 선택하여 순서를 결정하는 일종의 건설기반(construction-based) 알고리즘을 채택함으로써 해 건설기반 알고리즘이 갖는 단점에 본 알고리즘도 노출되어 있다고 할 수 있다. 하지만 반도체 스케줄링 문제와 같이 복잡한 문제에 대하여 아래 제 4장에서 설명된 바와 같이 비교적 높음 품질의 해를 제공한다 할 수 있다.

4. 연구 결과

4.1 MIP 휴리스틱의 최적값 차이(Optimality Gap)

본 연구에서 제안한 MIP 휴리스틱의 최적화 수준을 알아보기 위하여 다양한 상황 하에서 해를 구하여 이를 원모형(CPLEX 12.2)과 비교하였다. 이를 위해 원모형의 계산에 사용한 입력자료를 바탕으로 로트의 설비 이용 가능성과 레이어를 무작위로 선정하여 20개 실험자료 세트를 생성하였다. <표 2>는 MIP 기반 휴리스틱을 통해 구한 해와 최적해의 차이인 최적값 차이에 대하여 20개 실험자료 세트의 평균을 나타낸 것이다. α 값에 따라 최적값 차이가 조금씩 다르게는 있지만 모두 7% 이내의 최적값 차이를 가지고 있다. 전체적으로 보면 평균 최적값 차이가 5.35%로써 MIP 휴리스틱이 최적해에 가까운 해를 찾아낸다고 할 수 있다. 반면 MIP 휴리스틱은 200개가 넘는 로트와 20대의 설비 숫자에서도 10분 이내에 해를 도출할 수 있었다.

<표 2> MIP 휴리스틱의 최적값 차이

α	원모형	MIP 휴리스틱	최적값 차이
0.6	-7.9	-7.5	4.7%
1.0	-10.4	-9.8	6.3%
2.3	-14.8	-14.0	5.4%
3.2	-16.4	-15.3	6.7%
4.0	-17.6	-16.9	3.9%
9.0	-21.1	-20.0	5.1%

4.2 트레이드 오프 분석

본 연구의 목적인 쓰루풋과 목표생산 간의 트레이드 오프를 분석하고자 본 연구에서 제안된 MIP 휴리스틱을 활용하여 다양한 실험을 진행하였다. 아래 <표 3>은 실험의 환경을 설명하였다. 표에 나타난 바와 같이 본 연구에서 제안하는 MIP 휴리스틱으로 스케줄링된 장비의 수는 총 5대이며 로트의 수는 총 40로트이다. 실험 대상이 된 자료의 세트에서 스케줄링의 대상이 되는 로트의 수는 평균 80여개가 존

재하였으며 이들 가운데 스케줄링 범위 안으로 실제 스케줄링 된 로트의 숫자는 평균 40로트였다. 비록 실험환경이 반도체 펌의 실제 생산환경 보다 작은 규모이지만 본 연구의 목적인 트레이드 오프 구조를 분석하는 것에는 충분한 규모로 판단되었다. 이와 같은 작은 실험실 규모의 연구를 통해 트레이드 오프에서 나타나는 여러 가지 현상들을 더 잘 관찰할 수 있다고 할 수 있다고 판단하였다.

다양한 조건에서 실험을 진행하기 위하여 <표 3>에 설명된 입력자료를 바탕으로 20개의 입력자료 세트를 랜덤하게 생성하였다. 생성된 20개의 데이터 중 무작위로 5개씩 추출하여 다시 7개의 표본 집단을 구성하였다. 그 다음 각 표본 집단의 데이터들을 각각 스케줄링 모형에 적용하여 MIP 휴리스틱 기법을 통해 계산하였다. 각 표본 집단의 데이터들을 통해 얻은 스케줄링 해는 f_1 (쓰루풋), f_2 (목표생산 부족량)의 값을 각각 구하여 평균을 내어 각 표본 집단의 대푯값으로 설정하였다. 가중치(α) 변화에 따라 목적값인 f_1 과 f_2 의 값의 변화를 관찰하였으며 이를 바탕으로 7개 표본의 가중치 별 전체 평균을 구하여 전체적인 f_1 과 f_2 의 관계를 알아보았다.

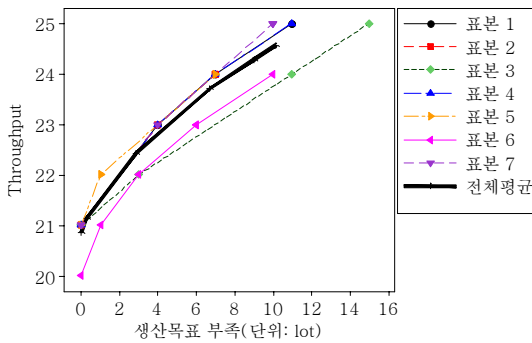
<표 3> 실험을 위한 입력자료 요약

항목	값
로트 수(평균 8로트/장비)	40개
장비 수	5대
레이어 수	10개
가용설비수/레이어	2.9대
셋업 시간	5분
공정시간	40분

<표 4>는 7개의 표본 집단의 가중치 별 대푯값들의 변화를 관찰한 것이다. 표를 보면 모든 집단에서 쓰루풋의 증가에 따라 목표생산 부족량도 증가하는 것을 볼 수 있다. 결국 쓰루풋을 증가시키기 위해서는 목표생산 부족량의 증가는 피할 수 없다. <그림 3>은 <표 4>의 내용을 x 축을 목표생산 부족량(f_2)으로 하고 y 축을 쓰루풋(f_1)으로 하여 각 표본 집단

<표 4> 다양한 조건에서 목적값의 변화

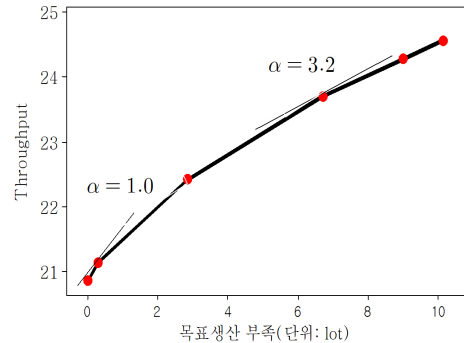
α	표본 1		표본 2		표본 3		표본 4		표본 5		표본 6		표본 7		평균	
	f_1	f_2	f_1	f_2	f_1	f_2	f_1	f_2	f_1	f_2	f_1	f_2	f_1	f_2	f_1	f_2
0.6	20	0	21	0	21	0	21	0	21	0	20	0	21	0	20.8	0
1.0	21	0	21	0	21	0	21	0	22	1	21	1	21	0	21.1	0.3
2.3	23	4	23	4	21	0	23	4	22	1	22	3	23	4	22.4	2.8
3.2	24	7	24	7	22	3	24	7	24	7	23	6	25	10	23.7	6.7
4.0	25	11	24	7	24	11	25	11	24	7	23	6	25	10	24.3	9.0
9.0	25	11	24	7	25	15	25	11	24	7	24	10	25	10	24.6	10.1



<그림 3> 7개의 표본에 대한 트레이드 오프 곡선

을 그래프 상에 나타낸 것이다. <그림 3>을 보면 쓰루풋의 증가에 따라 목표생산 부족량이 점점 더 많이 증가하는 트레이드 오프 표면(surface)를 확인할 수 있다. 트레이드 오프 표면에서 기울기는 $\frac{\Delta f_1}{\Delta f_2}$ 로써 목표생산 부족량의 변화량 대비 쓰루풋의 변화량을 나타낸다. 기울기가 작다는 것은 목표생산 부족량의 변화에 따른 쓰루풋의 변화량이 작다는 것을 의미하고 기울기가 크다는 것은 목표생산 부족량의 변화에 따른 쓰루풋의 변화량이 크다는 것을 의미한다. <그림 3>의 트레이드 오프 표면은 목표생산 부족량이 증가할수록 기울기가 작아져 상대적으로 쓰루풋의 중요도가 떨어진다는 것을 보여준다. 즉 α 값이 작았을 때에는 트레이드 오프 곡선의 기울기가 크지만 α 이 커질수록 기울기가 완만하게 변하는 것을 확인할 수 있다.

<그림 3>에서 나타난 트레이드 오프 표면은 아주 중요한 의미를 가진다. 트레이드 오프 표면에서 최적해를 결정지어 주는 것은 각 목적함수에 주어진



<그림 4> 트레이드 오프 곡선 평균

가중치에 의해 결정된다. 쓰루풋의 가중치를 상대적으로 높게 잡는다면 최적해는 트레이드 오프 표면 상에서 오른쪽에 위치할 것이다. <그림 4>는 가중치 (α)에 따른 트레이드 오프 표면상의 최적해의 평균을 나타낸 것이다. <그림 4>를 보면 α 가 1일 때($w_1 = 0.5, w_2 = 0.5$), 최적해는 트레이드 오프 표면상에서 (a)점에 존재한다. 그리고 α 가 3.2일 때($w_1 = 0.76, w_2 = 0.24$), 최적해는 트레이드 오프 표면상에서 (b)점에 존재한다. 이는 α 가 1일 때는 목표생산량을 0.3로트 정도 포기하였을 때 쓰루풋도 0.3로트 정도 개선이 되었음을 나타낸다. 반면 α 가 3.2일 때는 0.3개의 쓰루풋을 얻기 위해서는 1.95(3.9/2)로트의 목표생산량에 대한 포기가 있어야 함을 나타낸다. 여기에 주어진 트레이드 오프 표면은 반도체 생산 현장에서 실제 스케줄링을 담당하고 있는 실무자에게 좋은 참고값을 제공해 줄 것으로 기대된다. 또한 반도체 스케줄링 문제에 대하여 최적해를 얻고자 하는 후속 연구에서도 참고할 만한 구체적 수치를 제공하였다고 할 수 있다.

5. 결 론

반도체 산업은 제조산업 중 가장 복잡한 공정을 가진 산업 중 하나이고 공정에서 중요하게 관리되어야 할 많은 요인들이 존재한다. 기존의 연구들에서는 보통 쓰루풋 뿐만 아니라 사이클 타임과 지각을 중요한 관리요인으로 다루었다. 하지만 김광희[2]의 연구에 의하면 사이클 타임과 지각을 고려한 모형의 경우, 쓰루풋을 감소시키고 계산시간을 증가시키는 부작용이 존재하는 것으로 나타났다. 따라서 본 연구에서는 펌 공정의 막대한 운영비용으로 인해 발생하는 큰 고정비용에 따라 주어진 시간범위(time horizon) 내에 최대한 많은 양을 생산할 수 있도록 쓰루풋 최대화에 중심을 두었다. 또한 최근 고객의 만족이 중요한 경영 문제로 대두되면서 고객 납기 만족의 최대화를 위하여 레이어별 목표 생산 만족량의 극대화를 목적함수에 고려하였다.

본 연구에서는 쓰루풋 최대화와 목표 생산량 만족의 최대화를 동시에 최적화하기 위해 목적함수들의 가중합 방식(weighted sum of objective functions method)를 이용하여 다목적 최적화 모형을 제안하였고 기존의 배치 단위의 스케줄링에서 벗어나, 스케줄링의 정확도 향상을 위한 로트 단위 반도체 생산 스케줄링 모형을 제안하였다. 그리고 복잡한 로트 단위 반도체 생산 스케줄링 모형의 효율적인 해법을 위해 스케줄링을 장비할당 스케줄링 모형과 장비별 스케줄링 알고리즘 두 가지로 분해한 MIP 기반 휴리스틱 기법을 제안하였다. 새로운 모형과 휴리스틱 기법을 활용해 쓰루풋과 목표생산 부족량 사이의 트레이드 오프 표면을 제시하였다. 본 연구에서 제안한 MIP 기반 휴리스틱 방법은 80개의 로트까지 계산이 가능하다. 실제 반도체 공정의 스케줄링을 위해서는 2,000개 이상의 로트를 다룰 수 있어야 함으로 칼럼 제너레이션 등을 이용한 추가적인 연구는 지속적으로 필요하다고 할 수 있다.

참 고 문 헌

[1] 김여근, 이상선, “다목적을 갖는 혼합모델 조립

라인의 밸런싱과 투입순서를 위한 공생 진화 알고리즘”, 『한국경영과학회지』, 제35권, 제3호(2010), pp.25-43.

[2] 김광희, “다목적함수 기반 반도체 생산 공정 스케줄링을 통한 공급사슬관리의 최적화 연구”, 경북대학교 경영학석사 학위논문, 2013.

[3] 정재우, 허연호, “운송시간의 예측을 통한 물류 정책 통제 모형”, 『경영과학』, 제29권, 제1호(2012), pp.131-141.

[4] 주병준, 김영대, 방준영, “대기시간 제약을 고려한 반도체 웨이퍼 생산공정의 스케줄링 알고리즘”, 『대한산업공학회지』, 제35권, 제4호(2009), pp.266-279.

[5] Bukchin, J. and M. Masin, “Multi-objective lot splitting for a single product m-machine flow-shop line,” *IIE Transactions*, Vol.36, No.2(2003), pp.191-202.

[6] Bukchin, J. and M. Masin, “Multi-objective lot splitting for a single product m-machine flow-shop line,” *IIE Transactions*, Vol.36, No.2(2004), pp.191-202.

[7] Cho, H.M., S.J. Bae, J. Kim, and I.J. Jeong, “Bi-objective scheduling for reentrant hybrid flow shop using pareto,” *Computers and Industrial Engineering*, Vol.61, No.3(2011), pp.529-541.

[8] Chung, J. and J. Jang, “A WIP balancing procedure for throughput maximization in semiconductor fabrication,” *IEEE Transactions on Semiconductor Manufacturing*, Vol.22, No.3(2009), pp.381-390.

[9] Cochran, J.K. and H.N. Chen, “Generating daily production plans for complex manufacturing facilities using multi-objective genetic algorithms,” *International Journal of Production Research*, Vol.40, No.16(2002), pp.4147-4167.

[10] Cochran, J.K., S.M. Hornig, and J.W. Fowler, “A multi-population genetic algorithm to solve

- multi-objective scheduling problems for parallel machines," *Computers and Operations Research*, Vol.30, No.7(2003), pp.1087-1102.
- [11] Guo, R.S., D.M. Chiang, and F.Y. Pai, "Multi-objectives exception management model for semiconductor back-end environment under turnkey service," *Production Planning and Control*, Vol.18, No.3(2007), pp.203-216.
- [12] Gupta, A.K. and A.I. Sivakumar, "Single machine scheduling with multiple objectives in semiconductor manufacturing," *International Journal of Advanced Manufacturing Technology*, Vol.26, No.9-10(2005), pp.950-958.
- [13] Kim, S., S.H. Yea, and B. Kim, "Shift scheduling for steppers in the semiconductor wafer fabrication process," *IIE Transactions*, Vol.34, No.2(2002), pp.167-178.
- [14] Lee, Y.H., "Supply chain model for the semiconductor industry of global market," *Journal of Systems Integration*, Vol.10, No.3(2001), pp.189-206.
- [15] Lee, Y.H., J. Park, and S. Kim, "Experimental study on input and bottleneck scheduling for a semiconductor fabrication line," *IIE Transactions*, Vol.34(2001), pp.79-190.
- [16] Liu, H., Z. Jiang, and R.Y. Fung, "Performance modeling, real-time dispatching and simulation of wafer fabrication systems using timed extended object-oriented Petri nets," *Computers and Industrial Engineering*, Vol.56, No.1 (2009), pp.121-137.
- [17] Mason, S.J., M.E. Kurz, M.E. Pfund, J.W. Fowler, and L.M. Pohl, "Multi-objective semiconductor manufacturing scheduling : a random keys implementation of NSGA-II," *Computational Intelligence in Scheduling*, 2007, pp.159-164.
- [18] Mönch, L., J.W. Fowler, S. Dauzère-Pèrès, S.J. Mason, and O. Rose, "A survey of problems, solution techniques, and future challenges in scheduling semiconductor manufacturing operations," *Journal of Scheduling*, Vol.14, No.6(2011), pp.583-599.
- [19] Senties, O.B., C. Azzaro-Pantel, L. Pibouleau, and S. Domenech, "A neural network and a genetic algorithm for multi objective scheduling of semiconductor manufacturing plants," *Industrial and Engineering Chemistry Research*, Vol.48, No.21(2009), pp.9546-9555.
- [20] Yann, C. and S. Rattrick, "Multiobjective optimization-principles and case studies," Springer Science and Business Media, 2013.
- [21] Yao, S., Z. Jiang, N. Li, N. Geng, and X. Liu, "A decentralised multi-objective scheduling methodology for semiconductor manufacturing," *International Journal of Production Research*, Vol.49, No.24(2011), pp.7227-725.