

위성 전군방공경보체계 QPSK 모뎀 설계

김영훈^{*,1)}

¹⁾ 한화탈레스

QPSK Modem Design of Satellite Air-defence Warning System

Younghun Kim^{*,1)}

¹⁾ Hanwha Thales, Korea

(Received 29 June 2015 / Revised 2 November 2015 / Accepted 27 November 2015)

ABSTRACT

Satellite Air-defence Warning System receives the aircraft/ballistic track information and air defense control command obtained from Master Control & Reporting Center (MCRC) and Air Missile Defence Cell (AMD Cell) Systems. It consists of terminal and control system to propagate track information and air defense control command control via the military satellite communications. In this paper, there were described track information, air defense control command, the frame structure of modem to transmit a voice information and modulation/demodulator design, network synchronization methods via the satellite network.

Key Words : Satellite Air-defence Warning System(위성 전군방공경보체계), Modulation(변조), Demodulation(복조), Frame Structure(프레임 구조), CRC(Cyclic Redundancy Check)

1. 서론

방공작전의 기본이 되는 방공경보는 적 항공기나 미사일 등 각종 공중위협을 실시간에 효과적으로 전군에 전파하는데 그 목적이 있다. 방공경보를 접수한 각급 부대는 방공작전을 실시하여 우군의 부대 및 시설을 방호하고 생존성과 행동의 자유를 보장하는 제반 활동을 강구하여 전투력을 보존한다.

현재 군이 운용중인 방공경보 전파 체계는 AM 무선

통신 기반의 전군방공경보체계와 국방전산망을 통한 유선통신 기반의 실시간방공경보체계(이하 RAWS)를 운용하고 있으나, 많은 운용상의 문제점과 제약사항이 있다.

방공경보 전파의 주체계로 사용중인 전군방공경보체계는 지속적인 수신율 저하와 항적정보 수동 표정 등의 운용상의 문제점과 장비 노후화 및 수리부속 단종 등의 어려움으로 개선이 필요하다. 또한 주 전파수단의 제약사항을 보완하는 측면에서 운용중인 부체계인 실시간방공경보체계의 경우도 음성경보 전파 불가, 전송속도 지연, 보안 취약점 등의 운용 측면의 문제점이 있으며, 유선 전파로 부대 이동 및 생존성 측면의 제

* Corresponding author, E-mail: yh2.kim@samsung.com
Copyright © The Korea Institute of Military Science and Technology

약사항이 있다.

위성 전군방공경보체계는 전·평시 MCRC 체계 및 AMD Cell 체계에서 획득한 적의 항공기, 탄도탄(핵 포함) 항적정보 및 방공통제명령을 군 통신위성을 통해 전군의 야전부대에 실시간으로 전파하여 효율적인 방공작전 수행을 지원하는 방공경보체계로서 전군방공경보망(GRR-5K), 실시간 방공경보체계(RAWS)를 대체하는 체계이다.

통제기는 MCRC 체계와 연동서버를 통해 RASD 방식으로 연동하며, AMD Cell 체계와는 AMD Cell 체계 내 C4I 연동 DB 서버를 통해 연동한다. MCRC 및 AMD Cell로부터 수신된 항적정보 및 탄도탄 정보는 통합제어서버를 통해 융합되어 통제용 단말기에 전시된다. 통제용 단말기에 전시된 항적정보 중 운용자(CADO)에 의해 지정된 항적정보 및 운용자에 의해 생성된 방공통제명령은 송수신모뎀에서 변조, 부호화, 암호화 되어 군 위성통신체계를 통해 전군의 야전부대에 송신된다.

단말기는 통제기에서 송출한 항적정보 및 방공통제명령을 군 통신위성을 통해 수신한다. 수신된 항적정보는 GPS 정보를 활용하여 필요시 수신자 중심으로 군사지도 및 도로지도에 표시한다. Fig. 1은 위성 전군방공경보체계 통제기 및 단말기의 연동 개념도이다.



Fig. 1. Satellite air-defence warning system block diagram

본 논문에서는 위성망으로 항적정보, 방공통제명령, 음성정보를 송신하기 위한 모뎀의 프레임 구조 및 변복조 설계, 망 동기 방법등을 기술하였다.

2. 본론

변복조반은 위성망으로 송신하기 위하여 디지털 신호를 Modulation과 Encoding을 하여 중간주파수 처리반으로 전송하며, 위성망으로부터 수신하는 경우에는 Demodulation과 Decoding을 하여 채널 오류 정정코드를 통한 에러 정정 등 데이터를 복원하는 기능을 수행한다. 모뎀 기능을 수행하는 FPGA, analog 신호를 digital 신호로 바꾸는 ADC와 digital 신호를 analog 신호로 바꾸는 DAC로 구성되어 있으며 내부 구성도는 아래 그림과 같다.

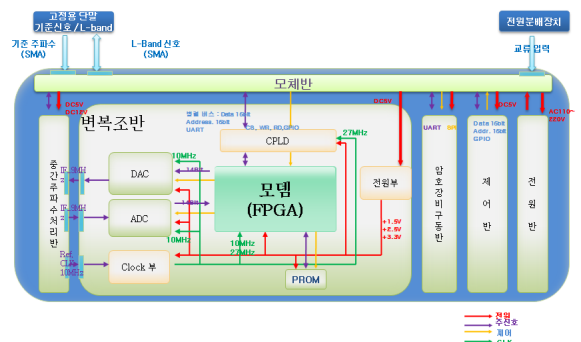


Fig. 2. Modulation demodulation board block diagram

2.1 주요 기능 및 성능

변복조반의 주요 기능은 Analog to Digital 변환 기능, Digital to Analog 변환 기능, 위성 수신 신호의 복조(Demodulation) 기능과 채널부호화 기능, 위성 송신 신호의 변조(Modulation) 기능과 채널부호화 기능 등이 있다.

2.2 모뎀 설계 사양

Fig. 3에서 Phy Idx Adder는 Tx 신호와 Rx 신호 비교를 위한 헤더로 수신신호 품질 평가를 위한 헤더로 설계하였다. Roll-off factor가 0.35이므로, 실제 사용 주파수 폭은 $128k * 1.35 = 172.8 \text{ kHz}$ 이다. 이는 256 kHz 허용 주파수 범위 조건을 충족하는 값이다.

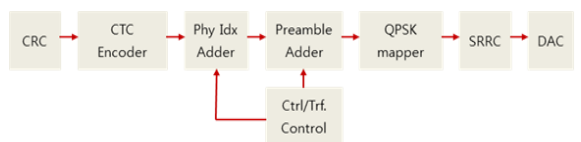


Fig. 3. Modem transmit chain

Table 1. Modem spec

항목	특징
Data rate	128 Kbps
변복조방식	QPSK
FEC	Double Binary Circular Recursive Systematic Convolutional Code (CRSC), R = 2/3
Symbol Rate	128 Ksps
Roll-off Factor	0.35
코딩방식	Viterbi Encoding / Decoding
신호 대역폭	172.8 KHz
ADC Sample rate	16.384MHz
DAC Sample rate	512 ksps
요구 BER	AWGN 채널 환경
Frame 길이	$< 10^{-7}$ @ AWGN

2.3 모뎀 프레임 구조

Frame 규격은 Turbo code 있을 때와 없을 때 두 경우를 모두 고려한다. Turbo code 없는 경우는 모뎀 설계를 위해서만 사용하므로 MAC단에서는 고려 할 필요 없다. 모뎀 프레임 구조는 아래와 같다.

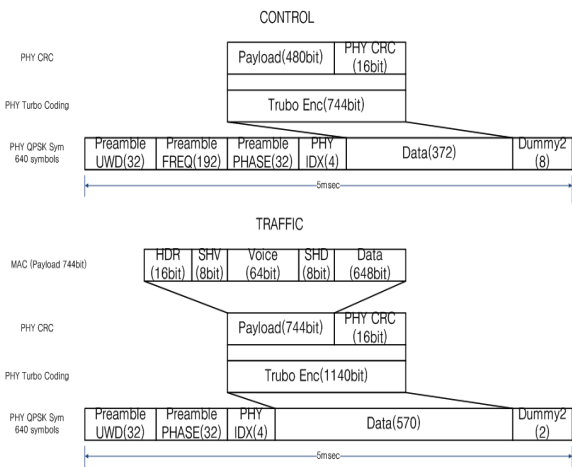


Fig. 4. Modem frame structure

5 msec 길이의 Control Bursts는 Frame 동기, 주파수 동기, 심볼 동기 획득 및 위상 보상을 위해 256 symbol

의 긴 Preamble를 사용하였다. Uncoded(raw) data를 496 bit의 known pattern('DAE')으로 구성하였고, known pattern의 직접적인 Bit comparison을 통해 BER 계산하였다. CTC 2/3 coded data는 744 bit = 496 * 3 / 2로 계산하였다.

5 msec 길이의 Data Bursts는 심볼동기 획득과 위상 보상만을 위한 64 symbol 길이의 짧은 Preamble 사용하였다. Uncoded(raw) data를 760 bit의 data(MAC PDU) 전송하고, 실제 전송할 데이터가 없는 경우 모뎀 PHY는 Known pattern를 전송한다. MAC은 레지스터 설정을 통해 데이터 유/무를 설정하면 그에 따라 모뎀 PHY는 실 데이터를 전송하거나 또는 Known pattern을 전송한다. 초기 망 구성 및 운용의 편리를 제공하고, 초기 설치시에 위성안테나 지향점을 조정하는 경우 수신신호 세기 외 BER 값을 기준으로 최적화 가능할 것으로 기대된다. CTC 2/3 coded data는 1140 = 760 * 3 / 2로 계산하였다.

250 msec SuperFrame은 총 50개의 5 msec SubFrame으로 구성되어 있다. 50개의 SubFrame은 다시 4개의 Control channel과 46개의 Traffic channel로 구성된다.



Fig. 5. SuperFrame structure and subFrame structure

Control Channel과 Traffic channel의 Frame 구조는 다르게 구성된다. Control Channel에서의 Preamble 구조는 Preamble 구간에는 총 256 심볼이 존재하고, Header 구간에는 4 심볼, Payload 구간에는 372 심볼, Dummy에는 8개의 심볼이 존재하므로 총 640개의 심볼로 한개의 SubFrame을 구성한다. Traffic Channel에서는 Preamble 구간에는 64개의 심볼, Header 구간에는 4개의 심볼, Payload 구간에는 570심볼, 그리고 Dummy 구간에는 2개의 심볼이 존재한다.



Fig. 6. Frame structure of the control channel



Fig. 7. Frame structure of the traffic channel

2.4 CRC 블록

CRC(Cyclic Redundancy Check)는 시리얼 전송에서 데이터의 신뢰성을 검증하기 위한 에러 검출 방법의 일종이다. CRC의 기본 원리는 다음과 같다. n 비트의 주어진 정보가 있을때, 이를 k 비트 만큼 자리를 올리고 미리 약속한 k 비트의 키 값으로 나누면 r 비트의 나머지가 남게 된다. 송신측에서는 원래의 정보 비트를 k 비트 자리 올린 것에 r 비트의 나머지를 더해서 n+r 비트의 데이터를 만들어 보낸다. 수신측에서는 수신된 n+r 비트의 데이터를 키 값으로 나누어 보고 나머지가 정확히 0이 되는지를 검사하면 된다. 이 때 k가 16 비트이면 CRC-16, 32비트이면 CRC-32가 되고 키 값으로는 수학자들에 의해 정해진 값을 주로 사용한다. CRC-16에는 0x8005, CRC-32에는 0x04c11db7 이 많이 사용된다. 그리고 r 비트의 나머지를 Frame Check Sequence(FCS)라고 부른다.

본 모델에서는 CRC-16을 적용하였으며, Interface는 다음과 같다.

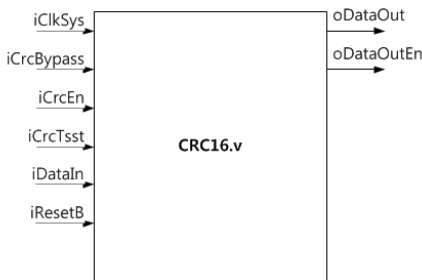


Fig. 8. Interface of CRC-16 block

Table 2. Signal definition of CRC-16 block

신호이름	I/O	설명
iClkSys	I	Main Clock (8.192 MHz)
iResetB	I	초기화 신호
iCrcBypass	I	0 : CRC 사용 1 : CRC 사용하지 않음.
iDataIn	I	입력되는 데이터 신호
iCrcEn	I	입력되는 데이터 신호의 Enable 신호
iCrCTsst	I	CRC 레지스터를 초기화 시키는 신호
oDataOut	O	출력 데이터 신호
oDataOutEn	O	출력 데이터 신호의 Enable 신호

2.5 TURBO Encoder 블록

Preamble burst 이후 MSB bit부터 A, 다음에 B 순서로 입력 한다. Encoder에는 k bits block 또는 N couples ($k = 2 \times N$ bits)이 입력된다. N은 4의 배수이고 k는 8의 배수이다. Encoder polynomials는 아래와 같다.

for the feedback branch: 15 (in octal), equivalently $1 + D + D^3$ (in symbolic notation);

for the Y parity bits: 13, equivalently $1 + D^2 + D^3$;

for the W parity bits: 11, equivalently $1 + D^3$.

입력 A shift register 연결은 Figure 10과 같이 S1 입력 단에 연결 한다. 입력 B는 shift register S2, S3의 입력 단에 연결한다.

첫째, Encoding 절차는 Encoder에서 circulation state ($Sc1$)를 구하여 shift register를 초기화 한다. 스위치를 1 번 상태로 연결한다. 정상 순서로 어드레스를 $i = 0, \dots, N-1$ 순서로 증가 하여 첫 번째 encoding($C1$)을 진행 한다.

두 번째, Encoding 절차는 Encoder에서 circulation state($Sc2$)를 구하여 shift register를 초기화 한다. 스위치를 2 번 상태로 연결한다. 정상 순서로 어드레스를 $j = 0, \dots, N-1$ 순서로 증가 하여 첫 번째 encoding($C1$)을 진행 한다. 정상순서 i에서 interleaving한 address j를 구하는 과정을 수행한다. TurboEncoder블록의 Interface는 다음과 같다.

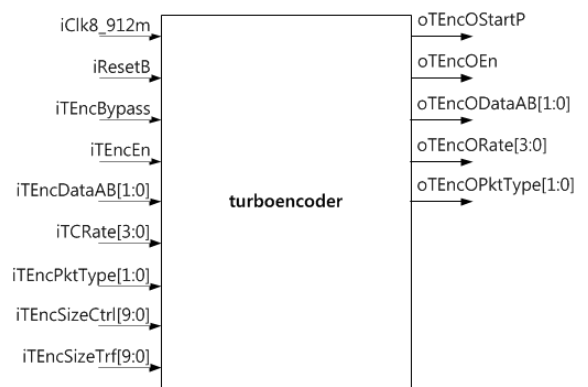


Fig. 9. Interface of TurboEncoder block

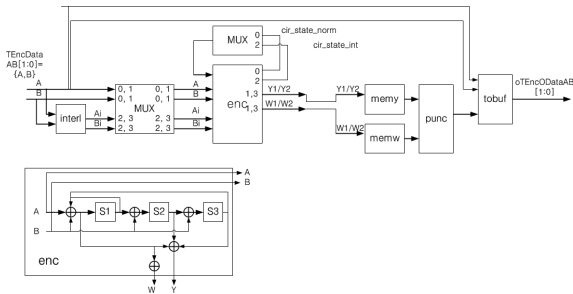


Fig. 10. Function of TurboEncoder block

Table 3. Signal definition of Turboencoder block

신호이름	I/O	설명
iClk8_192M	I	Main Clock
iResetB	I	Reset signal(Active High)
iTEncBypass	I	Turbo Code를 사용하지의 여부를 판단하는 신호 0 : Turbo code 사용 1 : Turbo code 사용하지 않음.
iTEncStartP	I	입력 데이터 신호의 시작 Pulse
iTEncEn	I	입력 데이터 신호의 Enable 신호
iTEncDataAB [1:0]	I	입력 데이터 신호
iTCRate[3:0]	I	Turbo Encoder의 Encode Rate 설정 Default
iTEncPktType [1:0]	I	입력 데이터의 종류를 구분하는 신호 2: control channel의 payload 3: Traffic channel의 payload
iTEncSizeCtrl [9:0]	I	입력 데이터의 총 bit수를 입력 default : 248
iTEncSizeTrf [9:0]	I	입력 데이터의 총 bit수를 입력 default : 380
oTEncOStartP	O	출력 신호의 Start pulse
oTEncOEn	O	출력 신호의 Enable 신호
oTEncODataAB [1:0]	O	출력 데이터 신호(I/Q)
oTEncORate[3:0]	O	출력 신호의 Encode Rate
oTEncOPktType [1:0]	O	출력 신호의 종류를 구분하는 신호 2: control channel의 payload(61 byte) 3: Traffic channel의 payload(93 byte)

2.6 MAPPER 블록

Mapper의 역할은 데이터를 I/Q로 표현되는 좌표에 Mapping 시키는 역할을 한다. Mapping된 데이터를 Constellation이라고도 한다. 변복조반 모뎀에서 사용하는 mapping은 QPSK mapping을 사용한다. 이는 2 bit를 1 심볼로 변환한다. Mapper 이전에는 Data rate을 bit per second나 byte per second로 표현하지만 mapper 이후에는 symbol per second로 표현을 한다. 즉, mapper의 출력 신호는 심볼로 부르기 때문이다.

Fig. 12는 Constellation이라고 하는 I/Q로된 좌표로 표현되는 그림이다.

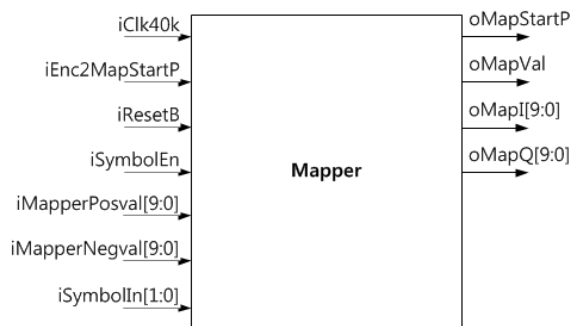


Fig. 11. Interface of mapper block

Table 4. Signal definition of mapper block

신호이름	I/O	설명
iClk40k	I	Main Clock
iResetB	I	초기화 신호
iEnc2MapStartP	I	입력 데이터 신호의 Start Pulse
iSymbolEn	I	입력 데이터 신호의 Enable 신호
iMapperPosval [9:0]	I	입력 데이터를 mapping하는 positive 값
iMapperNegval [9:0]	I	입력 데이터를 mapping하는 negative 값
iSymbolIn[1:0]	I	입력 데이터 신호
oMapStartP	O	출력 데이터신호의 Start Pulse
oMapVal	O	출력 데이터 신호의 Enable 신호
oMapI[9:0]	O	출력 Image 데이터 신호
oMapQ[9:0]	O	출력 Quadrature 데이터 신호

<Mapper 출력 성상도 >

1.9

$X_p=0111101110$

$X_m=1000010010$

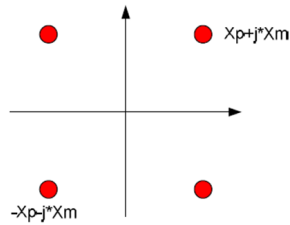


Fig. 12. Constellation 작표

예를 들어 QPSK의 경우 00,01,10,11로 표현되고 I/Q 각각 [1,-1],[1,-1]로 표현이 된다. 즉, QPSK 2개의 심볼로 표현하게 되는 것이다. mapper블록의 Interface는 다음과 같다.

2.7 TxFrame 블록

TxFrame 블록은 Frame 구조에 맞춰 데이터를 구성하는 역할을 수행한다. TxFrame의 기능은 다음과 같다.

Control Channel과 Traffic channel일 때를 구분하여 각각의 Symbol을 맞게 취합한다. PHY Header를 생성하여 Frame 구조에 삽입한다. PHY Header는 Control channel일 경우 CC, CD, CE, CF가 삽입되고 Traffic Channel일 경우에는 0~45의 값이 들어간다.

2.8 Shaping Filter 블록

Shaping Filter는 4-OverSampling 블록과 Square Root Raised Cosine 필터로 구성되어 있다.

Fig. 13은 4-OverSampling 블록의 입력신호인 TxFrame 이후의 출력 신호와 4-OverSampling 이후의 출력신호를 나타낸다.

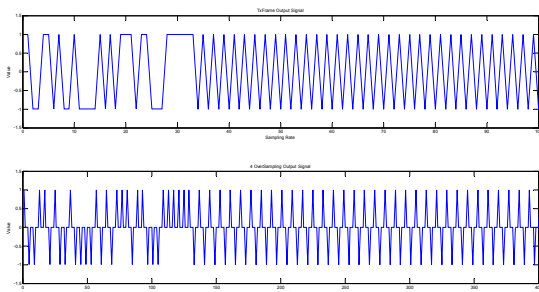


Fig. 13. 4-Oversampling의 입력과 출력 신호

128 KHz Sampling Rate을 가지는 TxFrame 출력신호를 512 KHz로 oversampling을 하는데 첫 번째의 인지

된 신호를 제외하고 3개는 '0'으로 처리를 하는 방법을 이용한다.

Square Root Raised Cosine(SRRC) 필터는 다음과 같은 특성을 가진다.

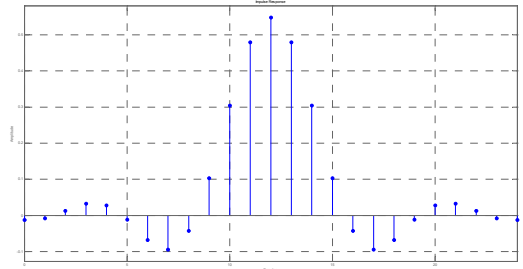


Fig. 14. SRRC Filter의 impulse response

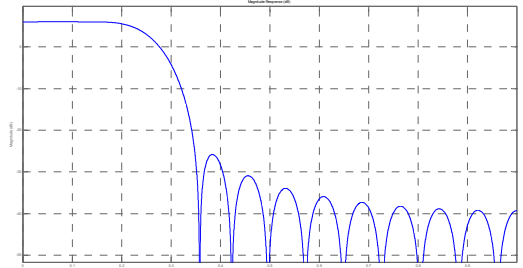


Fig. 15. SRRC filter의 magnitude response

2.9 모델 BER 성능

E_b/N_0 에 따른 모델 BER 성능은 아래와 같다.

8 dB = 이론적 E_b/N_0 (@QPSK, AWGN)

- CTC Decoder 코딩 이득 + 구현 마진

$$= 11 - 6 + 3$$

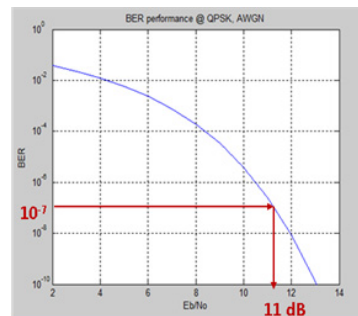


Fig. 16. QPSK BER graph

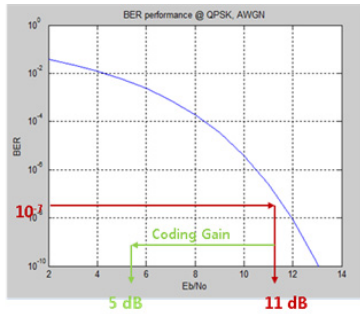


Fig. 17. Gain of CTC decoder 2/3-r : 6 dB gain 고려

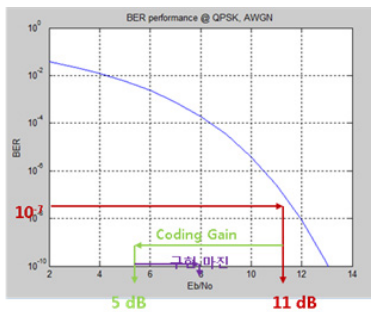


Fig. 18. Implementation margin + board noise figure : 3 dB

3. 결론

본 논문에서는 항공기/탄도탄 항적정보와 방공통제

명령을 전달받아 전군의 야전부대에 실시간으로 전파하여 효율적인 방공작전 수행을 지원하는 위성 전군방공경보체계의 핵심인 모뎀의 프레임 구조 및 변복조 설계, 망 동기 방법 등을 기술하였다. 이를 통해 위성 전군방공경보체계의 수신 성능을 만족함을 확인할 수 있었다.

References

- [1] Dennis Roddy, "Satellite Communications," Fourth Edition, McGraw-Hill, 2007.
- [2] B. G. Evans, Satellite Communication Systems, 3rd Edition, The Institution of Engineering and Technology, London, 1999
- [3] Zhili Sun, Satellite Networking (Principles And Protocols), John Wiley & Sons Inc, 2005.
- [4] Corazza, Giovanni E, Digital Satellite Communications, Springer Verlag, New York, 1998.
- [5] A. Nejat Ince, Digital Satellite Communications and Technologies, Springer Verlag, New York, 1998.
- [4] D. Roddy, Satellite Communications, 3rd Ed, McGraw-Hill, New York, 2001
- [5] Thuraya Satellite Telecommunications, ThurayaDSL, <http://www.thuraya.com/>
- [6] W. Stallings, Data and Computer Communications, 8th Ed, New Jersey, Prentice Hall, 2006