

Single stage PFC flyback 컨버터의 전해커패시터용량저감기법

(The Method of Reducing the Output Electrolytic Capacitance in Single Stage PFC flyback Converter)

김진구* · 박종연**

(Jin-Gu Kim · Chong-Yeon Park)

Abstract

LED has been great attentions in lighting industry because of its long life-time, high efficiency, excellent light output characteristics. However, the life-time of the LED driving system is decreased because of the electrolytic capacitor which is used in the power conversion system for driving LED lighting. Therefore the capacitance reduction methods have been studied to replace an electrolytic capacitor with film or tantalum capacitor. This paper presents the Single stage PFC flyback converter with the simplified third harmonic current injection circuit to reduce output capacitance and the proposed system is theoretically analyzed and verified through the experiment.

Key Words : Light Emitting Diode, Single Stage PFC Flyback Converter,
Third Harmonic Current Injection Method

1. 서 론

LED(Light Emitting Diode)는 장수명이고 높은 광 출력특성을 가지는 동시에 환경 친화적인 이점으로 기존의 광원들을 대체하여 자동차, 비행기 등의 조명 기구에 널리 사용되고 있다[1-3]. LED에 흐르는 전류를 정 전류로 제어하여 균일한 조도를 발생하도록 하

기 위해서는 LED 구동회로가 필요하다. LED 구동회로는 전력변환장치로 구성되어 있으며 그 내부에 사용되는 전해커패시터의 수명이 LED칩에 비해 짧기 때문에 LED 조명장치 전체의 수명이 저하되는 문제가 발생한다[4-6]. 특히 역률을 보상하기 위한 PFC(Power Factor Correction)회로의 출력에는 회로의 입력과 출력간의 전력을 평활화하기 위한 높은 용량의 벌크커패시터(C_B)가 요구된다. 일반적인 필름 커패시터의 용량은 $10\mu F$ 미만으로 수 μF ~ 수 mF 의 용량을 갖는 전해커패시터에 비해 현저하게 낮다. 또한 탄탈커패시터의 경우 $50\mu F$ 정도의 용량을 갖는 반면 내전압이 50V 미만으로 높지 않다. 이러한 이유로 수명이 짧은 단점에도 불구하고 벌크커패시터로써 전해 커패시터가 널리 사용되고 있다[7]. 이러한 LED 구동

* Main author : Dept. of Electrical & Electronics Eng. Kangwon National Univ., Korea
** Corresponding author : Professor, Dept. of Electrical & Electronics Eng. Kangwon National Univ., Korea
Tel : 033-250-6292, Fax : 033-259-5674
E-mail : cypark@kangwon.ac.kr
Received : 2015. 7. 3
Accepted : 2015. 8. 4

회로의 수명문제를 해결하기 위하여 LED 구동회로 내의 전해커패시터의 용량을 저감하여 수명이 반영구적인 필름 또는 탄탈커패시터로 대체하기 위한 연구가 진행되고 있다. 그 중 입력 전류의 기본파 성분과 3고조파 성분의 비를 조절하여 PFC 출력 벌크커패시터의 용량을 저감하는 3고조파 전류주입기법이 연구되었다[7-10].

본 논문에서는 그림 1과 같은 기존 Two-Stage 구조에 비해 능동소자의 수를 줄임으로써 전체 시스템의 비용을 절감할 수 있는 80W급 Single stage PFC flyback 컨버터를 제안하였고 단순화된 3고조파주입 회로를 이용하여 출력 단 벌크커패시터의 용량을 저감하기 위한 방법에 대하여 이론적으로 분석하고 이를 실험적으로 증명하였다. 3고조파의 주입비율은 [7]에서 제시한 결과를 토대로 조명장치 관련 고조파규격인 IEC 61000-3-2 Class C의 역률과 THD(Total Harmonic Distortion)를 만족함과 동시에 최대로 벌크커패시터의 용량을 저감할 수 있도록 결정하였다.

2. 3고조파전류 주입방법

2.1 3고조파전류 주입원리

그림 1, 2는 각각 Two stage 컨버터와 Single stage PFC flyback 컨버터의 개략도를 나타낸다.

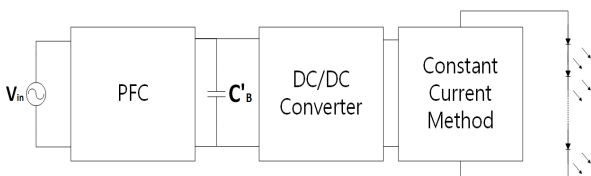


Fig 1. Schematic diagram of two stage converter

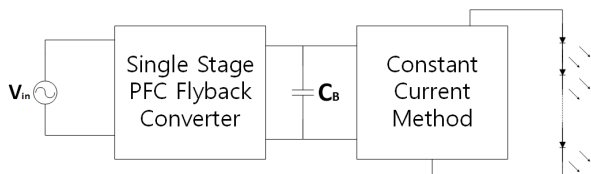


Fig 2. Schematic diagram of single stage PFC flyback converter

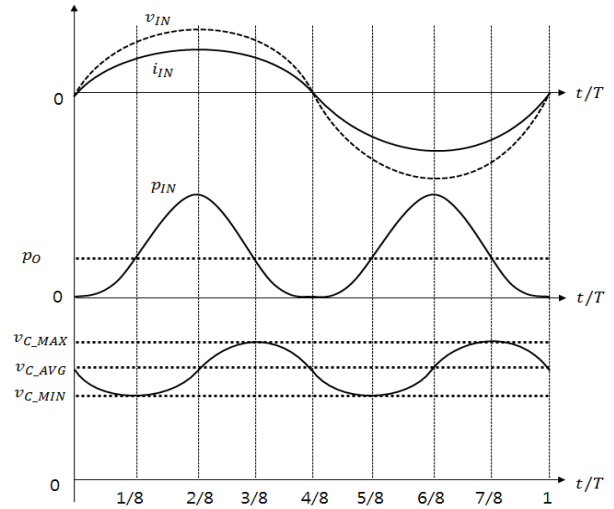


Fig 3. Key waveforms of Single stage PFC flyback converter when the input power factor is unity[7,9]

Single stage PFC flyback 컨버터는 기존 Two stage 컨버터의 PFC단과 DC / DC컨버터 단을 결합하여 능동소자의 수를 줄임으로써 회로의 단가를 절감할 수 있다. 또한 기존 Two stage 시스템의 PFC 출력 단 벌크커패시터(C_B)를 컨버터 출력 단(C_B)에 위치시켜 커패시터의 내전압을 줄일 수 있는 장점이 있다. 그림 3는 Single stage PFC flyback 컨버터의 주요파형들을 나타낸다. 그림 3에 나타낸 것과 같이 역률이 1인 경우로 가정하면 입력전압 $V_{in}(t)$ 는 식 (1)과 같다. 이때 V_m 은 입력전압의 최대값이고 w 는 입력전압의 각 주파수이다.

$$V_{in}(t) = V_m \sin wt \quad (1)$$

입력역률을 1로 가정했으므로 입력전류 $I_{in}(t)$ 는 식 (2)와 같이 나타낼 수 있다. I_m 은 입력전류의 최대값이다.

$$I_{in}(t) = I_m \sin wt \quad (2)$$

식 (1)과 식 (2)로부터 순시적인 입력전력 $p_{in}(t)$ 를 구하면 다음과 같이 나타낼 수 있다.

$$p_{in}(t) = V_{in}(t)i_{in}(t) = \frac{V_m I_m (1 - \cos 2wt)}{2} \quad (3)$$

$$P_{in} = \frac{V_m I_m}{2} \quad (4)$$

$$P_{in} = P_o = \frac{V_m I_m}{2} \quad (5)$$

식 (3)으로부터 평균입력전력 P_{in} 을 구하면 식 (4)와 같고 컨버터의 효율이 100%라고 가정하면 평균입력 전력 P_{in} 과 평균출력전력 P_o 이 동일하므로 식 (5)와 같이 나타낼 수 있다.

그림 3에서 V_c 는 C_B 의 전압파형을 나타낸 것이고 입력전력이 평균출력전력보다 클 때($p_{in} > P_o$), C_B 는 충전된다. 이와 반대로 입력전력이 평균출력전력보다 작을 때($p_{in} < P_o$), C_B 는 방전한다. 입력전압의 한 주기를 T 라고 할 때, 그림 3에서 p_{in} 이 P_o 와 만나는 점은 $\frac{1}{8}T$ 와 $\frac{3}{8}T$ 일 때이다. 이 구간에서 V_c 의 전압은 V_{cmin} 에서 V_{cmax} 으로 증가한다. $\frac{1}{8}T$ 에서 $\frac{3}{8}T$ 구간까지 C_B 에 충전되는 에너지를 구하면 표현방식에 따라 식 (6), (7)과 같이 나타낼 수 있다.

$$\Delta E = \frac{1}{2} C_B (V_{cmax}^2 - V_{cmin}^2) \quad (6)$$

$$\Delta E = \int_{\frac{1}{8}T}^{\frac{3}{8}T} [p_{in}(t) - P_o] dt = \frac{P_o}{w} \quad (7)$$

식 (6)과 (7)을 통하여 입력전력과 출력전력의 차이에 의해 C_B 에 충전되는 에너지의 크기가 결정됨을 알 수 있다. 또한, 충전되는 에너지의 크기는 C_B 의 용량에 비례한다.

그림 2의 Single stage PFC flyback 컨버터의 입력전류에 3고조파전류를 주입하는 경우 입력전류는 식 (8)과 같이 나타낼 수 있다. I'_3 는 3고조파의 전류주입 비율을 나타낸다.

$$I_{in(1+3)}(t) = I_m \sin \omega t + I'_3 I_m \sin 3\omega t \quad (8)$$

식 (8)과 (1)을 이용하여 3고조파를 주입한 경우의 순시적인 입력전력 $p_{in(1+3)}(t)$ 를 구하면 식 (9)와 같다.

또한 식 (9)의 양변을 P_o 로 나누고 이를 정리하면 식 (10)을 얻을 수 있다.

$$p_{in(1+3)}(t) = V_m I_m \sin \omega t (\sin \omega t + I'_3 \sin 3\omega t) \quad (9)$$

$$\frac{p_{in(1+3)}(t)}{P_o} = 2 \sin \omega t (\sin \omega t + I'_3 \sin 3\omega t) \quad (10)$$

그림 4는 3고조파 주입 비율(I'_3)을 달리하여 식 (10)을 그린 것으로 Single stage PFC flyback 컨버터의 3고조파전류 주입 비율에 따른 입력전력파형을 나타낸 것이다.

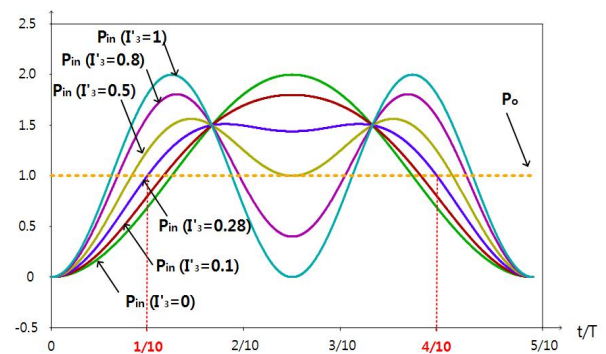


Fig 4. Input and output power waveforms of Single-stage PFC Flyback converter according to the third harmonic current injection ratio(9)

그림 4를 참고하여 입력전력과 출력전력이 만나는 지점에서 컨버터 출력 단의 벌크커패시터(C_B)의 충전 및 방전구간을 알 수 있다. [7]에서는 3고조파전류 주입비율이 28%일 때 IEC 61000-3-2의 Class C 규격을 만족하면서 동시에 커패시터의 용량을 최소로 저감할 수 있다고 제시되어 있다. 그림 4에서 알 수 있듯이 I'_3 이 0.28일 때의 커패시터의 충전구간은 입력전압의 한 주기를 T 라고 할 때, $\frac{1}{10}T \leq t \leq \frac{4}{10}T$ 이다.

그림 5는 3고조파전류 주입 비율이 28%일 때의 Single stage PFC flyback 컨버터의 주요파형들을 나타낸다. 위에서 논의한 것과 같이 입력전류에 28%의 3고조파전류가 주입된 경우를 가정하면 식 (8)은 다음과 같이 나타낼 수 있다.

$$I_{i_{n(1+3)}}(t) = I_m \sin \omega t + 0.28 I_m \sin 3 \omega t \quad (11)$$

식 (11)과 (1)을 이용하여 순시적인 입력전력을 구하면 식 (12)와 같다.

$$p_{i_n}(t) = V_m I_m \sin^2 \omega t + 0.28 V_m I_m \sin \omega t \cdot \sin 3 \omega t$$

$$= \frac{V_m I_m (1 - 0.72 \cos 2 \omega t - 0.28 \cos 4 \omega t)}{2} \quad (12)$$

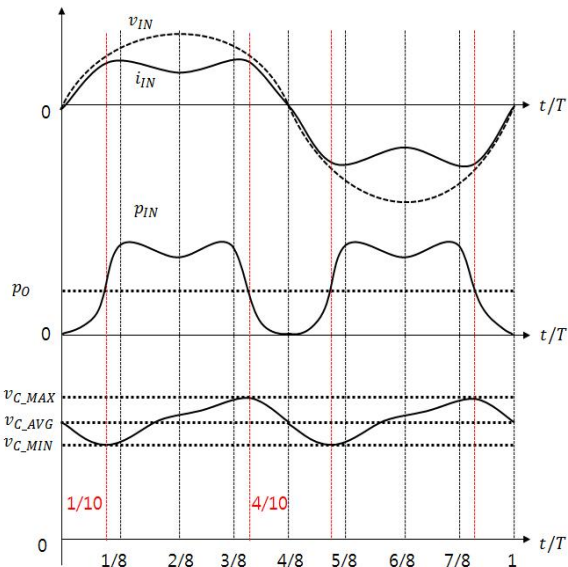


Fig 5. Key waveforms of Single-stage PFC Flyback converter with injected third harmonic current

그림 4와 5에서 알 수 있듯이 28%의 3고조파를 주입한 경우 벌크커패시터(C_B)는 $\frac{1}{10} T \leq t \leq \frac{4}{10} T$ 구간에서 충전된다. 이때 커패시터에 충전되는 에너지 ΔE 를 구하면 다음과 같다.

$$\Delta E = \int_{\frac{1}{10} T}^{\frac{4}{10} T} [p_{i_n}(t) - P_o] dt$$

$$= \int_{\frac{1}{10} T}^{\frac{4}{10} T} \frac{V_m I_m (1 - 0.72 \cos 2 \omega t - 0.28 \cos 4 \omega t) - V_m I_m}{2} dt$$

$$= (0.767) \frac{P_o}{\omega} \quad (13)$$

식 (13)을 통해 3고조파 전류를 주입할 경우 ΔE 가 식 (7)의 경우에 비해 23.3% 줄어드는 것을 알 수 있다. 즉 Single stage PFC flyback 컨버터의 입력전류에 28%의 3고조파 전류를 주입함으로써 벌크 커패시터(C_B)의 용량을 23.3% 저감할 수 있다.

2.2 3고조파 전류주입회로

3고조파 전류주입은 주로 PFC제어기를 통해 이루어진다. 일반적으로 BCM(Boundary Conduction Mode) PFC는 역률을 보상하기 위해 입력전압을 검출하여 입력전류가 검출된 입력전압의 모양을 추종하도록 스위치를 제어함으로써 역률을 보상한다. 이러한 원리를 이용하여 별도의 3고조파전류 주입회로를 추가하여 3고조파를 발생시킨 후 이것을 검출된 입력전압에 더하여 PFC제어기의 입력으로 인가함으로써 입력전류에 3고조파를 주입할 수 있다.

입력전류에 3고조파 전류주입을 하기 위해 여러 종류의 3고조파 전류주입회로가 연구되었다. 3고조파 전류주입회로의 종류는 크게 곱셈기를 이용한 방식, PLL을 이용한 방식, 다이오드와 연산증폭기를 이용한 방식 등이 있다[7-10]. 그림 6은 곱셈기를 이용하여 3고조파 전류주입회로를 구현한 것을 나타낸 것이다.

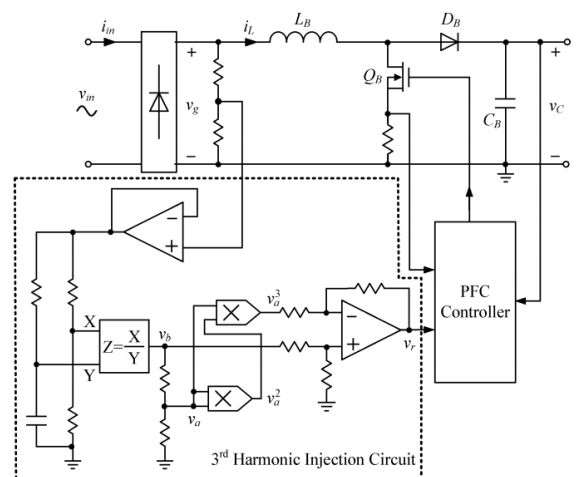


Fig 6. Third harmonic current injection circuit with multiplier[9]

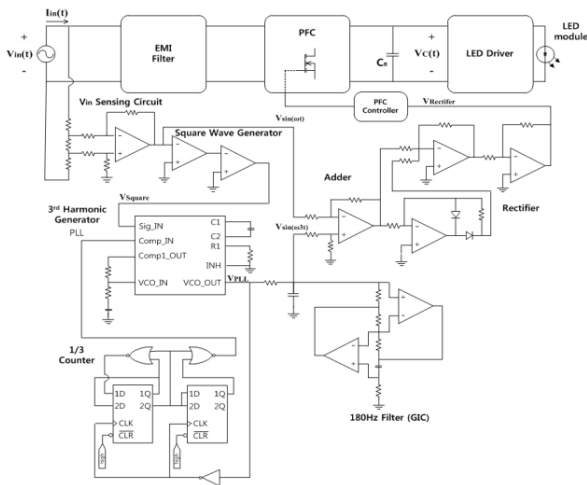


Fig 7. Third harmonic current injection circuit with phase locked loop[7]

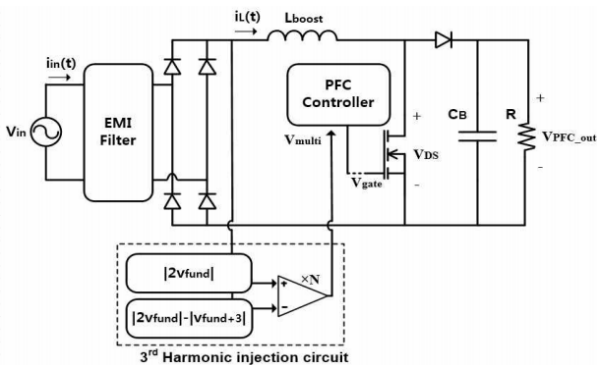


Fig 8. Simplified third harmonic current injection circuit[10]

그림 6의 회로는 2009년에 제안된 것으로 곱셈기를 사용하여 회로의 구조가 복잡하다. 이러한 문제를 개선하기 위해 2012년에 그림 7의 PLL을 이용한 3고조파 전류 주입회로가 제안되었다. 그림 7에 제안된 회로는 곱셈기를 적용한 회로에 비해 구조가 간소화되었고 3고조파전류 주입 비를 조절하는 것이 용이하다. 그러나 상용화를 하기에는 여전히 복잡한 구조가 문제점으로 지적되어왔다. 그림 8은 2014년에 제안된 다이오드와 연산증폭기를 이용하여 구현한 단순화된 3고조파전류 주입회로를 보여준다. 단순화된 3고조파전류 주입회로는 3고조파전류 주입 비율을 조절하는 것이 쉽지 않은 단점이 있지만 회로의 구조가 단순하므로 상용화에 적합하다. 또한 일반적으로 3고조파전류의

주입비율은 한번 정해지면 조정할 필요가 없으므로 3고조파 주입 비율조정이 어려운 것은 문제가 되지 않는다.

본 논문에서 제안한 시스템은 단순화된 3고조파전류 주입회로를 Single stage PFC flyback 컨버터에 적용함으로써 기존의 Two-stage회로의 구조를 간소화하여 비교적 높은 효율을 얻을 수 있으면서 상용화에 유리한 것이 장점이다.

3. 제안된 시스템

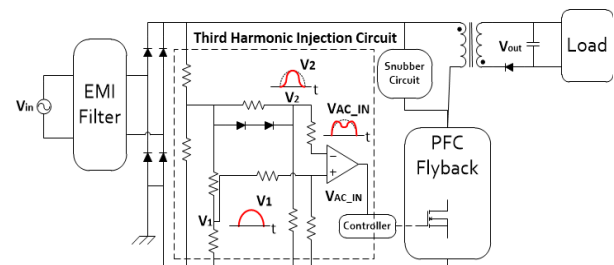


Fig. 9. Block diagram of proposed Single stage PFC Flyback Converter with simplified third harmonic current injection circuit

그림 9은 단순화된 3고조파 주입회로를 갖는 Single stage PFC flyback 컨버터의 블록도를 나타낸다. EMI 필터는 컨버터에서 발생한 전자기적인 잡음이 입력전원에 영향을 미치는 것을 최소화한다. 상용전원 V_{in} 은 다이오드정류기를 통해 직류전압으로 변환되고 Single stage PFC flyback 컨버터를 통하여 입력역률을 보상함과 동시에 부하에 적합한 직류전압의 형태로 전력을 전달한다.

또한 다이오드와 연산증폭기로 구성된 단순화된 3고조파전류 주입회로를 이용하여 입력전류의 기본파와 원하는 비율의 3고조파성분이 포함된 파형을 생성한다. 이때 3고조파 전류의 주입 비율은 3고조파전류 주입회로의 저항 값을 변경함으로써 구현할 수 있다. 그림 9의 V_1 은 입력전압(V_{in})의 전파 정류된 파형을 전압 분배하여 검출한 전압이다. V_2 는 V_1 과 같이 전압 분배하여 검출한 전압을 다이오드의 도통 및 차단특성을 이용하여 생성된다. 연산증폭기를 이용하여 $(V_1 - V_2)$ 의 연산을 수행하면 V_{AC_In} 의 전압파형을 얻

을 수 있다. 이러한 회로는 기존의 3고조파 발생장치 없이 간단한 방법으로 3고조파전류가 주입된 형태의 파형을 만들 수 있다[10]. 제안된 시스템은 피드포워드 제어를 위해 입력전압 파형을 검출하기 위한 별도의 핀이 존재하므로 3고조파전류주입회로를 적용하기에 적합한 On-Semi.社의 NCP1652를 이용하여 구현하였으며 3고조파전류 주입회로에 의하여 생성된 파형을 NCP1652의 제어입력으로 하여 스위치를 제어함으로써 원하는 입력전류파형을 얻을 수 있다.

그림 10, 11은 각각 단순화된 3고조파전류 주입회로의 회로도 및 이를 이용하여 시뮬레이션을 수행한 결과 파형을 나타낸다. 그림 11은 입력전류와 입력전류의 3배의 주파수를 갖는 3고조파의 주입비율을 28%로 하였을 때의 전압파형과 단순화된 3고조파전류 주입회로를 통해 얻은 전압파형을 비교한 것으로 두 경우가 일치하는 것을 보여준다.

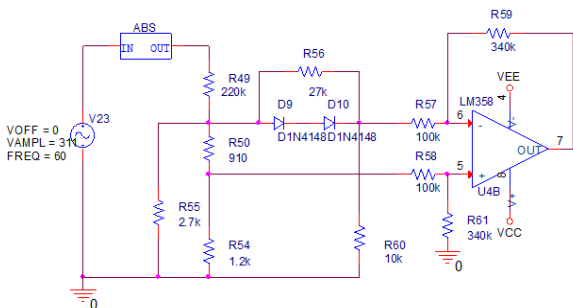


Fig. 10. Circuit of Simplified third harmonic current injection circuit

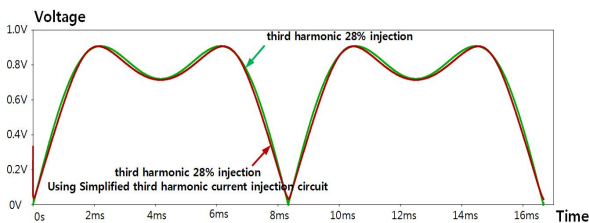


Fig. 11. Simulation waveform of Simplified third harmonic current injection circuit

4. 실험결과

단순화된 3고조파전류 주입회로를 적용한 80W급 Single stage PFC flyback 컨버터의 시제품을 제작하

여 실험을 진행하였으며 측정을 위해 The Wave Runner 104MXi 오실로스코프(LeCroy)와 WT500 전력분석기(YoKOGAWA)가 사용되었다. 표 1은 실험을 위해 제작된 Single stage PFC flyback 컨버터의 설계사양을 나타낸다.

Table 1. Specifications of proposed Single stage PFC flyback converter

Parameters	Specifications
Input voltage range	120~230 V
Output voltage	32 V
Output power	80 W
Switching frequency	70kHz
Flyback transformer L_p	600uH
Turn ratio ($n = N_p/N_s$)	2.5
Flyback Switch	FQA8N100C (Fairchild)
Secondary Rectifier Diode	MSR860G (On semi.)

그림 12는 제안된 시스템의 3고조파전류 주입회로 유무에 따른 실험파형들을 나타낸 것이다.

그림 12 (a)는 3고조파전류 주입회로를 적용하지 않은 경우의 출력전압과 입력전류 및 $V_{AC,IN}$ 파형을 보여준다. 이때 입력역률은 0.987이고 입력전류의 THD는 10%이며 출력전압의 리플은 31.6V이다.

그림 12 (b)는 그림 10의 3고조파전류 주입회로를 적용한 경우의 출력전압과 입력전류 및 $V_{AC,IN}$ 파형을 나타낸다. $V_{AC,IN}$ 은 3고조파전류 주입회로에 의하여 생성된 파형으로 제어기에 의하여 입력전류는 $V_{AC,IN}$ 의 모양을 추종한다. 그러므로 입력역률은 0.957로 떨어지고 입력전류의 THD는 26%로 상승하였다. 또한 3고조파전류 주입회로를 적용한 경우 출력전압의 리플은 23.8V로 줄어들었다. 위의 실험에 사용된 벌크커패시터의 용량은 220uF으로 3고조파전류 주입회로를 적용한 경우 출력전압의 리플이 기존 31.6V에서 23.8V로 줄어들었다. 벌크 커패시터의 용량은 출력전압의 리플에 반비례하므로 3고조파전류 주입회로를 적용한 경우 기존의 경우에 비하여 벌크커패시터의 용량을 줄이는 것이 가능하며 이때 실험을 통하여 출

력전압의 리플이 31.6V가 될 경우의 벌크커패시터의 용량은 168 μ F로 기존 220 μ F에서 약 24% 저감됨을 알 수 있었다.

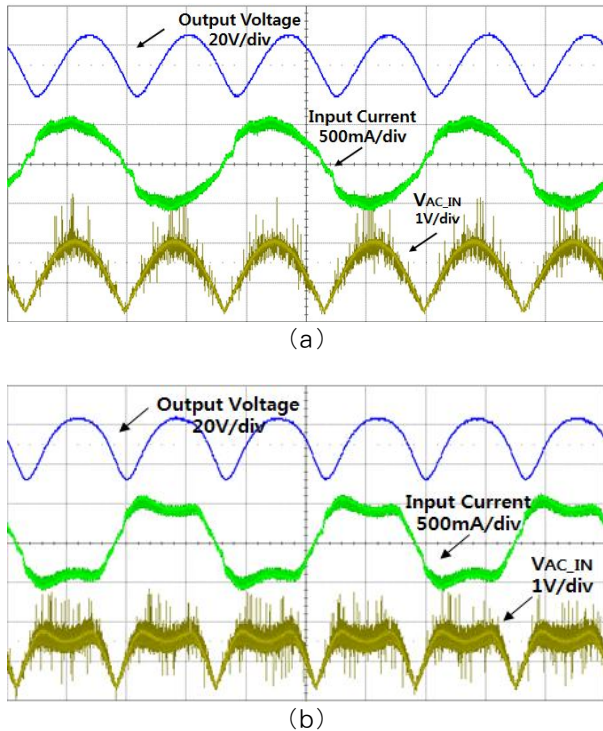


Fig. 12. Experimental waveforms with or without third harmonic injection circuit (a) Without third harmonic current injection circuit (b) With third harmonic current injection circuit

결론적으로 제안된 시스템은 Single stage PFC flyback 컨버터는 기존 Two stage 구조에 비하여 구성이 간소해지므로 제작 단가를 절감할 수 있다. 또한 간단한 구조의 3고조파 전류주입회로를 적용하여 PFC 출력 단의 높은 내전압이 요구되는 전해커패시터를 컨버터 출력 단으로 이동시킴으로써 낮은 내전압이 요구되고 수명이 긴 탄탈커패시터로 대체하는 것이 가능하므로 전체 LED 구동시스템의 수명이 증가한다.

제안된 시스템은 IEC 61000-3-2 Class C의 조명기기 관련 고조파규격을 만족하는 범위 내에서 역률의 감소 및 THD의 증가를 야기하며 출력전압 리플의 크

기를 줄일 수 있다. 이는 동일한 출력전압의 리플을 가질 경우 출력 단 벌크커패시터의 크기를 약 24% 저감할 수 있음을 의미한다.

5. 결 론

본 논문에서는 단순화된 3고조파전류 주입회로를 적용한 80W급 Single stage PFC flyback 컨버터를 제안하였고 이를 이용하여 출력 단 벌크커패시터의 용량을 저감할 수 있음을 이론적으로 분석하고 이를 실험으로 증명하였다. 제안된 시스템의 역률과 THD는 각각 0.957, 26%로 IEC 61000-3-2의 조명기기 고조파 관련규격을 만족시키는 동시에 출력 단 벌크커패시터의 용량은 220 μ F에서 168 μ F으로 약 24% 저감할 수 있었다. 이는 위의 식 (13)에서 이론적으로 검증한 23.3% 수치에 근접한 값이다. 이를 통하여 출력 단 벌크커패시터(C_B)를 탄탈커패시터로 대체하여 전체 시스템의 수명이 증가한다. 또한 제안된 시스템은 기존 Two stage 컨버터의 PFC 단과 DC/DC 컨버터 단을 결합하여 MOSFET, 제어기 등의 능동소자 수를 줄일 수 있고, 기존 PFC 출력단 벌크커패시터를 제거하여 컨버터 출력 단으로 위치시킴으로써 커패시터의 내전압을 줄일 수 있다.

이 논문은 한국조명 전기설비학회 2015년도 춘계학술대회에서 발표하고 우수추천논문으로 선정된 논문임.

References

- [1] M. R. Krames, et al., "Status and Future of High-Power Light-Emitting Diodes for Solid-State Lighting", *Journal of Display Technology*, Vol. 3, No. 2, pp. 160-175, Jun. 2007.
- [2] J. Y. Tsao, "Solid state lighting : lamps, chips and materials for tomorrow", *IEEE Circuits Devices*, Vol. 20, No. 3, pp. 28-37, May-June. 2004.
- [3] S. Liu, X. B. Luo, "LED Packaging for Lighting Applications : Design, Manufacturing and Testing", John Wiley and Sons, July. 2011.
- [4] A. Lahyani, P. Venet, G. Grellet and P. J. Viverge, "Failure Prediction of Electrolytic Capacitors During Operation of a Switch mode Power Supply", *IEEE Transactions on Power Electronics*, Vol. 13, No. 6, pp. 1199-1207, Nov. 1998.
- [5] K. Zhao, P. Ciufu and S. Perera, "Lifetime Analysis of

Aluminum Electrolytic Capacitor Subject to Voltage Fluctuations”, Harmonics and Quality of Power (ICHQP), 14th International Conference on, pp. 1-5, Sept. 2010.

- [6] Y. X. Qin, H. S. H. Chung, D. Y. Lin and S. Y. R. Hui, “Current Source Ballast for High Power Lighting Emitting Diodes without Electrolytic Capacitor”, Industrial Electronics, IECON 2008. 34th Annual Conference of IEEE, pp. 1968-1973, Nov. 2008.
- [7] J. W. Yoo, K. H. Jung and I. U. Jeon, “Third Harmonic Injection Circuit to Eliminate Electrolytic Capacitors in Light-Emitting Diode Drivers”, Journal of Electrical Engineering & Technology, Vol. 7, No. 3, pp. 358-365, May. 2012.
- [8] D. G. Lamar, J. Sebastian, M. Arias and A. Fernandez, “Reduction of the Output Capacitor in Power Factor Correctors by Distorting the Line Input Current”, Applied Power Electronics Conference and Exposition, 2010 twenty-fifth Annual IEEE, pp. 196-202, 2010.
- [9] L. Gu, X. Ruan, M. Xu and K. Yao, “Means of Eliminating Electrolytic Capacitor in AC/DC Power Supplies for LED Lightings”, IEEE Transactions on Power Electronics, Vol. 24, No. 5, pp. 1399-1408, May. 2009.
- [10] J. W. Yoo, “Long Lifetime LED Driving System by the Harmonic Injection and the Current Balancing Methods”, Ph. D. Dissertation, The Graduate School of Kangwon National University, 2014.

◇ 저자소개 ◇



김진구 (金眞九)

1989년 6월 15일생. 2014년 강원대 전기 전자공학과 졸업. 2014년~현재 강원대 BIT의료융합학 협동과정 전기전자공학과 석사과정.



박중연 (朴鍾演)

1951년 2월 23일생. 1973년 고려대 전자 공학과 졸업. 1980년 경북대 전자공학과 졸업(석사). 1984년 경북대 전자공학과 졸업(박사). 1973~1977년 KIST 연구원. 1977~1984년 울산공대 조교수, 부교수. 1984년~현재 강원대 전기전자공학과 교수.