

구리 ECMP에서 전류밀도가 재료제거에 미치는 영향

박은정¹ · 이현섭² · 정호빈³ · 정해도^{1*}

¹부산대학교 기계공학부, ²동명대학교 기계공학과
³노스이스턴 대학교 기계공학과

Effect of Current Density on Material Removal in Cu ECMP

Eunjeong Park¹, Hyunseop Lee², Hobin Jeong³ and Haedo Jeong^{1*}

¹School of Mechanical Engineering, Pusan National University

²Dept. of Mechanical Engineering, Tongmyong University

³Dept. of Mechanical Engineering, Northeastern University

(Received November 30, 2014; Revised March 25, 2015; Accepted April 10, 2015)

Abstract – RC delay is a critical issue for achieving high performance of ULSI devices. In order to minimize the RC delay time, we uses the CMP process to introduce high-conductivity Cu and low-k materials on the damascene. The low-k materials are generally soft and fragile, resulting in structure collapse during the conventional high-pressure CMP process. One troubleshooting method is electrochemical mechanical polishing (ECMP) which has the advantages of high removal rate, and low polishing pressure, resulting in a well-polished surface because of high removal rate, low polishing pressure, and well-polished surface, due to the electrochemical acceleration of the copper dissolution. This study analyzes an electrochemical state (active, passive, transpassive state) on a potentiodynamic curve using a three-electrode cell consisting of a working electrode (WE), counter electrode (CE), and reference electrode (RE) in a potentiostat to verify an electrochemical removal mechanism. This study also tries to find optimum conditions for ECMP through experimentation. Furthermore, during the low-pressure ECMP process, we investigate the effect of current density on surface roughness and removal rate through anodic oxidation, dissolution, and reaction with a chelating agent. In addition, according to the Faraday's law, as the current density increases, the amount of oxidized and dissolved copper increases. Finally, we confirm that the surface roughness improves with polishing time, and the current decreases in this process.

Keywords – electrochemical mechanical polishing(전기화학 기계적 연마), potentiodynamic curve(변전위 곡선), passivation layer(부동태 층), current density(전류밀도), material removal rate(재료제거율)

1. 서 론

1-1. 사회적 배경

초 대규모 집적회로(Ultra Large Scale Integration: ULSI)의 제조에 있어서 마이크로 전자 제품은 많은 요구 사항을 필요로 한다. 국제 반도체 기술 로드맵(International Technology Roadmap for Semiconductor:

ITRS)[1]에 따르면, 칩의 크기는 2014년 28 nm에 도달하여 2017년 이후, 배선의 폭이 17 nm 수준으로 줄어들 것으로 예측하고 있다[2]. 공극률이 커질 수록 취약해지는 Low-k로 인해 배선 RC 지연(RC delay)과 관련된 칩 처리 속도를 저하시키는 문제는 굉장히 심각한 문제로 대두되고 있다. 이러한 문제로 인해 CMP는 낮은 압력을 갖는 새로운 방법을 도입해야 하고, 차세대 하이브리드 공정인 전기화학 기계적 연마(Electrochemical Mechanical Polishing: ECMP)을 통해 이를 해결할 수 있다. ECMP는 낮은 압력, 높은 제거율과

*Corresponding author : hdjeong@pusan.ac.kr
Tel: +82-51-518-2463, Fax: +82-51-518-8442

우수한 표면 마무리 등의 여러 가지 이점이 있다[3-6].

1-2. 이론적 배경

전기화학 기계적 연마(CMP)의 메커니즘에서 전류 밀도와 재료제거율(Material Removal Rate: MRR)의 선형 의존성은 패러데이의 법칙(Faraday's law)을 사용하여 제안된다. 이 공정에서 압력, 상대속도 및 전하면적(Electrical Charge Area: ECA)과 같은 많은 변수는 높은 제거속도에 영향을 받는다. 패러데이의 법칙으로 용해된 금속의 중량과 전류밀도 사이의 관계를 알 수 있다[7]. 분해된 금속의 중량은 식 (1)의 패러데이 방정식으로 표현된다[8].

$$W_A = M_A \cdot I \cdot t / n \cdot F \quad (1)$$

W_A 는 공정시간(sec) 동안 전해질 용액에서 부식되는 중량 손실(g), M_A 는 금속의 원자질량(kg), I 는 전류(A), n 은 반응에 참여하는 전자 수(Number of equivalent exchanged), F 는 패러데이 상수이다. 이상적으로 전기 화학적 반응으로부터 금속 분해속도는 위의 식으로 계산될 수 있다. 1F(전자 1 mol의 전하량)는 96485 C로 알려져 있다[8].

1-3. 연구의 필요성 및 목적

기존 CMP 공정의 높은 공정압력은 65 nm 이하의 패턴 형성 시에 다공성의 Low-k 물질에 박리현상과 같은 결함을 쉽게 발생시킬 수 있다[9, 10]. 이러한 문제점의 대안으로서 나온 ECMP는 전기화학적 반응을 이용하여 구리 표면에 부동태 층(Passivation layer)을 형성하여 기존의 CMP 공정에 비해 낮은 공정압력으로 금속 재료의 표면을 평탄화시킬 수 있다. CMP와 구별되는 ECMP의 최대 이점은 낮은 압력조건에서 공정을 수행한다는 것이다. 그러므로 구리의 재료제거는 전압을 통해 전류밀도를 조절함으로써 기계적 연마에 꼭 필요한 압력을 최소화할 수 있다[11, 12]. 본 연구에서는 앞서 언급된 이점을 바탕으로 ECMP에서 구리에 흐르는 전류밀도가 연마결과에 미치는 영향과 ECMP가 구리 패턴에 어떤 영향을 미치는지에 대한 연구를 하고자 하였다.

2. 연구방법 및 내용

2-1. 전해액의 전기화학적 분석

전해액 농도의 전기적 성질을 분석하기 위해 Fig. 1의 전기화학 계측장비(WPG100, Wonatech)를 사용하

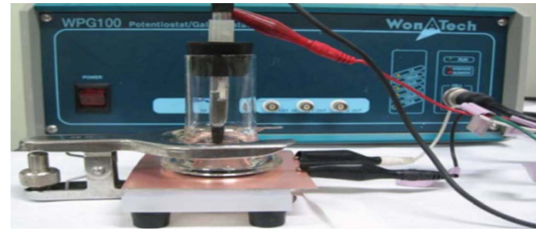


Fig. 1. Picture of potentiostat and cell for electrochemical analysis.

였다. 이로 인해 변전위 곡선(Potentiodynamic curve)으로부터 활성영역(Active region), 부동태 영역(Passive region), 부동태 통과영역(Transpassive region)의 전기 화학적 상태를 알 수 있고, ECMP 공정을 위한 알맞은 전기화학적 변수를 결정할 수 있었다. 실험에 사용된 기판은 인쇄 회로기판에 쓰이는 동박 적층판(Copper Clad Laminates, CCL)을 이용하였다. 에폭시 레진과 장섬유 유리(Continuous filament fiber glass)가 19 μm 두께의 구리막과 가열 및 가압을 통해 적층된 구조를 가진다.

전해액은 인산(H_3PO_4)을 기반으로 여러 가지 첨가제가 포함된 전해액을 사용하였다. 첨가제로는 산화제인 과산화수소(Hydrogen peroxide: H_2O_2) 0.5 wt%, 부식 방지제인 벤조트리아 졸(Benzotriazol: BTA) 0.5 wt%, 염으로는 시트릭 암모늄(Citric ammonium) 5 wt%, 용해된 Cu 이온과의 킬레이팅 작용을 하는 글리신 0.7 wt%로 각각 구성하였다[13]. 전극으로는 작업전극(Working Electrode, WE), 기준전극(Reference Electrode, RE), 상대전극(Counter Electrode, CE)을 이용하였다. 정전압의 상대전극은 흑연이고 기준전극은 포화 감홍전극(Saturated Calomel Electrode: SCE)이다. SCE 전극은 수용액 중에서 전극 전위나 pH를 측정하는 경우에 사용하는 기준전극의 일종이다. 실험 조건으로는 실제

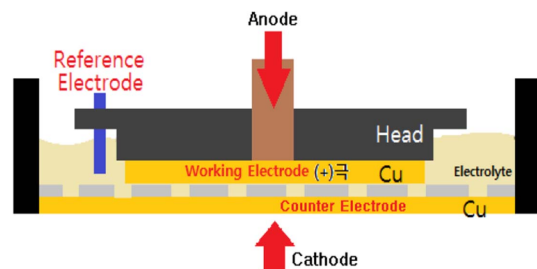


Fig. 2. ECMP system by three-electrode method.

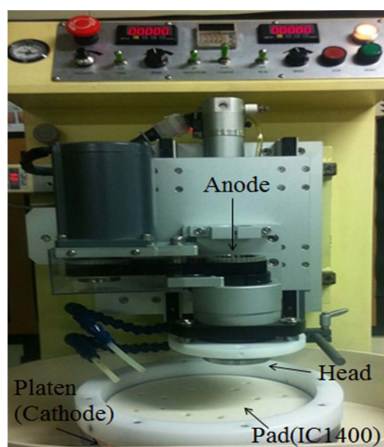


Fig. 3. ECMP machine.

연마할 시편과 동일하게 샘플 면적은 16 cm², 구리 밀도는 8.94 g/cm³로 설정해주었다.

2-2. ECMP 장치

ECMP 장치는 상대전극이 추가된 3 전극 셀 시스템을 구현하였다. 전류가 기준전극으로 흐르지 않게 되고 이 시스템은 기준전극의 전위가 영 전류 전위 값을 그대로 유지하게 된다. 즉 전류는 작업전극과 상대전극 사이로 흐르게 된다[14]. Fig. 3은 실험에 사용된 ECMP 시스템이다. 헤드의 중심에 홀을 만들어서 구리 시편의 이면에 수직으로 전압을 인가한다. 헤드의 직경은 70 mm이고, 중심 홀의 직경은 15 mm이다.

2-3. 구리 패턴 제작

ECMP가 패턴에 어떤 영향을 미치는지 파악하기 위해 크기 40 × 40 mm의 구리 시편 위에 패턴을 가공하였다. 패턴 사이즈는 실제 패턴과 유사한 사이즈로 실험하기 위하여 최대한 사이즈를 작게 맞추어 100 μm로 가공하였다. 전 처리로는 스크래치를 없애주기 위해 화학적으로 식각 처리 해준 다음, 드라이 박막을 증착하여 패턴을 형성하였다. 패턴 크기는 모든 영역에서 100 μm이고, 패턴 높이는 약 20 μm이다. Fig. 4는 구리 시편 위에 가공한 패턴의 모식도이다. 균일한 크기 8×8 mm의 패턴 9개를 구리 시편 위의 중심에 맞추어 제작하였고, 패턴과 패턴끼리의 간격은 2 mm, 테두리와 패턴 사이의 길이는 6 mm이다.

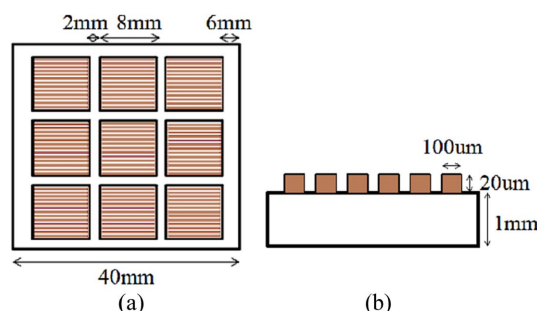


Fig. 4. Design of patterned Cu: (a) top view of patterned Cu (b) side view of patterned Cu.

Table 1. Experimental conditions

Parameters	Conditions
Materials	Cu disk (40 × 40 mm), Patterned Cu disk (40 × 40 mm)
Pattern size	100 μm
Pressure	150 g/cm ²
Rotational velocity (carrier/platen)	70/50 rpm
Process time	3 min
Electrolyte flow rate	150 ml/min
Polishing pad	Polyurethane pad; IC 1400-k (Nitta-Hass)
Electrolyte	H ₃ PO ₄ 6 wt%, H ₂ O ₂ 0.5 wt%, BTA 0.5 wt%, Citric ammonium 5 wt%, Glycine 0.7 wt%
Temperature	Room temperature

2-4. 실험조건 및 방법

Table 1은 구리 ECMP의 실험 조건이다. 일반적으로 CMP 공정 과정에서 발생하는 결함은 기계적인 요인으로 인해 일어난다[15]. 이러한 결함을 줄이기 위해 ECMP에서는 슬러리의 구성 요소 중 연마입자를 사용하지 않았다. 연마패드는 폴리우레탄 소재의 경질패드인 Nitta-Hass 사의 IC 1400-k 패드를 사용하였다. 가공 재료로는 순도 99.99%의 구리 시편을 사용하였다. 구리의 밀도는 8.94 g/cm³이고, 재료제거량의 확인을 위해 시편의 중량을 정밀 전자저울로 측정하였다.

3. 결과 및 고찰

3-1. 전해액의 전기화학적 특성

구리의 전기화학적 상태를 구분하기 위한 실험으로

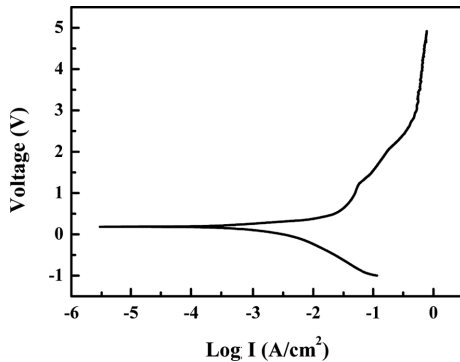


Fig. 5. Potentio-dynamic curve of Cu in conductive solution as a function of concentration.

기준전극에 대하여 $-1.5 \sim +5.5$ V 사이의 구간을 고속으로 전압 주사하는 방법을 실시하였다. Fig. 5는 H_3PO_4 6 wt%, H_2O_2 0.5 wt%, 벤조트리아졸 0.5 wt%, 시트릭 암모늄 5 wt%, 글리신 0.7 wt%의 첨가제들을 넣은 전해액의 변전위 곡선이다. 실험에 사용된 CCL 기판은 ECMP에 사용되는 구리시편과 동일한 조건이기 때문에 실 면적을 고려한 전압 파라미터 값이라고 볼 수 있다. 이러한 전압주사를 통해 구리전극에서는 전기화학적 산화반응($Cu \rightarrow Cu^{2+} + 2e^-$)과 환원 반응($2H^+ + 2e^- \rightarrow H_2$)이 동시에 일어나게 된다. 활성상태는 0.1 V까지의 영역이었고, 부동태 영역은 0.1 V–1.0 V, 부동태 통과영역은 1.0 V이상의 구간이라는 것을 알 수 있다.

3-2. 구리 시편에서의 전류 밀도에 따른 경향

ECMP 공정은 CMP와 달리 연마재를 사용하지 않기 때문에 연마제로 인한 기계적인 메커니즘은 적용되지 않는다. Fig. 6은 ECMP의 메커니즘을 나타낸 것으로써, 재료제거는 오직 전기화학적 용해작용과 연마 패드와의 기계적인 마찰작용에 의존한다. 즉, 전기화학

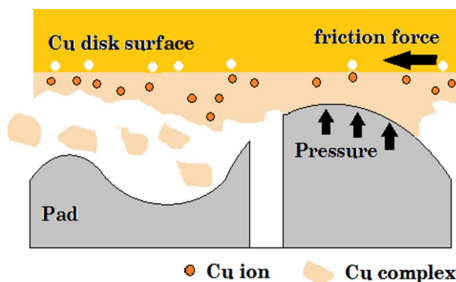


Fig. 6. Material removal mechanism of ECMP.

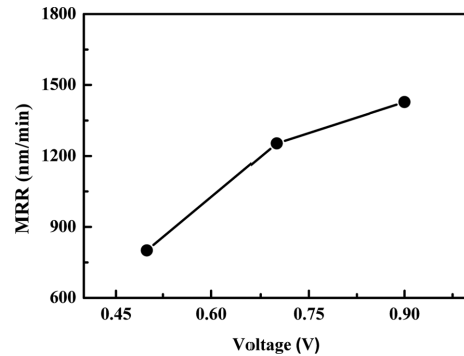


Fig. 7. Material removal rate as a function of the current density.

적인 반응과 기계적인 연마 사이의 적절한 균형을 이루는 반응이다. 전기화학적으로 전압을 가해주어 전류 밀도를 맞춰주게 되는데, 이때 전류가 흐르면 전기화학적으로 산화에 의해 구리 표면에 Cu(II) Hydroxide 화합물인 $Cu(OH)_2$ 가 형성된다. 이것이 구리 복합물이다. 이때 구리 산화막이 패드의 회전속도와 헤드에 가해지는 하중으로 인한 전단응력, 마찰의 발생으로 쉽게 제거된다. 산화막이 제거되어 노출된 재료 표면에는 전기분해로 인한 용해반응과 킬레이트 제에 의한 화학적 반응이 발생하고, 산화막이 생성되는 과정을 반복하게 되는데 이러한 메커니즘으로 구리 표면의 재료 제거가 이루어 진다.

Fig. 7은 전류밀도에 의한 재료제거율의 관계를 그래프로 나타낸 것이다. 구리에 동일한 압력으로 전류 밀도를 변화시켜 주었을 때 재료제거율이 상승하는 것을 확인할 수 있다. 이는 패러데이의 법칙에 의해 전기분해로 인한 재료 제거율이 전류밀도가 흐르는 양에 비례하기 때문이다. 전압을 0.5 V, 0.7 V, 0.9 V로 조절해 주었을 때, 재료제거율은 각각 801.2 nm/min, 1252.8 nm/min, 1427.6 nm/min으로 나타났다. 0.9 V일 때 가장 높은 재료제거량을 확인할 수 있었고, 패러데이의 법칙에 의해 전류가 점점 증가할수록 재료제거율이 높아지는 것을 확인할 수 있었다.

하지만, 다소 비선형적인 그래프를 확인할 수 있었다. 그 이유로는 전압을 가해주는 방식과 패드에 있는 홀이 구리 시편에 닿는 면적에 따라 다른 전류밀도가 흐르게 되는 데에 있다고 사료된다. 그리고 전압을 너무 높여주면 표면 조도가 높아지게 되어 평탄화와 멀어지는 결과를 얻게 될 수도 있다.

본 실험에서는 패틴이 없는 구리시편과 패틴이 있는

구리시편으로 실험을 진행하였는데, 회전속도는 연마 헤드 70 rpm, 테이블 50 rpm이다. 회전속도를 달리하는 이유는 테이블의 속도를 높여주었을 때, 원심력에 의해 전해액이 회전 중심에서 멀어지게 되어 구리표면과 반응하는 전해액 양의 감소로 인해 전류밀도가 낮아지게 되기 때문이다. 이를 개선하기 위해 테이블의 속도를 낮추어 주었다. 연마패드는 흠이 있는 폴리우레탄 패드를 사용하였는데, 연마입자를 사용하지 않기 때문에 흠이 없어도 무방할 것이라고 판단된다.

3-3. ECMP연마에 의한 표면 조도 분석

구리시편의 표면조도는 공초점 현미경으로 측정하였다. Fig. 8은 전압을 높게 변화시켜 인가해주었을 때의 표면조도 측정 값 결과를 그래프로 나타낸 것이다. 표면조도를 Y축 파라미터로 설정한 이유는 ECMP연마 메커니즘으로 설명이 가능하다. 표면에 전류가 집중된 요철 부분이 먼저 연마가 되면서 표면이 매끄러운 면을 얻기 때문에 표면조도는 변전위 곡선에서의 전기화학적 상태와 큰 연관성을 가진다. 부동태 영역 특성이 나타나는 0.18 V의 전압을 가해주었을 때 양극 표면에서 얇게 형성된 부동태 막이 제거되어 가장 표면조도가 좋게 나타나는 것을 확인할 수 있었다. 0.12 V, 0.18 V, 0.25 V, 0.31 V일 때 각각 0.088 μm , 0.071 μm , 0.077 μm , 0.134 μm 의 표면 조도를 얻을 수 있었고, 0.18 V일 때 0.071 μm 로 가장 낮은 조도를 확인할 수 있었다. 0.31 V일 때는 조도가 다시 높아지며 침도의 증가를 확인할 수 있었는데, 그 이유로는 높은 전류밀도로 인해 양극표면이 과용해되어 구리가 재증착된 금속 산화물 때문인 것으로 판단된다. Fig. 9(a), (b)는 전압 0.18 V일 때, ECMP 전·후의 구리표면을 3차원

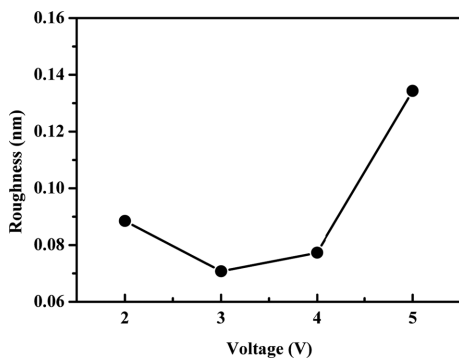


Fig. 8. Surface roughness characteristics as a function of voltages.

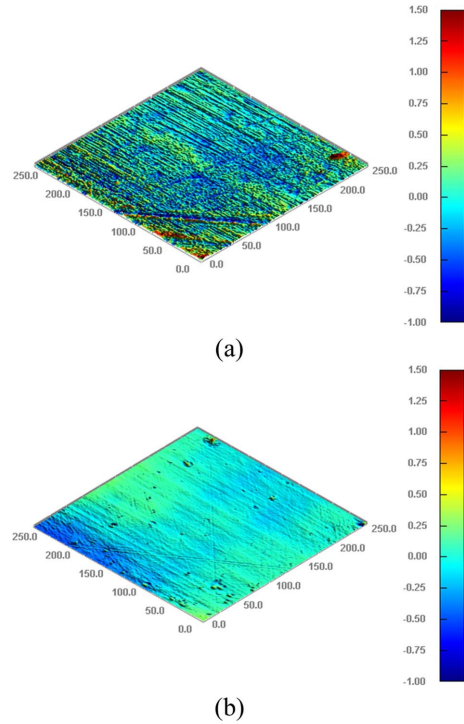


Fig. 9. 3-Dimensional surface profile and line profile (unit: μm): (a) before ECMP (b) after ECMP.

이미지로 도시한 것으로서, 단위는 μm 이다. 3차원 프로파일 이미지로 보았을 때 연마 후 표면의 조도가 많이 향상된 것을 확인할 수 있었다. 하지만, 표면에 일부 공식(Pitting corrosion)이나 거품 마크가 형성될 가능성이 있다. 이러한 현상은 전기화학적 반응으로 구리 표면에 생성된 부동태 막은 제거(Pill-off)된 후에 바로 전해액에 노출되고 이때 전기화학적 반응은 산소(O_2) 또는 수소(H_2)가 기포를 생성하면서 일어나게 되는데, 이러한 산소 거품들이 빠르게 이동하면서 표면에 거품 마크를 남기게 되는 현상이다[16].

3-4. 전류밀도가 구리 패턴의 단차에 미치는 영향

본 실험에서는 100 μm 크기의 패턴을 가공한 구리시편으로 전류밀도를 변수로 하여 ECMP를 하였고, 연마 전과 연마 시작 후 3분, 6분, 9분일 때의 패턴 단차 변화를 측정하여 비교 분석하였다. Fig. 10은 전압을 0.4 V, 0.6 V, 0.9 V로 달리하여 시간에 따른 패턴 단차를 비교한 것이다. 부동태 영역에서 연마가 원활하게 일어나기 때문에 각각의 전압에 따른 제거 효율을 비교하기 위해서 전압을 0.4 V 부터 0.9 V로 달리

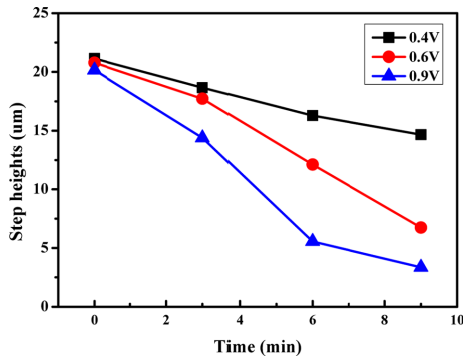


Fig. 10. Step height reduction as a function of the current density.

하여 비교하였다. 0.4 V일 때, 시간(연마 전, 3분, 6분, 9분)에 따라 각각 21.14 μm , 18.65 μm , 16.28 μm , 14.65 μm 로 점차 감소하는 것을 볼 수 있었고, 0.6 V일 때, 20.78 μm , 17.71 μm , 12.11 μm , 6.74 μm 로 0.4 V일 때 보다 더 감소하는 것을 볼 수 있으며, 0.9 V일 때는 20.15 μm , 14.37 μm , 5.55 μm , 3.36 μm 로 더 감소량이 큰 것으로 나타났다. 패러데이의 법칙에 따라 전류밀도가 0.4 V에서 0.6 V, 0.9 V로 점점 높아질 수록 패턴 단차가 빠르게 감소함을 알 수 있다. 결국 전류밀도가 높아질 수록 단위 면적당 양극표면에 부동태 형성 반응이 더 활발하게 일어나 부동태 통과영역에 가까워질 수록 더 많은 재료제거량을 확인할 수 있었다.

Fig. 11은 0.9 V의 전류를 흘려주었을 때 시간에 따른 패턴의 형상을 비 접촉식 표면형상측정기로 측정한 것이다. 연마 전(Fig. 11(a))과 3분(Fig. 11(b)), 6분(Fig. 11(c)), 9분(Fig. 11(d)) 연마 후의 패턴 상태를 확인할 수 있었다. 이때 패턴의 단선이나 결함 현상은 발생하지 않았다.

연마입자와 패드의 마찰로 인해 이방성 재료제거 특성을 가지는 CMP와는 달리, ECMP는 전해액을 통해 양극이 시편의 이면에 연결되어 전압을 인가하기 때문에 등방성 재료제거 특성을 가진다. 전기화학적 메커니즘에서는 재료의 용출부에 전류가 집중되면 산화반응이 일어나게 되어 부동태 막이 형성되고, 기계적 메커니즘에서는 패드와 헤드의 회전속도와 압력에 의한 전단응력이 용출부에 집중적으로 가해지고 제거됨으로써 표면이 평탄화하게 된다. 이러한 패턴 부분의 재료 제거는 등방성 재료제거로 인한 패턴 측면부의 전기화학적 반응으로 인해서 보다 빠른 속도로 제거됨을 알 수 있었다.

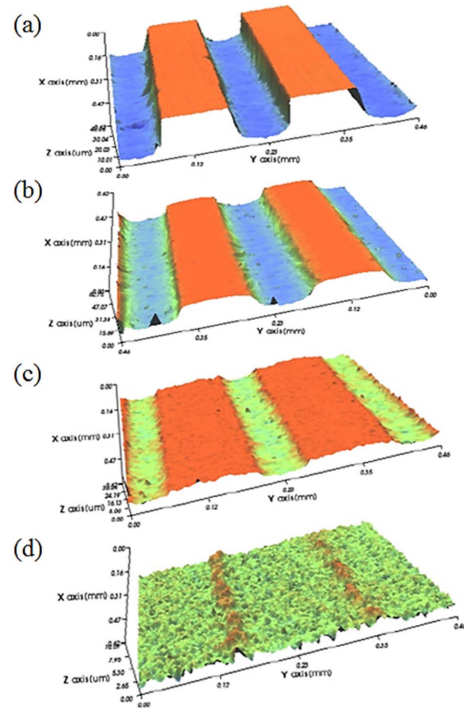


Fig. 11. 3-Dimensional profile of Cu pattern after ECMP: (a) before ECMP, (b) after 3 min, (c) 6 min, and (d) 9 min.

4. 결 론

본 연구는 ECMP 공정에서 전류밀도가 재료제거율, 표면조도, 패턴단차 감소에 미치는 영향에 관한 연구를 실시하였다. 전기화학적 분석을 통해 공정 변수를 선정하여 다음과 같은 결론을 얻을 수 있었다.

- 1) ECMP 공정의 전기화학적 메커니즘이 제한된 정성적 실험에서 변전위 곡선을 통해 활성영역, 부동태 영역, 부동태 통과영역을 확인할 수 있었고, 인가 전압과 이에 해당하는 전류밀도를 결정할 수 있었다.
- 2) ECMP에서는 패러데이의 법칙에 의해 전류밀도에 따라서 재료제거율이 증가함을 확인할 수 있었다.
- 3) ECMP에서 패턴 부분에 전류와 응력의 집중 현상으로 인해 패턴 부분의 재료제거가 패턴 측면부의 전기화학적 재료제거보다 빠른 속도로 이루어짐을 알 수 있었다.

본 연구는 점점 더 정밀한 기술을 필요로 하는 반도체 CMP 공정을 대체할 차세대 하이브리드 공정으로서 앞으로 ECMP 공정에 대한 소모품(전해액, 패드 등) 및 장치에 관한 다양한 연구가 이루어질 것으로 기대된다.

Acknowledgement

본 연구는 한국연구재단 일반연구자 사업(No. 2014R1A1A2008146) 및 차세대 하이브리드 연삭 시스템 개발사업의 지원으로 수행되었음.

References

- [1] Interconnect, ITRS (International Technology Roadmap for Semiconductors, on-line document), 2011 Edition, International Technology for Semiconductors (2011).
- [2] Ian, I. S., Bing, D., "Water diffusion Coefficients During Copper Electropolishing", *Journal of Applied Electrochemistry*, Vol. 18, pp. 341-349, 2005.
- [3] Zhai, W., Liang, Y., "Research Progressed on Electro-chemical Mechanical Planarization (ECMP) in the Fabrication of Integrated Circuit Wafers", *China Mechanical Engineering*, Vol. 19, pp. 498-503, 2008.
- [4] Hong, Y., Roy, D., Babu, S. V. "Ammonium Dodecyl Sulfate as a Potential Corrosion Inhibitor Surfactant for Electrochemical Mechanical Planarization of Copper", *Electrochemical and Solid-State Letters*, Vol. 8, pp. 297-300, 2005.
- [5] Ryan, J. G., Geffken, R. M., Poulin, N. R., Paraszczak, J. R., "The Evolution of Interconnection Technology at IBM", *IBM Journal of Research and Development*, Vol. 39, pp. 371-381, 1995.
- [6] Ecomomikos L, Wang X, Sakamoto, "Integrated Electro-chemical Mechanical Planarization (Ecmp) for Future Generation Device Technology", *Interconnect Technology Conference, 2004. Proceedings of the IEEE 2004 International*, doi: 10.1109/IITC.2004.1345759, pp. 233-235, 2004.
- [7] Newman, J., Thomas-Alyea, K. E., *Electrochemical Systems*, 3rd Edition, pp. 518-519, 2004 (ISBN: 978-0-471-47756-3).
- [8] Eom, D. H., Park, J. G., Lee, E. S., "Effect of Organic Acids in Copper Chemical Mechanical Planarization Slurry on Slurry Stability and Particle Contamination on Copper Surfaces", *Jpn. J. Appl. Phys.*, Vol. 41, Issue 3A, pp. 1305-1310, 2002.
- [9] Jeong, S. H., Lee, S. J., Jeong, H. D., "Effect of Polishing Pad with Holes in Electro-chemical Mechanical Planarization", *Microelectronic Engineering*, Vol. 85, Issue 11, pp. 2236-2242, 2008.
- [10] Jeong, S. H., Joo, S. B., Kim, H. J., Kim, S. R., Jeong, H. D., "Effect on Two-Step Polishing Process of Electrochemical Mechanical Planarization and Chemical Mechanical Planarization on Planarization", *Japanese Journal of Applied Physics*, Vol. 48, Issue 65, doi:10.1143/JJAP.48.066512, 2009.
- [11] Hong, Y., Roy, D., Babu, S. V., "Ammonium Dodecyl Sulfate as a Potential Corrosion Inhibitor Surfactant for Electrochemical Mechanical Planarization of Copper", *Electrochemical and Solid-State Letters*, Vol. 8, Issue 11, pp. G297-G300, 2005.
- [12] Liu, F. Q., Du, T., Duboust, A., Tsai, S., Hsu, W. Y., "Cu Planarization in Electrochemical Mechanical Planarization", *Journal of The Electrochemical Society*, Vol. 153, Issue 6, pp. C377-C381, 2006.
- [13] Jeong, S. H., "Design of Electrolyte and Pad for High Removal Rate and Uniformity Control in Cu ECMP Process", Doctoral Thesis, Pusan National University, 2010.
- [14] Haque, T., Balakumar, S., Kumar, A. S., Rahman, M., "A Material Removal Rate Model for Copper Abrasive-Free CMP", *Journal of The Electrochemical Society*, Vol. 152, Issue 6, pp. G417-G422, 2005.
- [15] Jeong, S. H., Bae, J. H., Lee, H. S., Lee, H. J., Lee, Y. K., Park, B. Y., Kim, H. J., Kim, S. R., Jeong, H. D., "Effect of Mechanical Factor in Uniformity for Electrochemical Mechanical Planarization", *Sensors and Actuators A*, Vol.163, Issue 1, pp. 433-439, 2010.
- [16] Lee, Y. K., "A Study on the Electrical Characteristics of Copper Passivation Layer using NaNO₃ Electrolyte.", Master's Thesis, Chosun University, 2009.