

Development and Characterization of High Temperature Superconducting Wire for Superconducting Cable System

초전도 케이블용 고온초전도 선재의 개발 및 특성평가

Byoungjean Mean, Jae-Hun Lee, Young-Soon Kim, Hunju Lee and Seung-Hyun Moon
민병진†, 이재훈, 김영순, 이현주, 문승현

SuNAM Co., Ltd, Anseong, Gyunggi-do 456-812, Korea
† E-mail: bjmean@i-sunam.com

Abstract

In order to improve the properties of high-temperature superconducting wire for superconducting cable system, we optimized the electro-polishing (EP), ion-beam assisted deposition (IBAD), superconducting (SC) layer, and baking (heat) treatment. The buffer layer was deposited on electro-polished substrate with RMS roughness (R_{RMS}) less than 5 nm. The IBAD process was carried out at V_{beam} : 1100 V and V_{accel} : 850 V that resulted in highly crystalline film of $LaMnO_3$. Chemical composition of SC layer is key to higher critical current, and we found that composition can be determined by surface color of SC layer. We adopt a proprietary control system based on RGB analysis of the surface and achieved critical current of 150 A/4 mm-width. The proposed baking treatment resulted in decreasing of about 10% of fraction defects.

Keywords: Superconducting wire, reactive co-evaporation, cable, critical current

I. 서론

지속적으로 증가하고 있는 전력 소비와 이에 따른 전기 에너지 부족 문제를 해결하기 위해서는 냉난방이나 조명 규제, 대기전력 기준 강화 등 수요자의 전기절약을 강제하기 위한 정책과 요금인상을 통한 에너지 가격구조의 합리화 등의 방법 외에도 발전, 변전, 송배전계통에서 손실되는 전력을 감소시키기 위한 적극적인 노력이 필요하다. 이러한 노력의 일환으로 전 세계적으로 초전도 전력기기에 대한 연구개발이 진행되고 있으며, 기존의 전력기기와는 비교되지 않는 우수한 통전 손실 저감특성으로 인해 송전손실을 30% 이상 줄일 수 있어 미래의 친환경/고효율 기기로 주목을 받고 있다. 초전도 선재는 초전도 전력기기의 핵심소재로서 세계 초전도 시장 선점과 기술경쟁력을 갖추기 위해선 초전도 선재의 대용량화 및 국산화는 최우선으로 해결해야 할 과제이다.

한국전기연구원(KERI), 한국재료연구소(KIMS), 한국원자력연구원(KAERI) 및 한국표준과학연구원(KRISS)을 중심으로 1990년대 초반부터 고온초전도체 물질연구, 재료 및 공정개발, 초전도 기기 및 소자 응용연구가 꾸준히 진행됐으며, 현재는 여러 기업과 학교에서 초전도 관련 기술개발을 진행하고 있다. 서울대학교에서는 고온초전도 박막 선재 제조를 위한 핵심 원천기술인 Reactive Co-Evaporation Deposition & Reaction (RCE-DR) 공정 [1]-[3] 원천기술을 (주)서남과 공동으로 개발하여 세계적으로 주목을 받고 있으며, 또한 고온초전도 선재 제조에 필수적인 금속기판 기반의 이축 배향된 막을 얻기 위하여 Ion-Beam Assisted Deposition (IBAD) 공정을 국내 최초

로 성공하였다. KAIST에서는 차별화된 동시증발법으로 초전도층을 증착할 수 있는 공정 기술을 개발하였으며 이축 배향 금속기판 위에 $Sm_1Ba_2Cu_3O_{7-\delta}$ 초전도층을 입힌 고온초전도 선재를 세계 최초로 제조하였다. 한국산업기술대학교에서는 MOCVD (Metal-Organic Chemical Vapor Deposition)법으로 $Y_1Ba_2Cu_3O_{7-\delta}$ 초전도층을 증착할 수 있는 제조 방법을 연구하였고, 주로 용액법으로 고온초전도 선재를 제조하는 공정 기술 연구를 수행하면서 금속기판 표면을 평탄화하는 용액공정과 스퍼터링 silver 코팅공정을 대체할 수 있는 용액코팅공정을 개발한 바 있다. 이화여자대학교에서는 고온초전도 선재의 초전도 물성을 심층적으로 평가하기 위하여 레이저나 Raman 분광법을 이용하여 $RE_1Ba_2Cu_3O_{7-\delta}$ (RE: rare earth) 초전도체의 미세구조와 임계전류와의 상관관계를 밝혀내는 기초 연구를 수행하고 있다. 안동대학교에서는 고온초전도 선재의 전기-기계적 특성을 평가하는 연구를 수행하여 초전도 선재 특성 평가기술을 개발하였다.

(주)서남의 초전도 선재는 (1) 전해연마(electro-polishing; EP), (2) 확산방지층 및 종자층 성막(multi-reactive deposition system; MRDS), (3) 버퍼층 성막(ion beam assisted deposition; IBAD), (4) 버퍼층 열처리(buffer layer heat treatment; BLHT), (5) 초전도층 성막(reactive co-evaporation by deposition and reaction, RCE-DR), (6) 안정화층 증착(silver sputtering, Ag-sputte), (7) 산소 열처리(O_2 annealing; BOX), (8) 보호층 1차 증착(copper sputtering; 12 mm Cu-sputte), (9) 슬리팅(slitting), (10) 보호층 2차 증착(copper sputtering; 4 mm Cu-sputter), (11) 전해동도금(copper electro-plating, EPL), (12) 베이킹 열처리(baking heat treatment), (13) 표면 전처리(sanding), (14) 라미네이션

Table 1. ㈜서남의 초전도 선재 제조과정

공정분류	전(前)공정		후(後)공정
연구개발 목적	버퍼층 안정화	초전도층 성능향상	패키징 기술향상
공정명	(1) EP (2) MRDS (3) IBAD (4) BLHT	(5) RCE-DR (6) Ag-Sputter (7) BOX	(8) 12 mm Cu-Sputter (9) Slitting (10) 4 mm Cu-Sputter (11) EPL (12) Baking (13) Sanding (14) Lamination

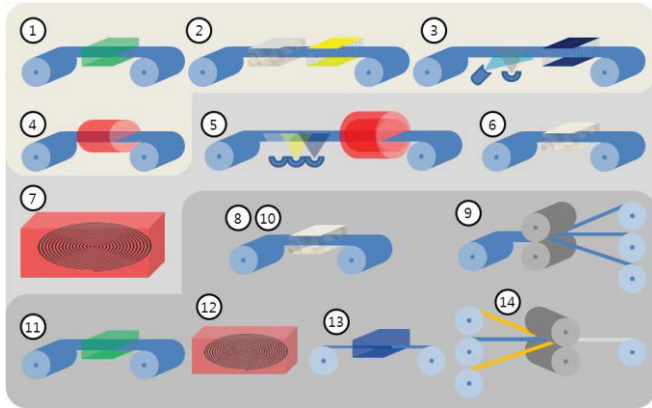


Fig. 1. ㈜서남의 초전도 선재 제조 공정 순서

(lamination)의 복잡한 과정을 통해 제조된다. 가장 중요한 초전도층 성막 공정을 기준으로 전(前)공정과 후(後)공정으로 나뉘며, 연구개발은 전(前)공정의 초전도층을 제외한 나머지 공정은 『버퍼층 안정화』를 목적으로, 초전도층 성막 공정은 『초전도층 성능향상』을 목적으로, 후(後)공정은 『패키징 기술향상』을 목적으로 진행하였다. (Table 1, Fig. 1 참조)

Fig. 2는 앞서 설명한 공정을 통해 제조된 초전도 선재의 단면 구조이다. 초전도 선재의 임계전류 특성을 향상시키기 위해선 초전도층 성막이 가장 중요하며 버퍼층의 성막 상태 또한 영향을 미친다. 본 논문은 초전도 선재를 구성하고 있는 각 층 간 상관관계를 명확히 하고, 각각의 제조 공정을 개선하여 초전도 선재의 성능을 향상시킨 내용을 기술하고자 한다. 또한 초전도 선재의 품질을 일정하게 유지하기 위해 개발하여 적용하고 있는 품질관리법과 후(後)공정의 불량 원인 및 개선 내용으로 마무리하고자 한다.

II. 연구배경 및 실험

A. 버퍼층 안정화를 위한 EP 공정 개선

Fig. 3은 초전도 선재의 가장 중요한 성능인 임계전류와 전(前)공정의 상관관계를 나타낸 것이다. 임계전류를 측정한 초전도 선재는 표 1의 일곱 번째 공정인 BOX 열처리를 거친 12 mm 폭의 선재이다. Fig. 3(a)는 전해연마(1) 공정 금속기판의 표면, MRDS(2) 공정 이후 Y_2O_3 층의 표면 및 IBAD(3) 공정 이후 $LaMnO_3$ (이후

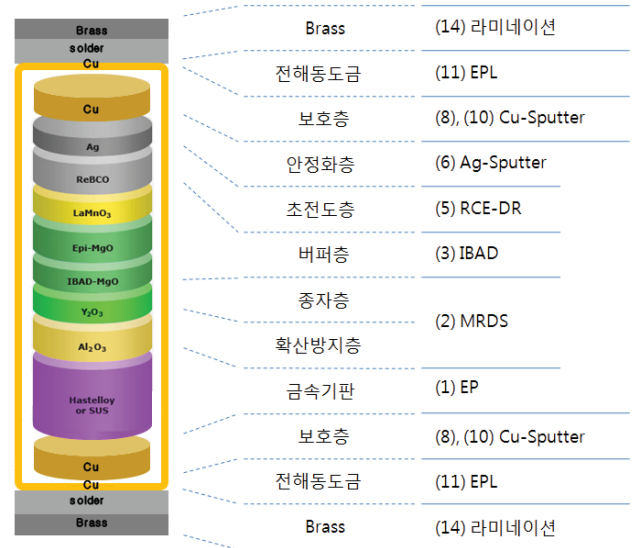


Fig. 2. ㈜서남에서 제조한 초전도 선재의 단면 구조

LMO) 층의 표면 평균거칠기(R_{RMS})와 임계전류 간의 상관관계를 나타낸 그림으로 표면이 매끄러울수록 임계전류가 증가하는 경향을 보인다. Fig. 3(b)는 버퍼층의 결정성과 임계전류 간의 상관관계를 나타낸 그림으로 버퍼층의 결정성이 우수할수록 임계전류가 증가하는 경향을 보인다. Fig. 3(c)는 각 층 간 표면 평균거칠기와 버퍼층의 결정성 간의 상관관계를 나타낸 그림으로 표면이 매끄러울수록 버퍼층의 결정성이 우수함을 알 수 있다. 마지막으로 (a), (b), (c)의 그래프를 집약하여 Fig. 3(d)로 나타내었다.

Fig. 3으로부터 EP 공정(1)을 마친 금속기판의 표면이 거칠수록 초전도 선재의 임계전류는 감소하는 경향을 나타내며, 이후 진행되는 공정들보다 임계전류에 미치는 영향이 더 큰 것을 알 수 있다. 그러나 최적의 전해연마 조건을 적용하더라도 공정 마다 다양한 거칠기 ($R_{RMS} = 1\sim 20\text{ nm}$)의 기판 상태를 나타내는 문제점이 있었다. 이에 대해 압연으로 인한 오염물질이 연마를 방해하기 때문인 것으로 파악하고 다양한 이물질 제거 방법을 시도하였다. R_{RMS} 과 R_{NN} (가장 가까운 측정 위치끼리의 높이 차이의 평균값)는 원자현미경(atomic force microscope AFM)을 이용하여 $10 \times 10\ \mu m^2$ 넓이에서 측정하였으며, 기판의 일부를 추출하여 측정한 임의의 단면에 대한 값이다.

B. 버퍼층 안정화를 위한 IBAD 공정 개선

Y_2O_3 의 R_{RMS} 와 R_{NN} 은 MRDS 공정(2)을 통해 증착된 Y_2O_3 의 표면거칠기이며, LMO의 R_{RMS} 는 IBAD 공정(3)을 마친 선재의 표면거칠기이다. LMO의 $\Delta\phi$ 와 $\Delta\omega$ 는 IBAD 공정을 통해 증착된 LMO의 결정성을 나타내는 변수로서 XRD (X-ray diffraction spectroscopy) 장비를 이용하여 측정하며, 각각 평면방향 결정성의 불균일도와 축방향 결정성의 불균일도를 나타낸다. Fig. 4는 $\Delta\phi$ 와 $\Delta\omega$ 의 개념을 간략히 나타낸 것으로, 버퍼층을 성막하는 과정은 벽돌을 쌓는 과정과 유사하여 격자들이 나란히 쌓일수록 $\Delta\phi$ 와 $\Delta\omega$ 의 값은 작아진다(결정성이 좋아진다).

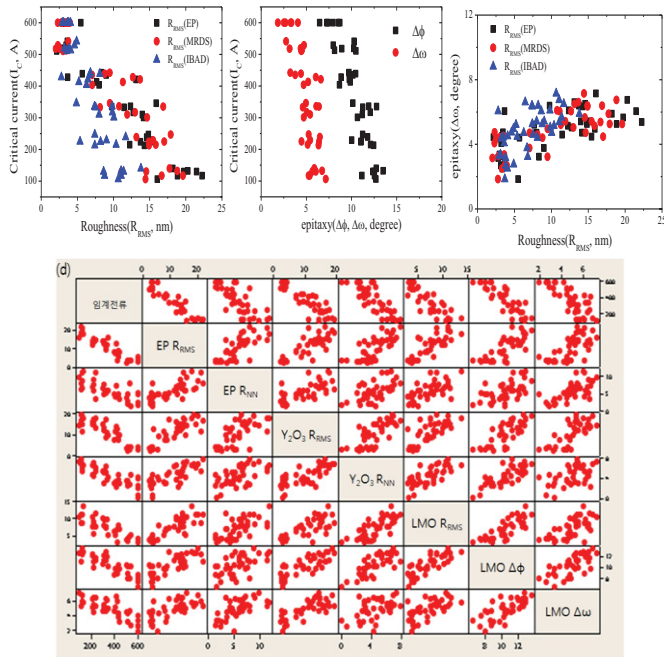


Fig. 3. 임계전류와 전(前)공정 각 층의 상관관계

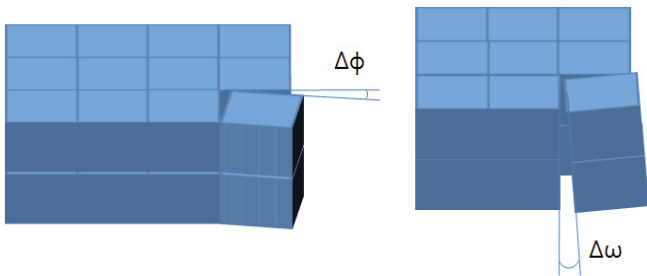


Fig. 4. 결정성을 나타내는 변수 $\Delta\phi$ 와 $\Delta\omega$

버퍼층을 성막하는 공정인 IBAD (ion beam assisted deposition)는 세 개의 챔버(chamber)로 구성되어 있으며 각각 IBAD-MgO, epi-MgO, LMO를 증착한다. 이 중 첫 번째 챔버에서는 비정질상인 Y_2O_3 층 위에 결정성이 존재할 수 있도록 MgO를 증착시킨다 [4]. 이 때 원하지 않는 배향성을 가지는 MgO 입자를 아르곤 이온(Ar^+)빔을 이용하여 에칭시키며, 이로써 MgO 격자는 증착면에 수직인 방향과 평행한 방향으로 나란히 쌓이게 되는데 이것을 이축 배향(bi-axial)이라고 한다. MgO의 이축배향성은 이온빔 제어에 따라 달라지며 IBAD의 결정성이 초전도층 성장에 영향을 미치기 때문에 연구가 필요하다. 이온빔 테스트는 스크린 전압(V_{beam})과 Accelerator 전압(V_{accel})을 조절하여 폭방향 균일도를 개선하고 MgO 결정성을 향상시키고자 하였다.

C. 초전도 성능향상을 위한 RCE-DR 공정 개선

RCE-DR은 증착 챔버에서 동시에 세 가지 금속 원료물질(Gd, Ba, Cu)을 증발시켜 LMO 버퍼층 위에 비정질 혼합물 상태로 증착한 후, 열처리 전기로에서 산소분압과 온도를 조절하여 액상반응을 통해 단번에 결정질로 변환(컨버전, conversion)시키는 공정이다. 우수한 성질의 초전도층을 얻기 위해서는 Gd : Ba : Cu의 조성비가 중요

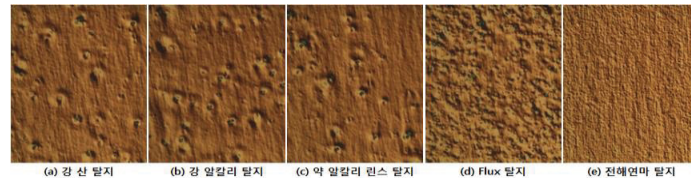


Fig. 5. 금속기판의 오염제거 방법과 그 결과 (광학현미경 이미지)

한 변수인데, 원료물질의 증발률을 일정하게 유지하더라도 공정 중 초전도층의 조성비를 유지하는 것은 매우 어려운 일이다. LMO 버퍼층 위에 증착된 비정질 혼합물의 조성을 직접 측정하는 방법은 아직까지 개발되지 않았으며, 본 연구에서는 최단 시간에 초전도층을 구성하고 있는 조성비를 알아내는 방법으로 컨버전된 선재의 표면색을 이용하고자 하였다.

D. 패키징 기술향상을 위한 베이킹 열처리 공정 추가

초전도 케이블에 사용되는 선재는 불의의 사고를 대비하여 초전도 선재 주변에 전류를 우회시킬 수 있는 금속을 라미네이션한다. 현재 라미네이션 공정에서의 가장 많은 불량유형은 선재의 엣지(edge)에 발생하는 부풀음이나 이물질이다. 부풀음은 현재 표준으로 시행되고 있는 구리도금공정 자체가 가지고 있는 본질적인 문제점이며, 이물질은 라미네이션 장비의 솔더(solder)가 공기 중의 산소와 반응해 생성된 산화주석(SnO_2)이다. 킬로미터 급의 장선 공정 시 발생하는 불량으로는 표면에 선형으로 길게 발생하는 표면불량이 있다. 선형 표면불량은 라미네이션 공정에서 초전도 선재와 라미네이트 금속을 접합하기 위해 압력을 가해주는 실리콘 블록의 손상으로부터 발생한다. 이는 실리콘 블록에 이물질 끼임으로 발생하는데, 이물질은 산화주석의 경우가 대부분이므로 솔더 이물질의 발생을 최소화하는 것이 불량발생을 감소시키는 방법이다.

III. 결과 및 고찰

A. 버퍼층의 성능향상을 위한 EP 공정 개선

전해연마 전, 금속 기판의 오염물질을 제거하기 위해 산과 알칼리, flux, 전해탈지 등을 이용하여 기판을 세척(탈지)하는 실험을 하였다. Fig. 5는 탈지 실험 이후 기판 표면을 전자현미경으로 관찰한 것이다. 강산으로 탈지한 경우(Fig. 5(a)) 오렌지 껍질과 같이 부분적으로 거친 표면을 관찰할 수 있었으며 세척이 부분적으로 진행되지 않았음을 알 수 있다. 강알칼리(Fig. 5(b)) 및 약알칼리(Fig. 5(c))를 이용한 탈지에서도 강산의 경우와 거의 동일한 표면상태를 관찰할 수 있었다. PCB기판제조에 사용하는 flux(Fig. 5(d))를 이용한 탈지의 경우, 강산탈지에서 보이는 오렌지 껍질형태의 부분적으로 거친 표면을 관찰할 수는 없었으나 전체적으로 거친 표면을 관찰할 수 있었고, flux에 의한 부식이 심각하여 표면 조도가 심하게 증가한 것을 관찰할 수 있었다. 전해연마 기판의 표면조도는 전해연마 전 금속기판의 표면조도에

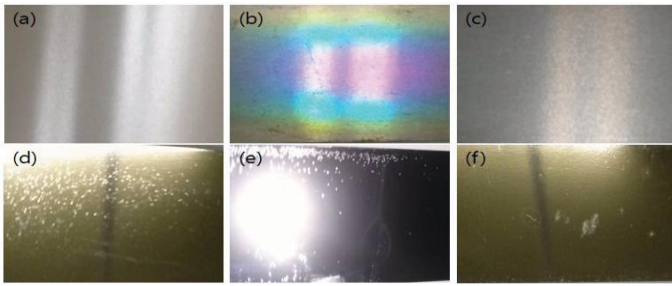


Fig. 6. 전해탈지의 두께에 따른 표면상태의 변화.

크게 좌우되므로 표면의 이물질이 완전히 제거된다 하더라도 표면의 조도가 증가하면 전해연마 후 공정에 사용할 수 없게 되어 탈지 후보에 적합하지 않다. 마지막으로 시행한 전해탈지의 경우(Fig. 5(e)) 비교적 균일한 표면상태를 관찰할 수 있으며 표면의 이물질이 완전히 제거됨을 알 수 있다. 금속기판의 전해탈지는 전해연마와 마찬가지로 금속기판의 표면을 연마하는 과정이지만 표면의 상태를 완벽하게 매끄럽게 만들지 않고 일정한 두께 이상만을 제거하는 것이다. 전해탈지를 통해 금속기판 표면에 유착되어 있던 오염원이 금속기판의 표면을 구성하는 금속입자가 제거되는 것과 함께 제거된다.

Fig. 6(d)는 76 μm 두께의 금속기판을 75 μm 의 두께로 전해탈지 후(Fig. 6(a)) 전해연마를 진행하여 61 μm 두께의 기판 표면이다. 금속기판 표면에 남아있는 유막 주변으로 전류밀도가 집중되어 흰 가루를 뿌려 놓은 듯한 과도한 연마가 진행된 것을 알 수 있다. Fig. 6(e)는 전해탈지 후 금속기판의 두께가 74 μm 인 기판(Fig. 6(b))을 전해연마 한 결과이며, Fig. 6(d)의 표면보다는 깨끗하나 아직도 기판 주변부에 점점이 과도한 연마의 흔적이 보인다. Fig. 6(f)는 전해탈지 후 70 μm 두께의 기판을 전해연마 한 결과이다. 표면의 먼지와 그림자 등을 제외하면 과도한 에칭 없이 매끈한 표면을 볼 수 있다. 즉, 금속기판의 한 면이 최소 2 μm 이상 제거되었을 때, 깨끗하고 좋은 표면을 얻을 수 있었다. 전해탈지를 통해 표면의 상태가 좋아진 이유는 금속기판의 원료를 공급하는 업체에서 기판을 제조할 때, 500~600°C에 이르는 고온에서 압연유가 기판의 표면에 강하게 달라붙어 일반적인 세척과정을 통해서도 완전하게 제거하지 못하는 것을 전해탈지를 통해 금속입자와 불순물을 동시에 떼어내기 때문인 것으로 이해할 수 있다.

Fig. 7은 전해탈지 적용 전(Fig. 7(a))과 적용 후(Fig. 7(b))의 초전도 선재의 전기적 성능을 측정된 결과이다. 표면 오염물질로 인해 불균일한 전기적 성능을 나타내던 상태에서 균일한 전기적 성능을 나타내는 상태로 개선된 것을 알 수 있다.

B. 버퍼층 안정화를 위한 IBAD 공정 개선

Fig. 8은 IBAD 방법의 개략적인 모식도이다. Crucible에서 증발된 MgO는 세 가닥 선재에 고르게 퍼져 증착되고, Ion gun으로부터 입사되는 Ar⁺ 이온빔은 증착되는 MgO 중 이축 배향에 맞지 않는 것들을 필터링한다. 이때, 이온빔의 에너지가 너무 크거나 작으면 올바른 이축 배향을 만들지 못하고 이온빔의 폭이 작아지면 불균일

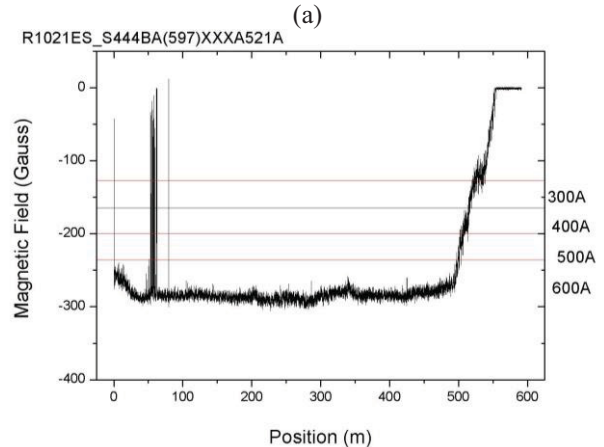
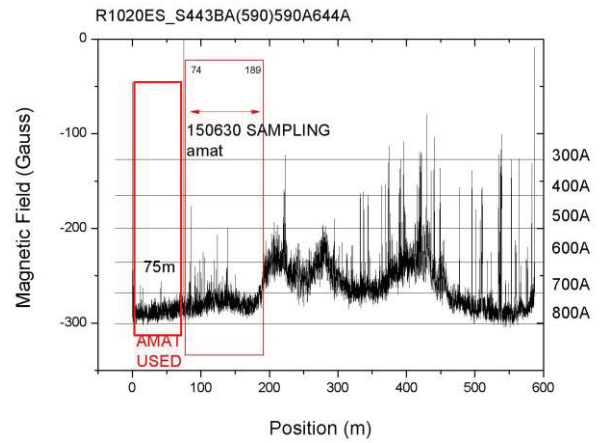


Fig. 7. (a) 전해탈지를 하지 않은 경우, (b) 전해탈지 한 경우

한 이축 배향을 얻게 된다. 이온빔의 폭과 에너지는 V_{beam} 과 V_{accel} 을 변화시켜 제어할 수 있다. Fig. 8의 (a) V_{beam} : 1000 V, V_{accel} : 800 V의 경우 각 turn마다 색이 불균하며 두번째 turn부터 Ar⁺ 이온빔에 의한 MgO 필터링이 활성화되는 것을 알 수 있다. 세 개의 선재 중 오른쪽 선재는 필터링이 약하거나 거의 필터링되지 않은 것으로 보여진다. Fig. 8의 (b) V_{beam} : 1100 V, V_{accel} : 850 V의 경우 전체적으로 옅은 보라색을 나타내며 Ar⁺ 이온빔에 의한 MgO 필터링이 훨씬 더 균일함을 알 수 있다. 표 2에 나타난 각각의 turn별 결정성을 보면 V_{beam} : 1100 V, V_{accel} : 850 V의 조합의 경우 6.68에서 6.93까지 0.25의 변화로 균일한 결정성을 보이고 있으나, V_{beam} : 1000 V, V_{accel} : 800 V의 조합의 경우 6.62에서 7.36까지 0.74의 변화로 불균일한 결정성을 보이고 있다. XRD 분석 결과와 표면색 결과를 통해 V_{beam} : 1100 V, V_{accel} : 850 V의 조합이 최적의 조합임을 알 수 있다.

C. 초전도층 성능향상을 위한 RCE-DR 공정 개선

Fig. 9는 컨버전 후 초전도층의 표면색과 초전도 선재 임계전류의 상관관계를 대략적으로 알려준다. 선재 표면에 비스듬하게 비친 백색 광원의 색이 밝은 옥색으로 유지될 때 양호한 임계전류 특성을 나타낸다. 표면색의 종류에 따라 Gd, Ba, Cu의 많고 적음을 가늠할 수 있

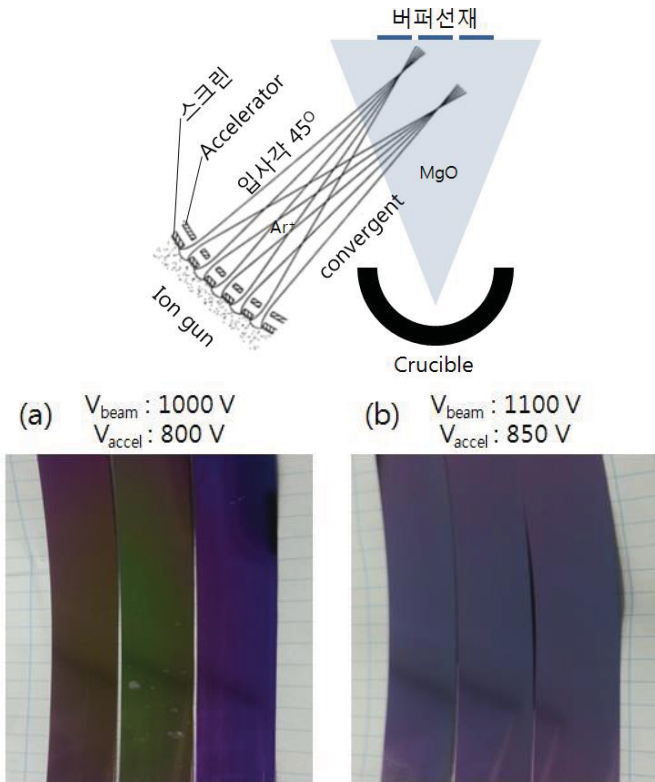


Fig. 8. IBAF 방법의 개략적인 모식도와 테스트 결과

Table 2. Turn별 V_{beam} 과 V_{accel} 조합

V_{beam} : 1000 V V_{accel} : 800 V	XRD ($\Delta\phi$)	σ	V_{beam} : 1100 V V_{accel} : 850 V	XRD ($\Delta\phi$)	σ
1 st turn	6.62	0.33	1 st turn	6.68	0.12
2 nd turn	7.36		2 nd turn	6.92	
3 rd turn	7.27		3 rd turn	6.93	

는데, 이에 따라 각각의 금속의 증발률을 제어하여 일정한 표면색, 즉 일정한 임계전류를 유지할 수 있다.

RCE-DR 공정은 고진공 하에 진행되므로 한 번 증착된 초전도층의 조성과 임계전류 특성을 공정 중에 실시간으로 확인하는 것이 현재로서는 불가능하다. 그러나 기존에 제작된 초전도 선재의 특성 자료와 제작 당시의 색채 자료를 분석하여 일대일 대응시켜서 임계전류 특성이 좋을 때의 색채(RGB color; R: Red, G: Green, B: Blue) 정보 데이터베이스를 구축한다면 간접적인 제어가 가능해진다. Fig. 10은 MATLAB을 이용해 개발한 색채분석 프로그램에 적용된 알고리즘을 보여준다. 백색 광원을 비춰 반사된 빛을 CCD 카메라를 통해 수집하여 개발된 프로그램에서 색채 정보를 분석한다. 이 정보가 고품질 영역(임계전류 특성이 좋을 때의 RGB 영역) 내에 있지 않다면 feedback signal을 보내 e-gun의 출력 등을 조절한다. Feedback control을 통해 점차 고품질 영역으로 색이 맞춰지는 과정을 Fig. 10을 통해 확인할 수 있다. 처음에는 보랏빛을 띠었으나 제어가 끝난 시점에는 밝은 옥색(R: 79, G: 166, B: 189)이 된다 [5].

RCE-DR 공정 동안 Gd-Ba-Cu-O 형태의 비정질 전구체막이 층층이 증착된 후 조금 더 높은 산소 분압에서

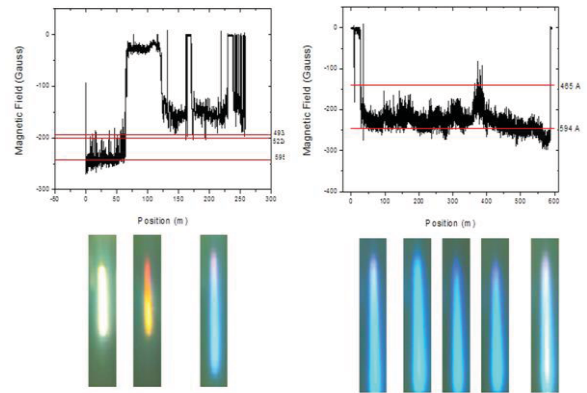


Fig. 9. 초전도층의 표면색과 초전도 선재의 임계전류

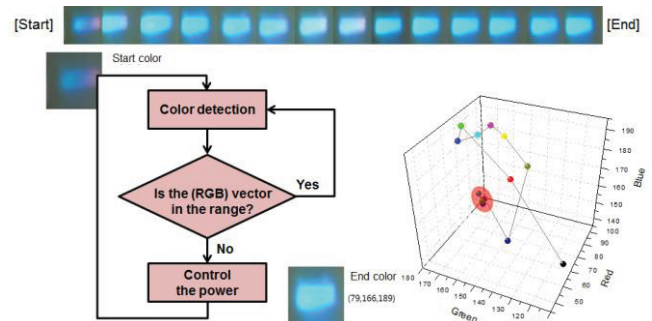


Fig. 10. 색채 분석 프로그램에 적용된 알고리즘

$Gd_2O_3 + Liquid(L)$ 형태로 변화하게 되며(컨버전), 더 높은 산소 분압에서 최종적으로 $GdBa_2Cu_3O_{7-\delta}$ (GdBCO)의 초전도상으로 변화하게 된다. 이 때 단시간에 막 전체에 걸쳐 균일하게 상전환하는 것이 GdBCO의 특성에 직접적인 영향을 주게 된다 [6][7]. 특히 액상의 형성은 금속 원소들과 산소의 결합상태 및 산소의 분포와 많은 연관을 가지고 있다. 현재의 RCE-DR 공정은 층층이 증착된 sub-layer의 두께가 증가할수록 산소불균형 문제로 인해 초전도상이 제대로 형성하지 못할 수 있다. 따라서 임계전류 향상을 위해 두꺼운 초전도층을 제조하더라도 J_c 가 감소하여 I_c 증가 효과를 얻지 못하는 문제점이 발생한다. 따라서 각 sub-layer 들의 조성의 균일도, 산소의 함유량, 산소 분포 균일도는 $3\ \mu\text{m}$ 두께 이상의 초전도층을 제조하는 데에 있어 매우 중요하다. 이러한 이유로 비정질 전구체막 증착 시 각 sub-layer 마다 산소와 조성을 균일하게 할 수 있는 기술을 개발해야 한다. 즉 산소를 각 sub-layer 마다 균일하게 공급할 수 있게 하는 방법이나, 멀티턴의 회수를 증가시켜 각 sub-layer들의 두께는 감소시키면서 전체 초전도막의 두께는 증가시키는 등의 공정 기술이 개발되어야 한다. 이와 관련된 연구개발이 진행되고 있으며, 개선된 공정을 통해 $3\ \mu\text{m}$ 두께에서 $>3.3\ \text{MA/cm}^2$ 의 J_c 를 달성한다면, $1,000\ \text{A/cm-width}$ ($400\ \text{A}/4\ \text{mm-width}$)의 초고임계전류의 초전도 선재를 생산할 수 있을 것으로 기대한다.

D. 패키징 기술향상을 위한 베이킹 열처리 공정 추가

구리 도금 부풀음은 도금 공정 시 수소 기체가 도금 표면에 내포되어 생기는 문제로 도금 분야에서 자주

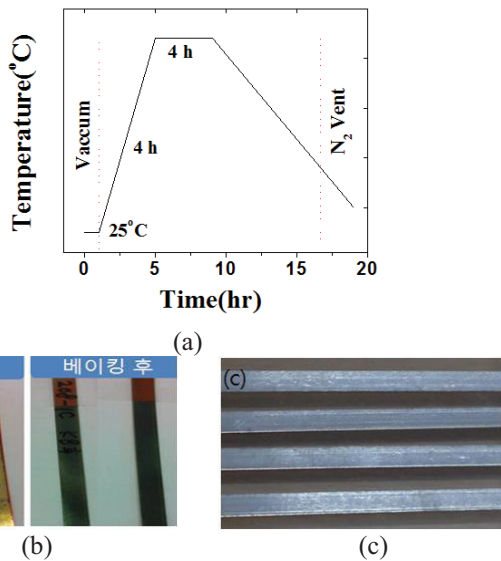


Fig. 11. (a) 베이킹 열처리 온도변화, (b) 베이킹 공정 전·후 구리도금선재 표면 상태, (c) 베이킹 공정 적용 라미네이션 선재

발생하는 문제이다. 이를 해결하기 위해 도금 이후 베이킹 공정을 적용하였으며 열처리를 통해 수소 기체를 도금막 밖으로 배출시키고자 하였다. 한편, 부풀음은 구리도금된 초전도 선재가 용융된 솔더에 닿기 전에는 불량 발생을 알 수 없으므로 열풍기를 이용하여 구리도금 선재를 가열하여 불량의 여부를 판단하였다.

Fig. 11은 베이킹 열처리의 온도 변화 그래프와 공정 적용 전, 후 개선된 선재의 표면상태를 보여준다. 베이킹 전 열풍기에 의해 부풀음 불량이 발생하는 선재가 베이킹 열처리 후에는 열풍기 테스트에도 부풀음 불량이 발생하지 않은 것을 볼 수 있다. Fig. 11(c)는 베이킹 열처리 적용 후 생산된 라미네이션 선재의 외관이다. 부풀음 불량이 거의 없는 것을 확인하였다.

IV. 결론

초전도 선재의 높은 임계전류 및 생산성 향상을 위

하여 ㈜서남의 초전도 선재 제조 공정을 개선 및 확립하기 위한 연구를 진행하였다. 적용 공정은 EP, IBAD, RCE-DR 및 후(後)공정이며 연구 결과 150 A/ 4 mm 이상의 임계전류를 가지는 초전도 선재를 제작하였고 불량률을 10% 이하로 감소시킬 수 있었다. EP 공정에서는 탈지를 위한 연구를 수행하였으며 전해탈지법을 적용하여 R_{RMS} 가 5 nm 이하인 표면거칠기를 가지는 기판을 제조하였으며, 전해탈지 수행 시 최소 2 μ m 이상의 두께를 제거함으로써 높고 균일한 임계전류를 얻을 수 있었다. IBAD공정의 MgO성막 시에 이온빔의 에너지가 V_{beam} : 1100 V, V_{accel} : 850 V의 조합일 때 $\Delta\phi$ 값이 6.68에서 6.93까지 0.25의 변화 값으로 균일하고 높은 결정성을 보였고 그 결과 높은 임계전류를 가지는 선재를 제조할 수 있었다. RCE-DR 공정에서 높은 임계전류의 초전도층을 균일하게 증착하기 위하여 MATLAB을 이용한 표면색채 분석을 시행하였고, 그 결과 초전도 성능의 주요 변수인 조성비 제어가 가능하게 되었다. 또한 후(後)공정에서의 불량률을 낮추기 위하여 베이킹 열처리를 적용하였다.

REFERENCES

- [1] V. Matias and R. H. Hammond, Physics Procedia 36 (2012) 1440-1444
- [2] S. H. Moon, 24th International Symposium on Superconductivity (ISS 2011)
- [3] J. H. Lee, H. Lee, J. W. Lee, S. M. Choi, S.I. Yoo and S. H. Moon, Superconductor Science and Technology 27 (2014) 044018
- [4] K. P. Ko, H. S. Ha, H. K. Kim, K. K. Yu, R. K. Ko, S. H. Moon, S. S. Oh, C. Park and S. I. Yoo, Physica C (2007) 463-465
- [5] J. H. Lee, B. J. Mean, T. J. Kim, Y. S. Kim, K. K. Cheon, T. H. Kim, D. G. Park, D. W. Song, H. K. Kim, W. S. Jung, H. J. Lee and S. H. Moon, IEEE Transactions on Applied Superconductivity 24(5) (2014)
- [6] J. W. Lee, S. M. Choi, J. H. Song, J. H. Lee, S. H. Moon and S. I. Yoo, Journal of Alloys and Compounds 602 (2014) 78-86
- [7] S. M. Choi, J. W. Lee, G. H. Shin, J. H. Lee, G. W. Hong, S. H. Moon and S. I. Yoo, IEEE Transactions on Applied Superconductivity 23 (2013) 8001004