JKIICE Journal of the Korea Institute of Information and Communication Engineering

한국정보통신학회논문지(J. Korea Inst. Inf. Commun. Eng.) Vol. 20, No. 9 : 1755~1762 Sep. 2016

입력전압 범위가 향상된 저면적 이중출력 스위치드 커패시터 DC-DC 변환기

황선광[1] · 김성용[2] · 우기찬[1] · 김태우[1] · 양병도[3*]

A Small Areal Dual-Output Switched Capacitor DC-DC Converter with a Improved Range of Input Voltage

Seon-Kwang Hwang[1] · Seong-Yong Kim[2] · Ki-Chan Woo[1] · Tae-Woo Kim[1] · Byung-Do Yang[3*]

[1]School of Electrical Engineering and Computer Science, Chungbuk National University, Cheongju, 28644, Korea
[2]Silliconworks, Daejeon, 34027, Korea
[3*]Department of Electronics Engineering, Chungbuk National University, Cheongju, 28644, Korea

요 약

본 논문에서는 입력전압 범위가 향상된 저면적 이중출력 스위치드 커패시터 DC-DC 변환기를 제안하였다. 기존의 스위치드 커패시터는 면적이 작고 저렴하지만, 효율적인 전압변환을 하는 입력전압의 범위가 좁고 다중출력의 경우 면적이 커지고 전력효율이 낮아진다. 제안된 스위치드 커패시터 DC-DC 변환기는 입력전압에 따라 커패시터 어레이 구조를 변경하여 최적의 효율을 갖는 입력 범위를 증가시켰다. 그리고 두 개의 스위치 어레이를 공유함으로써 스위치와 커패시터 수를 32개에서 25개로 줄였다. 제안된 변환기는 0.18μm CMOS 공정에서 제작하였다. 시뮬레이션 결과 입력전압 범위는 0.7~1.8V이고, 최대 전력 효율은 90%이며, 칩의 면적은 0.255mm^{2}이다.

ABSTRACT

In this paper, a small areal dual-output SC(switched capacitor) DC-DC converter with a improved range of an input voltage is presented. The conventional SC DC-DC converter has an advantage of low cost and small chip area. But, it has a narrow input voltage range to convert efficiently. Also, it has a lager chip area and a lower power efficiency from multiple outputs. The proposed SC DC-DC converter improves the power efficiency by using the capacitor array structure which efficiently converts the voltage according to the input voltage. By sharing two switch array, it reduces the number of switches and capacitors from 32 to 25. The proposed SC DC-DC converter was manufactured in a 0.18μm CMOS process. In the simulation, the range of the input voltage is 0.7~ 1.8V, the max. power efficiency is 90%, and the chip area is 0.255mm^2.

키워드 : DC-DC 컨버터, 스위치드 커패시터, 이중출력, 스위치 어레이

Key word : DC-DC Converter, Switched Capacitor, Dual-Output, Switch Array

Received 25 July 2016, **Revised** 26 July 2016, **Accepted** 08 August 2016

* **Corresponding Author** Byung-Do Yang(E-mail:bdyang@chungbuk.ac.kr, Tel:+82-43-261-3583)
Department of Electronics Engineering, Chungbuk National University, Cheongju, 28644, Korea

Open Access http://dx.doi.org/10.6109/jkiice.2016.20.9.1755 print ISSN: 2234-4772 online ISSN: 2288-4165

ⓒThis is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(http://creativecommons.org/li-censes/by-nc/3.0/) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.
Copyright Ⓒ The Korea Institute of Information and Communication Engineering.

Ⅰ. 서 론

최근, 모바일 장치는 기술의 발달로 인해 소형화, 고성능화 되고 있다. 하지만, 모바일 장치의 배터리 용량은 모바일 장치의 성능에 비해 적은 용량을 지닌다. 그렇기 때문에 모바일 장치에는 저면적의 효율적인 전력관리 장치를 필요로 한다. 또한, 모바일 장치의 배터리 효율을 높이기 위해선 적은 전압을 소모하는 디지털 블록과 보다 많은 전압을 소모하는 아날로그 블록에 각각 다른 전압을 공급해주어야 한다. 이렇게 이중출력으로 구현하기 적절한 전력관리 장치에는 인덕터를 사용한 스위칭 변환기 (Inductor-Based Switching Converter)[1]와 스위치드 커패시터 변환기 (Switched-Capacitor Converter, SCC)[2, 3] 등 이 있다. 본 논문에서는 입력전압의 범위를 향상시키고, 칩의 면적을 줄여 모바일 장치에 사용하기 적합한 이중출력 스위치드 커패시터 변환기를 제안했다.

Ⅱ. 기술동향

PMIC 기술의 주된 목적은 한정된 배터리 전원을 다양한 부하 변동에 능동적으로 대처하여 배터리 전원을 효율적으로 관리 하는 것이다. 또한, 최근 모바일 장치의 경우 주 전원이 배터리이기 때문에 배터리의 DC전압을 가지고 다양한 전압을 만들어 주는 기능을 수행하는 전력 변환기와 높은 사용효율을 요구하고 있다[4]. 그래서 출력 부하전류 범위가 넓고, 효율이 높으며, 안정적인 전원을 공급할 수 있는 인덕터를 사용한 스위칭 변환기가 많이 사용된다. 하지만, 인덕터를 사용함에 따라 PCB 면적과 비용이 증가하고 낮은 부하전류에서 효율이 떨어지는 단점이 있어 모바일 장치에는 적절하지 않다. 반면에 스위치드 커패시터 변환기는 칩 안에 커패시터를 집적할 수 있어서 면적이 작고, 가격이 저렴할 뿐만 아니라 낮은 부하전류에서 사용되기 때문에 효율이 높아 전력 소모가 매우 작은 모바일 장치에 사용하기 적합하다.

Ⅲ. 본 론

앞장에서 알 수 있듯이 면적이 작고, 낮은 부하 전류에서 높은 효율을 갖는 스위치드 캐패시터 DC-DC 변환기는 저면적을 요구하는 모바일 장치나 웨어러블 디바이스에 사용하기에 적합하다. 하지만, 스위치드 커패시터 DC-DC 변환기는 입출력 전압 변환 비율이 고정된다는 단점이 있고, 정해진 전압 변환 비율에서 최적의 효율을 보이는 입력전압 범위가 제한된다는 단점이 있다. 그림 1은 고정된 전압 변환 비율을 갖는 스위치드 커패시터 변환기의 효율 그래프이다. 그림과 같이 80% 이상의 효율을 갖는 입력전압의 범위는 0.85~0.95V로 좁다. 또한, 스위치드 커패시터 DC-DC 변환기는 다중출력으로 제작하기에 제한이 있다. 그림 2는 기존의 다중출력 스위치드 커패시터 DC-DC 변환기이다. 그림과 같이 기존의 다중출력 변환기는 단일출력 변환기를 여러 개 사용한다. 이에 따라 커패시터와 스위치의 수가 증가하여 면적이 커지고 효율이 떨어져서 기존의 방식으로는 다중출력을 구현하기 어렵다.

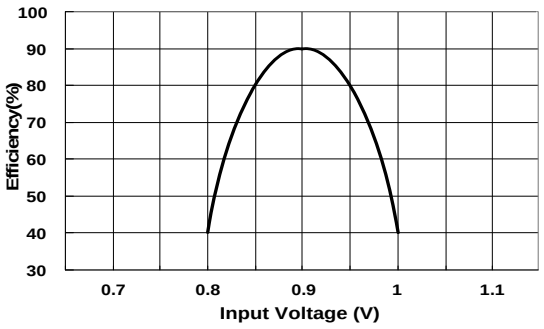


Fig. 1 The efficiency of conventional switched-capacitor converter

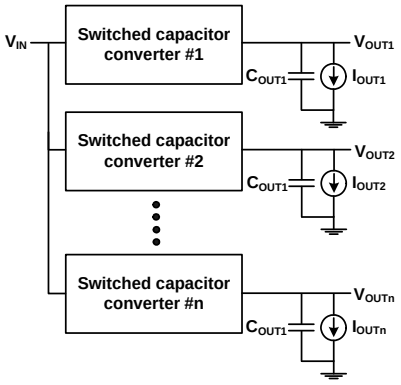


Fig. 2 The conventional multiple-output switched-capacitor converter

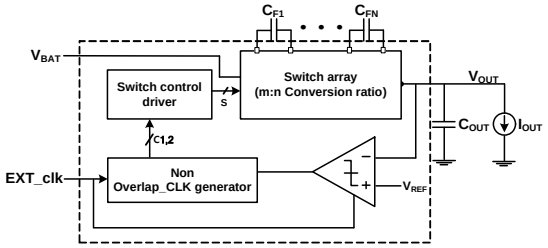


Fig. 3 The conventional switched-capacitor converter

그림 3은 기존의 스위치드 커패시터 DC-DC 변환기의 구조이다. 스위치드 커패시터 변환기는 인덕터나 변압기와 같은 유도성 소자를 사용하지 않고 반도체 스위치와 커패시터를 이용하는 전력 변환 장치이다. 따라서 PCB면적이 작고 가격이 저렴하다는 장점이 있다. 하지만, 전압 변환 비율이 고정 되고, 변환 비율에 따라 입력전압 범위가 좁다는 단점이 있다. 입력전압이 변할 때 기존의 스위치드 커패시터 변환기처럼 하나의 변환 비율로만 동작한다면 스위치드 커패시터 변환기의 전체 효율이 낮아진다.

그림 4는 입력범위를 향상 시킨 단일출력 스위치드 커패시터 DC-DC 변환기의 효율이다[5]. 이 변환기는 스위치 입력전압에 따라 스위치드 커패시터의 구조를 변경하여 기존의 스위치드 커패시터 변환기의 제한되는 입력전압의 범위를 넓혔다. 하지만, 넓은 입력전압을 갖는 스위치드 커패시터 DC-DC 변환기를 이용하여 다중출력 스위치드 커패시터 DC-DC 변환기를 제작 할 경우, 다중출력 스위치드 캐패시터 DC-DC 변환기는 면적이 증가하고 효율이 감소한다.

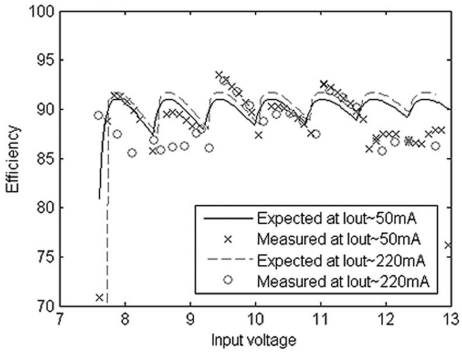


Fig. 4 The efficiency of wide-input-voltage-range switched-capacitor DC-DC converter [5]

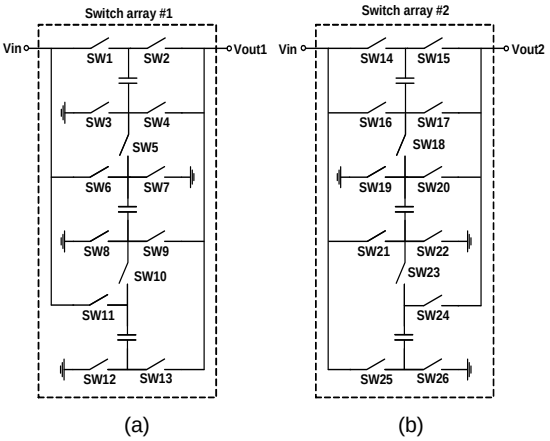


Fig. 5 The switch array of conventional dual output switched capacitor converter with a wide input voltage range

그림 5는 입력전압 범위가 향상된 단일출력 스위치드 커패시터 DC-DC 변환기를 이용하여 구현한 이중출력 스위치드 커패시터 DC-DC 컨버터의 스위치 어레이를 나타낸다. 0.5V와 1V의 전압을 출력하고 입력전압의 범위는 0.7~1.8V이다. 그림 5(a)는 1V를 출력하는 스위치 어레이이고, 그림 5(b)는 0.5V를 출력하는 스위치 어레이이다. 기존의 이중출력 스위치드 커패시터 DC-DC 변환기는 26개의 스위치와 6개의 커패시터로 구성되어 있다. 그 중, 커패시터가 칩의 면적 중 대부분을 차지한다. 따라서 커패시터 수를 줄이는 것이 매우 중요하다. 본 논문에서는 커패시터 수를 줄여 칩의 면적을 감소시켰다.

그림 6은 제안된 이중출력 스위치드 커패시터 DC-DC 변환기의 구조이다.

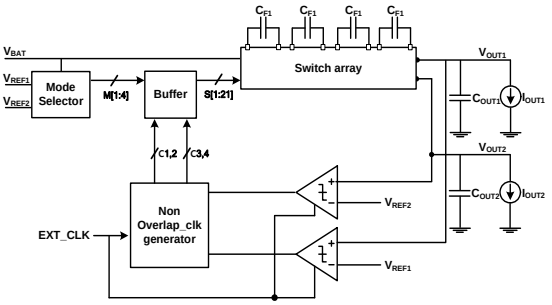


Fig. 6 The proposed dual-output switched-capacitor DC-DC converter

입력전압을 감지하고 변환기의 변환 비율을 결정하는 모드 선택기, 스위치를 제어하는 스위치 제어 및 드라이버, 스위치 어레이, 논 오버랩 클락 생성기를 동작시키는 비교기로 구성된다. 모드 선택기는 입력전압을 감지하여 해당 입력전압에 해당하는 전압 변환 비율 동작 모드 선택 코드 M[1:4]를 생성한다. 스위치 제어기는 M[1:4]을 이용하여 스위치 제어 신호 S[1:21]를 생성하고, S[1:21]로 스위치 어레이를 제어하여 2개의 출력 전압을 생성한다.

그림 7은 제안된 이중출력 스위치드 커패시터 DC-DC 변환기의 스위치 어레이 구조를 나타낸다. 제안된 스위치 어레이 구조는 총 2개의 스위치 어레이로 나뉘어 있으며 스위치 21개와 플라잉 커패시터(Flying Capacitor, Off-Chip) 4개로 구성되어 있다. 제안하는 이중출력 스위치드 커패시터 변환기는 두 개의 스위치 어레이를 공유하여 스위치와 커패시터의 개수를 줄였다.

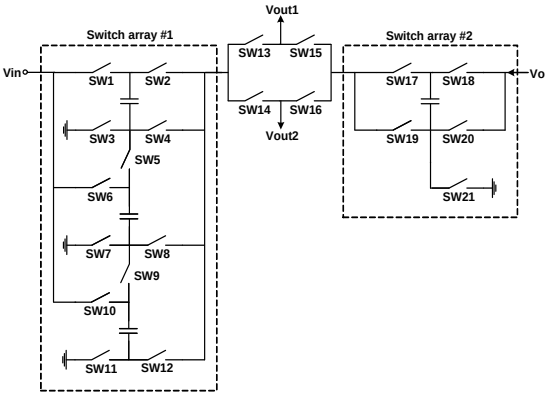


Fig. 7 The proposed switch array structure

Table. 1 The switch array control according to the input voltage (Vout1=1V, Vout2=0.5V)

Input voltage range(V)	Switch array#1		Switch array#2	
	output voltage	conversion ratio	output voltage	conversion ratio
1.8~1.55	Vout1	2/3	Vout2	1/2
1.54~1.35	Vout1	3/4	Vout2	1/2
1.34~1.05	Vout2	1/2	Vout1	2
1.04~0.8	Vout2	2/3	Vout1	2
0.79~0.7	Vout2	3/4	Vout1	2

표 1은 입력전압에 따른 스위치 어레이 제어를 나타낸다. 입력전압에 따라 각 스위치 어레이에 입출력 전압 변환 비율이 변경되며 출력 노드 또한 변환된다. 입력전압이 높은 경우, 스위치 어레이#1를 통해 Vout1을 출력 하며 스위치 어레이#2에서 Vout2를 출력한다. 반대로, 입력전압이 낮은 경우에는 스위치 어레이#2를 통해 Vout2을 출력하며 스위치 어레이#1에서 Vout1를 출력한다. 이처럼 입력 전압과 출력전압의 차가 작은 경우를 찾아 한 스위치 어레이에서 전압 변환 비율을 변경하여 최적의 효율로 하나의 전압을 출력하고 다른 스위치 어레이에서는 앞서 출력 된 전압을 이용하여 출력전압을 생성한다. 이를 통해, 기존의 다중출력 스위치드 커패시터 DC-DC 변환기 보다 적은 스위치 및 커패시터로 이중출력이 가능하게 되었다. 그림 8은 입력에 따른 변환 비율에 해당하는 스위치 어레이 구조를 나타내고 있다.

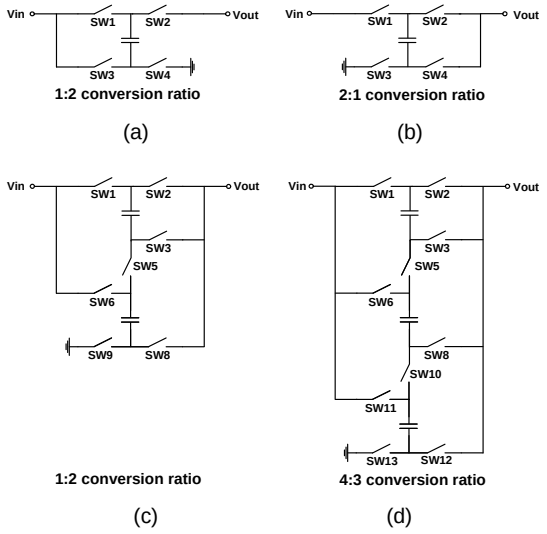


Fig. 8 The operation of the switch array according to the voltage conversion ratio

그림 8은 제안된 스위치드 커패시터 DC-DC 변환기의 입력 전압 감지 및 모드 선택기의 구조를 나타낸다. 그림 9의 저항 분배기를 통해 입력 전압을 VA, VB, VC로 분배한 후 비교기 4개를 이용하여 기준 전압(Vref1, Vref2)과 비교 후 각 입력 전압 범위에 해당하는 코드 M<1:4>를 출력한다.

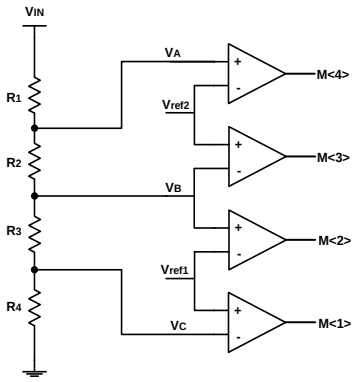


Fig. 9 The voltage conversion mode selector

표 2는 입력전압 범위에 따른 입력전압 감지 및 모드 선택기의 출력을 나타낸다. 이 코드를 이용하여 제안된 스위치드 커패시터 DC-DC 변환기의 스위치 제어 부분에서 스위치 어레이의 변환을 제어한다.

Table. 2 Voltage conversion mode select code

Mode select code, M<1:4>				
Input voltage range(V)	M<1>	M<2>	M<3>	M<4>
1.8~1.55	0	1	0	1
1.54~1.35	0	1	1	1
1.34~1.05	1	1	1	1
1.04~0.8	1	1	1	0
0.79~0.7	1	0	1	0

Ⅳ. 실 험

그림 10은 제안된 DC-DC 변환기의 레이아웃이다. 제안된 넓은 입력전압 범위에서 높은 효율을 갖는 이중출력 스위치드 커패시터 DC-DC 변환기는 0.18μm CMOS 공정으로 제작하였다. 칩의 크기는 0.255mm^{2}이다. 표 3은 제안된 변환기의 특성을 나타낸다.

그림 11은 입력전압이 변하는 상황에서 변환기의 입출력 전압 변환 비율 및 스위치 어레이 변환을 이용한 Vout1(=1V), Vout2(=0.5V)의 시뮬레이션 파형이다. 그림 11을 보면 변환 비율 변경 구간에서 하강 전압이 발생하는 것을 볼 수 있는데 입력 전압이 천천히 변하는 실제 환경에서는 정상 동작이 가능하다.

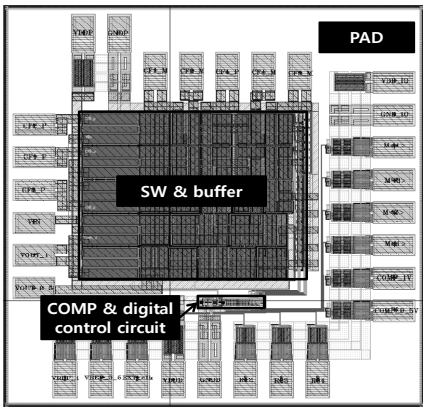


Fig. 10 The proposed converter layout

Table. 3 The proposed converter characteristic

Process	0.18μm CMOS
Supply voltage	1.8V
Input voltage range(V)	0.7~1.8V
Output voltage(Dual)	0.5V, 1V
Output Capacitor(C_{OUT})	4.7μF
Flying capacitor(C_{F1},C_{F2},C_{F3},C_{F4})	1μF
Operating frequency	3MHz
Circuit area	0.255mm^2
Output load power range	0.5~90mW
Max. power efficiency	90%

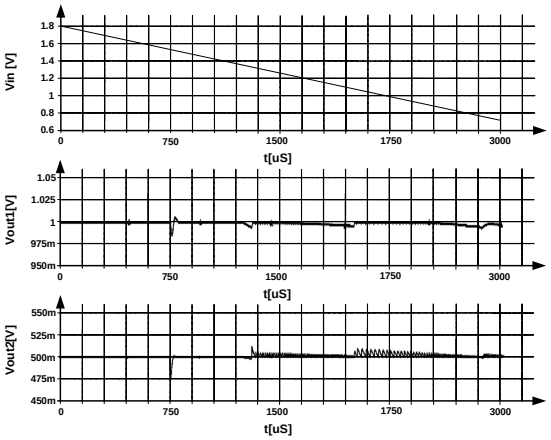


Fig. 11 The simulated waveform of the converter output voltage according to the input voltage

그림 12는 제안된 이중출력 변환기의 입력 전압에 따른 변환기의 효율을 나타낸다. 시뮬레이션은 출력전류가

10mA일 때 입력 전압을 0.7~1.8V로 변경하며 측정하였고 변환기의 효율은 입출력 전압과 변환 비율에 따라 구간 별 차이를 보이며, 70～90%의 효율로 동작하였다.

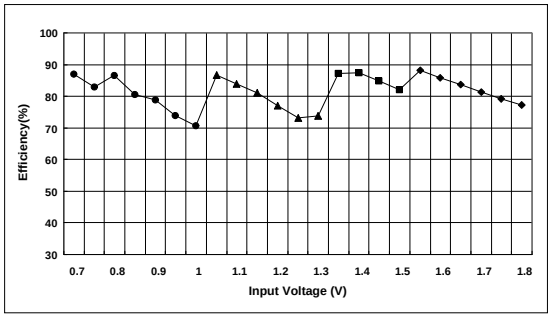
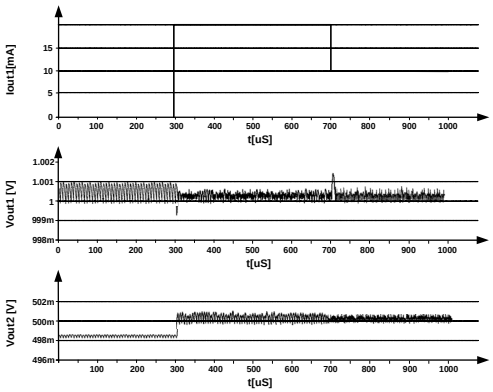
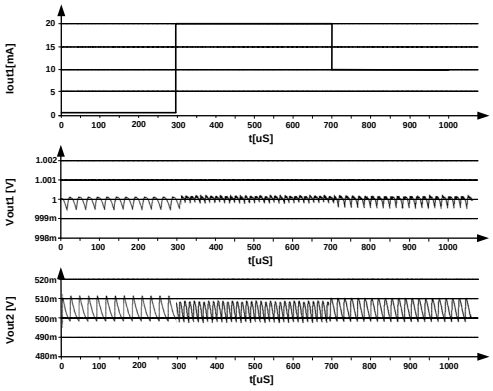


Fig. 12 Efficiency of the converter according to the input voltage



(a)



(b)

Fig. 13 The output voltage waveform of the output current changes (a) Vin=1.7V (b)Vin=0.9V

그림 13은 제안된 이중출력 스위치드 커패시터 DC-DC 변환기의 출력전류 변화에 따른 출력전압 시뮬레이션 파형이다. 그림 13(a)는 입력전압이 1.7V이고 Vout1의 출력전류 Iout1이 변하는 ($2mA \rightarrow 20mA \rightarrow 10mA$) 경우의 동작 파형이며 Vout1이 출력전류량에 따라 다른 리플 전압을 보인다.

출력 부하전류 변경 시 언더슈트 전압(undershoot voltage)과 오버슈트 전압(overshoot voltage)이 발생하는데 이는 1mV 내외로 Vout1의 0.1%이며, Vout1의 부하전력에 따라 Vout2(0.5V)도 영향을 받게 되는데 이를 크로스 레귤레이션 효과(cross regulation effect)라 하며 Vout2의 0.4%정도로 확인 되었다. 그림 13(b)는 입력전압이 0.9V이고 Vout2의 출력전류 Iout2가 변하는($2mA \rightarrow 20mA \rightarrow 10mA$)경우의 동작 파형을 나타낸다.

그림 14는 제안된 변환기의 입력전압 범위에 대한 최대 부하전력 범위를 나타낸다. 하나의 출력에서 많은 부하전력이 걸릴 경우, 다른 출력은 상대적으로 적은 부하전력이 걸리는 현상을 보인다. 따라서 그림 14는 두 출력 노드의 총 부하전력량을 나타낸다. 또한, 입력전압이 0.7~1.3V로 낮은 경우 출력 전력이 15mW로 제한되는 것을 확인 할 수 있다.

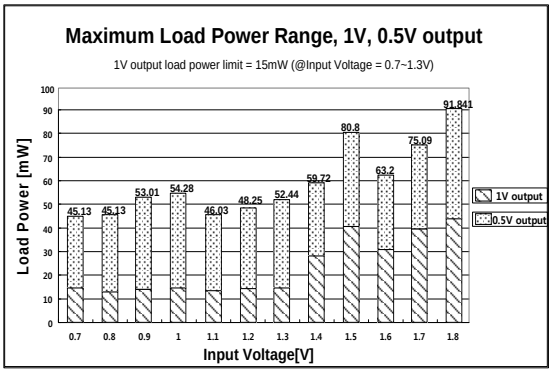


Fig. 14 The maximum output power of the converter

표 4는 기존의 스위치드 커패시터 DC-DC 변환기와의 특성을 비교한 표이다. [6]은 입력전압 범위는 1.7~2V이고, 85.5~90.2%의 전력효율을 가지며 칩의 면적은 2.515mm^{2}이다. [7]은 입력전압 범위는 1.1~1.8V이고, 전력효율은 63~86%를 보이고 있다.

제안된 스위치드 커패시터 DC-DC 변환기는 입력전압 범위는 0.7~1.8V로 기존의 변환기보다 넓은 범위를 가졌고, 전력효율도 70~90%로 향상된 성능을 보였다. 그리고 칩의 면적은 0.255mm^{2}로 같은 공정으로 제작된 [6]번 변환기보다 더 작았다.

Table. 4 Compare Dual Output Converter

Parameter	[6]	[7]	Proposed
Process	018μm CMOS	0.35μm CMOS	0.18μm CMOS
Input voltage range	1.7~2V	1.1~1.8V	0.7~1.8V
Number of outputs	2	2	2
Number of flying capacitor	4	2	4
Number of power Switches	22	22	22
Output voltages	0.8V, 2.5V	2V, 3V	0.5V, 1V
Chip area	2.515mm^2		0.225mm^2
Max. output load current	-100mA	~25mA	~90mA
Power efficiency	85.5~90.2%	63~86%	70~90%

V. 결 론

본 논문에서 입력전압 범위가 향상된 저면적 이중출력 스위치드 커패시터 DC-DC 변환기를 제안 하였다. 제안된 스위치드 커패시터 DC-DC 변환기는 입력전압의 변화에 따라 최적의 효율을 가지는 전압변환비율로 변경함으로서 동작 가능한 입력 전압 범위를 넓혔다. 또한, 기존의 다중출력 스위치드 커패시터 변환기와는 달리 스위치 어레이 2개를 공유함으로써 21개의 스위치와 4개의 커패시터를 사용하여 칩의 면적을 줄였다. 제안된 변환기는 0.18μm CMOS 공정으로 제작 하였으며, 출력전압은 0.5V와 1V이고 입력전압 범위는 0.7～1.8V 이며 최대 출력 부하전류는 90mA 이고 최대 효율은 70~90%이다. 그리고 칩의 면적은 0.255mm^2 이다.

ACKNOWLEDGMENTS

Following are results of a study on the “Leaders in Industry-university Cooperation” Project, supported by the Ministry of Education.

Production of the chip has been supported by the IDEC (IC Design Education Center).

REFERENCES

[1] M. Siu, et al., “A voltage-mode PWM buck regulator with end-point prediction,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 53, no. 4, pp.294-298, Apr. 2006.

[2] N. Krihely, Sam Ben-Yaakov, Alexander Fish, “Efficiency Optimization of a Step-Down Switched Capacitor Converter for Subthreshold Applications,” *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 21, no. 12, pp. 2353-2357, Dec. 2013.

[3] R. Jain, et al., “A 0.45~1V Fully-Int egrated Distributed Switched Capacitor DC-DC Converter With High Density MIM Capacitor in 22nm Tri-Gate CMOS,” *in Proceeding of Symposium on VLSI Circuit*, Kyoto, pp. C174-C175, 2013.

[4] IT SOC magazine. The eco-friendly PMIC technic trends and prospects [Internet]. available: http://www.ssforum.org/upload_files/magazine/Vol34_Industry_trends.pdf/.

[5] V. Ng, S. Sanders, “A 92%-efficiency wide-input-voltage-range switched-capacitor DC-DC converter,” *in Proceeding of IEEE International Solid-State Circuits Conference*, San Francisco: CA, pp. 282-284, 2012.

[6] C. M. Chen, et al., “Dual-output Switched capacitor DC-DC converter with peseudo three phase swap and cross control and amplitude modulation mechanism,” *in Proceeding of International Solid-State Circuits Conference (A-SSCC)*, Singapore, pp. 57-60, 2013.

[7] Z. Hua, Hoi Lee, Xiwen Zhang, “An Auto-Reconfigurable Dual-Output SC DC-DC Regulator with Sub-Harmonic Fixed On-Time Control for Energy-Harvesting Applications,” *in Proceeding of in IEEE International Symposium on Circuits and Systems*, Beijing, pp.1472-1475, 2013.

황선광(Seon-Kwang Hwang)

2016년 충북대학교 전자공학부 학사 졸업
2016년 ~ 현재 충북대학교 전기전자정보컴퓨터학부 석사 과정
※관심분야 : 아날로그 IC 설계, 전력변환 IC 설계

김성용(Seong-Yong Kim)

2012년 충북대학교 전자공학부 학사 졸업
2015년 충북대학교 반도체공학부 석사 졸업
2015년 ~ 현재 실리콘웍스 연구원
※관심분야 : 아날로그 IC 설계, 전력변환 IC 설계

우기찬(Ki-Chan Woo)

2014년 충북대학교 전자공학부 학사 졸업
2014년 ~ 현재 충북대학교 전기전자정보컴퓨터학부 석·박사 통합 과정
※관심분야 : 전력변환 IC 설계, 아날로그 디지털 변환기 설계

김태우(Tae-Woo Kim)

2016년 충북대학교 전자공학부 학사 졸업
2016년 ~ 현재 충북대학교 전기전자정보컴퓨터학부 석사 과정
※관심분야 : 아날로그 IC 설계, 아날로그 디지털 변환기 설계

양병도(Byung-Do Yang)

1999년 한국과학기술원 전자전산학과 전기및전자공학전공 학사 졸업
2001년 한국과학기술원 전자전산학과 전기및전자공학전공 석사 졸업
2005년 한국과학기술원 전자전산학과 전기및전자공학전공 박사 졸업
2005년 ~ 2006년 삼성전자 반도체 사업부 책임 연구원
2006년 ~ 2007년 충북대학교 전자공학부 전임강사
2008년 ~ 2011년 충북대학교 전자공학부 조교수
2012년 ~ 2015년 충북대학교 전자공학부 부교수
2016년 ~ 현재 충북대학교 전자공학부 정교수
※관심분야 : 아날로그 IC 설계, 전력변환 IC 설계, 메모리 설계