

# 대용량 직류버스 커패시터의 고장진단을 위한 외란특성 반영의 레퍼런스 모델 개선

## Reference Model Updating of Considering Disturbance Characteristics for Fault Diagnosis of Large-scale DC Bus Capacitors

이 태 봉\*  
(Tae-Bong Lee)

**Abstract** - The DC electrolytic capacitor for DC-link of power converter is widely used in various power electronic circuits and system application. Its functions include, DC Bus voltage stabilization, conduction of ripple current due to switching events, voltage smoothing, etc. Unfortunately, DC electrolytic capacitors are some of the weakest components in power electronics converters. Many papers have proposed different algorithms or diagnosis method to determinate the ESR and  $\tan\delta$  capacitance C for fault alarm system of the electrolytic capacitor. However, both ESR vary with frequency and temperature. Accurate knowledge of both parameters at the capacitors operating conditions is essential to achieve the best reference data of fault alarm. According to parameter analysis, the capacitance increases with temperature and the initial ESR decreases. Higher frequencies make the reference ESR with the initial ESR<sub>0</sub> value to decrease. Analysis results show that the proposed DC Bus electrolytic capacitor reference ESR model setting technique can be applied to advanced reference signal of capacitor diagnosis systems successfully.

**Key Words** : DC-link of power converter, Electrolytic capacitor, ESR(equivalent series resistance), Fault diagnosis, Initial ESR<sub>0</sub>

### 1. 서 론

최근의 전력산업에 대한 부하 추세는 정보통신 및 임베디드 시스템이 장착된 고정밀 제어의 DC 데이터 센터와 같은 DC전력 부하설비 및 신재생에너지 분야 등 DC 위주의 부하설비가 급증하고 있는 추세이다. 이에 따라 전력전자 기술을 중심으로 한 각종 전력변환 장치들이 다양하게 사용되고 있으며, 특히 AC/DC 및 DC/DC 컨버터와 DC/AC 인버터 위주의 전력 변환기 사용이 날로 늘어나고 있다. 이러한 전력연계(link)의 DC Bus부에는 일시적인 직류 전압 저장과 전압 평활화(smoothing)를 위하여 전력용 알루미늄 전해 커패시터를 거의 대부분 사용하고 있다[1, 2].

이의 DC Bus 전해 커패시터는 MVA 단위의 대용량에서부터 몇 VA단위의 소용량까지 다양하다. 이는 다른 커패시터에 비하여 상대적으로 큰 용량과 작은 크기로 고 내압이 가능하며, 가격이 비교적 저렴하고 교류전류에 대하여 낮은 임피던스를 제공하는 장점들이 있기 때문이다.

그러나 이러한 대용량의 전해 커패시터는 온도에 따라 특성이 변하는 전해질(electrolyte)의 사용 및 유전체의 재료 특성 등으로 인한 구조적 단점 때문에 사용에 대한 신뢰성이 매우 취약하여 별도의 고장진단 시스템의 장착이 필요하

다는 단점이 있으며 이의 대책 마련을 위한 다양한 연구가 시도되고 있다[3, 4].

특히 전력변환용 전해 커패시터의 지속적 사용은 DC 커패시터의 온도 및 열화 특성을 상대적으로 가중 악화시키면서 중국에는 전해액 폭발의 사고와 함께 전력 Bus 제어의 PCB를 통한 단락사고, 전력소자 파괴 및 생산라인의 가동 정지 등 치명적 재해로 이어질 수 있으므로 이를 위한 고장진단 시스템의 도입이 필요하다.

이렇듯 DC Bus 커패시터의 고장진단시스템의 도입은 매우 필요하며, 이의 진단기법은 주로 커패시터 내부의 직렬등가 회로 ESR 및 캐패시턴스 C값 등의 파라미터의 변화를 추정하는 알고리즘 기법이 주로 사용된다. 이를 위해서는 전해 커패시터 고장 판별의 기준이 되는 외란을 고려한 파라미터의 기준 값을 추정하는 연구 역시 정확한 고장 판별을 위해서 중요하다. 주로 전해 커패시터의 고장진단은 ESR값이 초기 값의 2배 증가 시 또한, C값의 용량이 초기 값의 약 25[%]감소 시에 커패시터 수명말기로 보고 있다[5, 6].

본 논문에서는 전해 커패시터의 파라미터 정격 조건은 사용 온도와 주파수 조건에 의해서 그 파라미터의 추정은 변화하게 됨에 착안하여 다양한 특성 고려의 데이터 분석을 수행하였다. 실제 전해 커패시터의 온도 및 주파수 사용 조건이 끊임없이 변화하게 때문에 전해 커패시터 고장 판별의 기준이 되는 파라미터의 기준 값 역시 주파수 및 온도 변화에 대한 영향을 반영하여 정확한 고장 진단 기법이 구현될 수 있도록 다양한 외란 조건에서 파라미터의 특성을 추출하고 분석하였다.

특히 본 논문에서는 전해 커패시터의 내부 파라미터 특성

\* Corresponding Author : Dept. of Electrical Engineering,  
Gachon University, Korea

E-mail : tblee@gachon.ac.kr

접수일자 : 2017년 11월 8일

최종완료 : 2017년 11월 21일

을 고려한 아레니우스 방정식[6-8]을 반영하여 커패시터의 기본 사용주파수 120[Hz]와 초기 온도 25[°C] 전후에서의 주파수 및 온도 변화에 따른 ESR과 기준 ESR<sub>0</sub>의 특성 상관관계에 관한 저항 특성별 다양한 분석을 수행하였다. 이의 연구를 통하여 보다 강인하고 탄력적인 ESR추정의 고장진단시스템이 구축되도록 갱신된 외란 특성을 반영한 레퍼런스 모델 데이터를 제공함에 따라 보다 신뢰성 있는 고장진단 시스템의 구축을 예상하여 볼 수 있다.

### 2. DC Bus 커패시터의 등가모델과 고장분류

전력변환장치의 DC 연계부에 사용되는 알루미늄 전해 커패시터는 전극으로써는 알루미늄 막(foil)을 사용하고 유전체로 얇은 산화 막을 사용한다. (+)전극 에노드 호일은 전해에칭에 의하여 표면적을 확대한 후 전해액 속에서 산화를 시행하여 표면에 유전체 산화피막(Al<sub>2</sub>O<sub>3</sub>)을 형성시키고, (-)전극 케소드 호일은 에칭하여 표면적을 확대하며 이의 전극 사이에는 전해액과 전해지로 구성되어 있다. 이러한 구성에 근거하여 주파수 및 온도 특성을 고려한 전해 커패시터의 등가 회로 모델은 그림 1로 그 구조를 나타낼 수 있다. 여기서 C는 커패시턴스를 나타내고 R<sub>1</sub>은 알루미늄 호일과 터미널 저항을 R<sub>2</sub>는 전해질에 기인한 온도 민감 저항을 R<sub>LC</sub>는 유전체 누설전류(leakage current)에 의한 손실저항 ESL은 등가 직렬 인덕턴스를 각각 나타낸다.

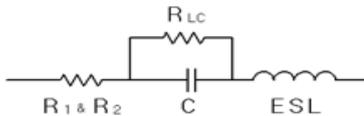


그림 1 주파수 및 온도 특성을 고려한 커패시터의 등가회로  
Fig. 1 Equivalent circuit of electrolytic capacitor considering temperature and frequency characteristic.

그림 1과 같은 전해 커패시터의 등가회로로부터 커패시터의 복소 임피던스(Z<sub>C</sub>)는 주파수 f(Hz)와 함께 식 (1)과 같이 표현할 수 있다. 식 (1)을 이용하여 등가직렬저항 ESR의 값을 구하면 이는 식 (2)와 같이 Z<sub>C</sub>의 실수부로 표현할 수 있으며, 커패시터의 ESR은 식 (3)과 같이 재정리 할 수 있다. 결국 이의 함수는 주파수 f와 유전체 누설저항 R<sub>LC</sub>에도 함수관계가 있음을 알 수 있으며 0~1[kHz] 등의 저주파 영역에서 등가 직렬 인덕턴스 ESL은 무시한다.

$$Z_C = \frac{1}{\frac{1}{R_{LC}} + j2\pi f C} + R_1 + R_2 + j2\pi f ESL \quad (1)$$

$$ESR = R_1 + R_2 + \frac{R_{LC}}{1 + (2\pi f)^2 C^2 R_{LC}^2} \quad (2)$$

그림 1의 알루미늄 호일과 터미널 저항 및 전해질에 기인한 온도 민감 저항 등 전해 커패시터에 대한 전형적인 고장 모드 분류는 그림 2와 같이 대분류로 나타낼 수 있다. 더불어서 DC 커패시터의 고장 모드 대부분은 전기화학적 반응에 의하여 나타나게 되는데 이는 전해액의 감소 및 전해액

증기분출(vaporization), 양극과 음극에서의 커패시턴스 감소로 나타나게 되며 이의 요인으로는 온도 및 전압 그리고 맥동전류 등의 초과에 의해서 발생된다. 특히 온도의 초과는 전해액 성능과 직접 관련이 있으며 기타 맥동전류의 증가에 의하여 온도 상승을 가중시키고 있음을 알 수 있다. 따라서 전해 커패시터의 고장 및 열화의 메커니즘은 온도 상승에 따른 전해액의 증발(dry up)이 가장 큰 요인이며, 이에 따라 정전용량 및 tan δ의 감소 그리고 ESR의 증가를 초래한다고 할 수 있다. 그림 2의 위의 설명에 근거한 전해 커패시터의 고장 모드를 전기적 인자와 주변의 기계적 스트레스로 구별하여 각 고장모드에 따른 결과초래를 구체적으로 기술한 고장 FTA(fault tree analysis)를 나타낸 것이다.

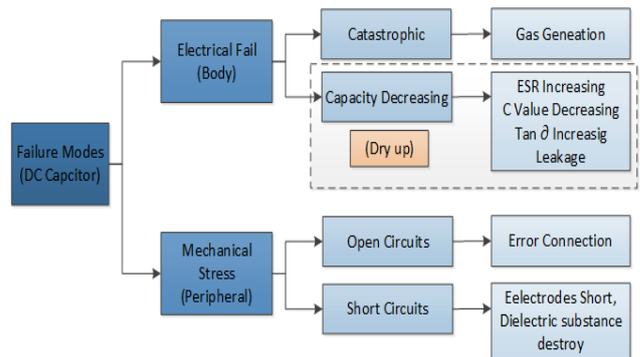


그림 2 전해 커패시터의 고장 모드 대분류 FTA  
Fig. 2 Failure mode fault tree analysis of DC capacitor.

### 3. DC Bus 커패시터의 특성과 고장진단 모델

대용량의 DC전력 Bus 커패시터의 특성 해석 및 주파수 분석을 위한 그림 1의 등가회로를 기반으로 식 (1)에 기반한 임피던스 특성을 그림 3에서 고찰할 수 있다. 그림 3에 기반하여 DC 커패시터에 대한 커패시턴스의 용량 추정 알고리즘 및 이의 등가회로에 기반한 ESR의 온도 및 주파수 변화에 대한 임피던스의 특성을 추정할 수 있다.

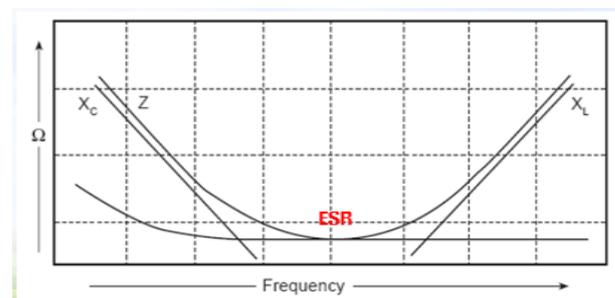


그림 3 커패시터에 대한 주파수 대비 임피던스 특성  
Fig. 3 Impedance vs. frequency behavior of DC capacitor.

이러한 커패시터 특성은 저주파 영역에서는 커패시터의 성분 X<sub>C</sub>가 지배적(dominant)이며, 약 수 십[kHz]에 해당하는 스위칭 주파수 영역에서는 등가 직렬저항(이하 ESR) 값이 지배적이다. 고주파 영역에서는 X<sub>L</sub> 즉 등가 직렬인덕턴

스(이하 ESL) 값이 지배적임을 알 수 있다는 점을 알 수 있으며 이를 기반으로 파라미터 추정기법을 기반으로 한 고장진단 기법을 진행할 수 있다. 그림 1의 등가회로에 기반한 커패시터의 임피던스와 ESR은 식(3)과 같이 다시 표현할 수 있다. 즉 전력변환 장치의 DC 연계부에서 전압의 평활화를 위해 사용되는 알루미늄 전해 커패시터의 등가회로는 그림 1과 같이 변형된 RLC직렬로 표현된다.

이때의 커패시턴스 C의 생성은 에노드와 케소드의 두 극에서 발생되고 등가직렬저항 ESR은 알루미늄 호일과 터미널 등에 의한 고정 값의  $R_1$ 이며, 또한 전해질에 의해서 발생되고 온도에 매우 영향을 받는  $R_2$ 로 분류하고 기타 유전체 누설저항에 의해서 발생되고 주파수에 영향을 받는  $R_3$ 로 표현된다. 따라서 전체의 ESR 값은 식 (3)과 같은 함수로 표현 할 수 있다.

$$ESR = R_1 + R_2(T) + R_3(f) \quad (3)$$

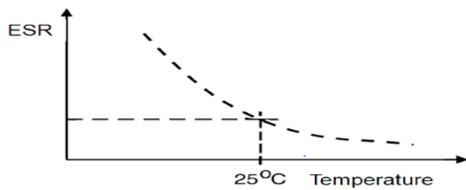


그림 4 온도가변에 대한 ESR의 특성곡선  
Fig. 4 ESR Characteristic vs. variable temperature.

이때의 ESR에서  $R_1$ 은 호일과 연결 탭 및 터미널의 기계적 접촉 저항이므로 상수로 근사화할 수 있으며, 온도에 관련된  $R_2(T)$ 는 그림 4와 같은 특성 곡선으로 표현되며, 25 [°C]에서 기준 ESR이 결정되고 있음을 나타내고 있으며 이의 온도 및 ESR의 관계는 식 (4)의 아레니우스 관계식에도 알 수 있듯이 전해질의 온도와 부피에 관계된다고 할 수 있다[5].

$$ESR / ESR_0 = (V / V_0)^2 \quad (4)$$

여기서,  $ESR = 25[°C]$ 에서의 등가직렬저항[Ω]  
 $ESR_0 =$  초기(initial)의 ESR[Ω]  
 $V =$  전해질(electrolyte)의 부피(volume)  
 $V_0 =$  전해질의 초기부피(initial volume)

따라서  $R_2$ 는 전해질에 의해서 발생되고 온도의 영향을 받는 저항이며, 온도가 증가할수록 그림 4와 같이 반비례하는 성질이 있다. 특히 온도가 25[°C] 이상인 경우에는 화학 반응의 속도 상수는 온도와 활성화 에너지에 의존한다는 아레니우스 방정식[5]에 기초한 방정식으로 표현할 수 있다.

즉 그림 4와 같이 25[°C] 이상의 온도 영역에서 전해액과 전해질의 결합에 의한 온도에 의존하는  $R_2(T)$ 저항의 해석은 실온일 때의 저항  $R_2 = 25[°C]$ 에 기초하여 식 (5)와 같이 구체화 할 수 있다.

$$R_2(T) = R_2(25[°C]) \cdot 2^{-\left[\frac{T-25}{M}\right]^N} \quad (5)$$

식 (5)에서의 온도관련 저항값은 실제의 전해질의 저항값보다 약 10배 이상의 저항값으로 생성되며[4], 여기서 A와 B는 전해액과 절연지와 관계되는 절연계수로써, 에틸렌글리콜(ethylene glycol)의 전해액을 주로 사용하게 되며 주요 계수로는  $M = 40$  그리고  $N = 0.6$ 을 대부분 적용하여 사용한다.

한편 DC 전해커패시터가 전력전자 분야에 다양하게 적용되면서 사용 정격도 광범위하게 -40[°C] ~ +125[°C] 까지의 영역에서 적용되고 있다. 이러한 이유로 25[°C]이하 영역에서도  $R_2(T)$  파라미터 온도특성 해석도 매우 중요하다. 이 영역에서는 전해커패시터 제조사의 실험 데이터에 기초한 경험적 추론을 바탕으로 +25[°C] ~ -40[°C] 영역 또는 그 이하의 영역에서 유전체  $\tan\delta$  및 ESR은 비교적 선형적인 관계를 갖는다. 특히 Nichicon 社의 온도변화에 대한 발열손실계수(dissipation Factor; DF) 변화 데이터를 바탕으로 식 (6)과 같은 유전체 손실  $\tan\delta$  를 도출할 수 있다.

식 (6)과 같이  $\tan\delta$ 의 정의에 의해서 ESR은 다음과 같이 표현될 수 있다. 또한 식 (7)과 같이  $\tan\delta_0$ 는 +25[°C]에서의 발열손실계수(DF)이고,  $T_0$ 는 +25[°C]이며,  $T$ 는 전해커패시터의 사용 온도를 정의하여 식 (7)과 같이 가변 온도로 정의할 수 있다.

$$\tan\delta = ESR / (1/\omega C) = \omega C ESR \quad \text{단, } \omega = 2\pi f(120[Hz]) \quad (6)$$

$$\tan\delta = \tan\delta_0 \times 1.025^{2\left(\frac{T-T_0}{10}\right)} \quad (7)$$

따라서 식 (6)의  $\tan\delta$ 에 식 (7)을 대입하고 정리하면 다음과 같이 ESR을 정리할 수 있다. 여기서  $ESR_0$ 는 +25[°C]에서의 ESR이고, 다음 ESR 수식은 +25[°C] 이하의 영역에서 적용된다.

$$ESR = ESR_0 \times 1.025^{2\left(\frac{T-T_0}{10}\right)} \quad (8)$$

그리고  $R_3$ 는 주파수의 영향을 받는 파라미터 저항 값이며 주파수가 증가하면  $R_3$ 는 감소하게 되며 이를 식 (9)와 같이 나타낼 수 있다. 여기서 DF는 유전체에 의한 발열손실계수(Dissipation Factor,  $\tan\delta$ ),  $f$ 는 주파수,  $C$ 는 커패시턴스이다. ESR의 구성 비율 중 주파수의 영향을 받는  $R_3(f)$ 의 비중은 정격전압이 높을수록 커지는데 이는 전해커패시터의 정격 전압이 높을수록 산화막이 두꺼게 형성되기 때문이다. 여기서의 전형적인 발열손실계수(DF)값은  $DF = 0.06 \sim 0.1$ 이며, 일반적으로 제작사에서는 약 0.075를 사용하는 것이 정설이다.

$$R_3(f) = \frac{DF}{2\pi f C} \quad (9)$$

#### 4. DC Bus 커패시터의 고장진단 기준 모델과 외란특성의 고찰

대용량의 DC Bus 전해 커패시터의 정밀 고장진단을 위해서는 운전 중의 전해 커패시터의 파라미터 변화를 추정하

는 알고리즘의 구현이 매우 중요하며 이와 함께 전해 커패시터 고장 판별의 기준이 되는 외란에 강한 파라미터의 기준 값을 추정하는 고장 판별기법의 기준 마련도 중요한 영역이다.

이의 고장 판별을 위한 전해 커패시터의 파라미터 정격 조건은 식 (5)와 식 (6)의 전개처럼 일반적으로 +25[°C] 사용 조건과 주파수 120[Hz]를 준으로 하지만, 사용 온도와 주파수 조건에 의해서 파라미터는 변화하게 된다. 실제 전해 커패시터의 온도 및 주파수 사용 조건이 끊임없이 변화하게 때문에 전해 커패시터 고장 판별의 기준이 되는 파라미터의 기준 값 역시 주파수 및 온도 변화에 대한 영향의 외란을 반영한 고장판별 레퍼런스 모델의 설정이 중요하다.

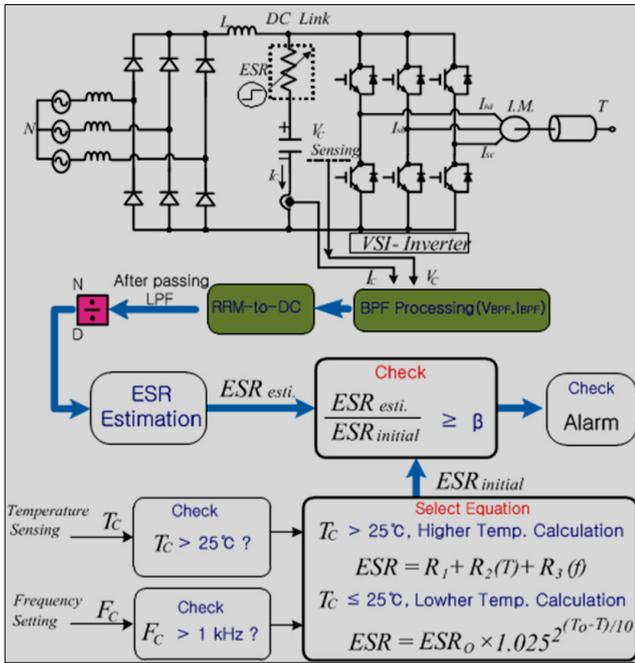


그림 5 외부변수를 고려한 커패시터 고장진단의 기준모델  
 Fig. 5 Reference model of capacitor diagnosis considering external parameters(in the ASD).

그림 5는 위의 사항을 반영한 전력용 DC 전해 커패시터에 대한 고장진단 알고리즘에 대한 파라미터의 초기 기준 값을 선정할 레퍼런스 모델 입력의 일례를 제시한 내용으로 외란을 반영한 기준을 블록도이다. 3상 정류기 및 DC/AC 인버터에 의한 가변속 유도전동기(I.M.) 드라이브(ASD)회로를 구성하여 온도 조건과 주파수 입력에 따른 가변 파라미터 기준모델( $ESR_{initial} = ESR_0$ )과 파라미터 추정값( $ESR_{esti}$ )의 배율설정( $\beta$ )의 선정으로 고장알람의 진단기법을 도입하게 될 수 있음을 보여주고 있다[7].

따라서 사용 온도와 운전 주파수 조건에 따라 그 값이 현격히 변화함을 반영한 커패시터 고장 판별의 기준모델의 영향을 분석하기 위한 다양한 분석결과를 제시했으며 특히 분석의 용이성을 위하여  $ESR/ESR_0$ 의 변수를 도입하여 그 특성 고찰을 수행하였다. 이때의 기준 ESR 추정을 위한 전해 커패시터는 400[V], 3,300[μF]이며 85[°C]를 기준으로 하였다.

그림 6은 다양한 온도 조건에서의 주파수 가변( $f \leq 120$ Hz)

에 따른  $ESR/ESR_0$  변화이다. 온도 조건에 상관없이 주파수 25[Hz] 이하에서 ESR이 초기의 정격 값( $ESR_0$ )의 수배로 급격히 증가하는 특성을 확인 할 수 있다. 마찬가지로 그림 7은 다양한 온도 조건에서의 주파수 가변( $f \geq 1$ kHz)에 따른  $ESR/ESR_0$ 의 변화를 나타낸 것이다. 주파수 증가에 따라서 ESR은 약간 감소하지만 온도 조건에 상관없이 1[kHz] 이상에서는 거의 변화가 없으므로, 수 [kHz] 영역에서는 주파수 변화의 영향은 무시할 수 있음을 확인할 수 있다.

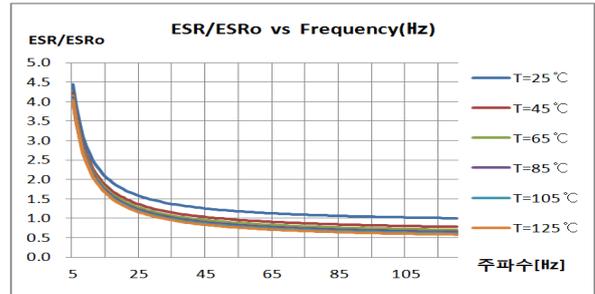


그림 6 주파수 가변에 따른  $ESR/ESR_0$  변화( $f \leq 120$ Hz)  
 Fig. 6 The  $ESR/ESR_0$  ratio change with the frequency variation( $f \leq 120$ Hz).

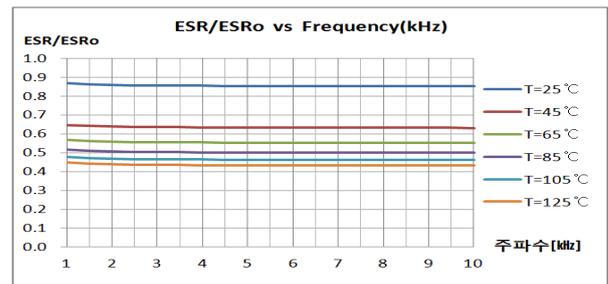


그림 7 주파수 가변에 따른  $ESR/ESR_0$  변화( $f \geq 1$ kHz)  
 Fig. 7 The  $ESR/ESR_0$  ratio change with the frequency variation ( $f \geq 1$ kHz).

그림 8은 일정 온도( $T=25^\circ\text{C}$ )에서 주파수 가변( $f \leq 150$ Hz)에 따른  $R_1$ ,  $R_2$ ,  $R_3$  및 기준 ESR 변화이다. 이는 주파수 증가에 따라서  $R_3(f)$ 의 비중이 감소하는 특성을 확인 할 수 있다.

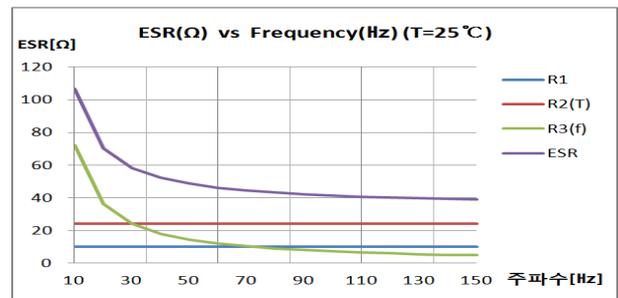


그림 8 주파수 가변에 따른  $R_1$ ,  $R_2$ ,  $R_3$  및 기준 ESR 변화  
 Fig. 8 The  $R_1$ ,  $R_2$ ,  $R_3$  and reference ESR change with the frequency variation( $f \leq 150$ Hz).

그림 9는 온도( $T=25^{\circ}\text{C}, 125^{\circ}\text{C}$ )와 주파수 조건에 따른 R1, R2, R3 및 기준 ESR 변화이다. 동일 주파수 에서는 온도의 증가에 따라서 ESR의 감소, 동일 온도 조건에서는 주파수 증가에 따라서 ESR의 감소를 확인 할 수 있다.

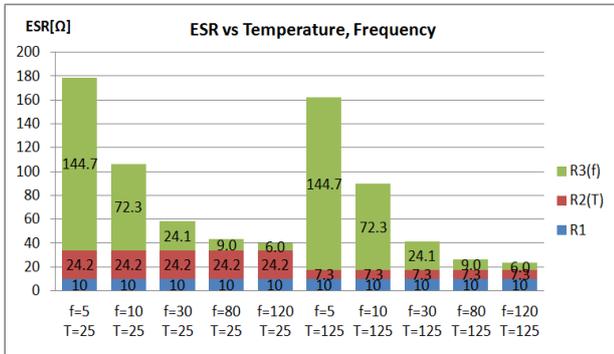


그림 9 온도와 주파수 조건에 따른 R1, R2, R3 및 기준 ESR 변화( $T=25^{\circ}\text{C}, 125^{\circ}\text{C}$ )

Fig. 9 The R1, R2, R3 and reference ESR change with the temperature and frequency condition( $T=25^{\circ}\text{C}, 125^{\circ}\text{C}$ ).

그림 10에서부터 그림 14까지는 온도의 가변 조건에 따른  $ESR/ESR_0$ 의 변화를 나타낸 곡선이다. 그림 10은 다양한 주파수 조건( $f=10\sim 120[\text{Hz}]$ )에서 온도 가변( $T>25^{\circ}\text{C}$ )에 따른  $ESR/ESR_0$  변화를 나타낸 것이다. 사용 조건  $25^{\circ}\text{C}$  이상의 영역에서  $125^{\circ}\text{C}$  까지 온도의 증가에 대해서 ESR이 정격 값 ( $ESR_0$ )의 약 60%까지 감소하는 특성을 확인 할 수 있다.

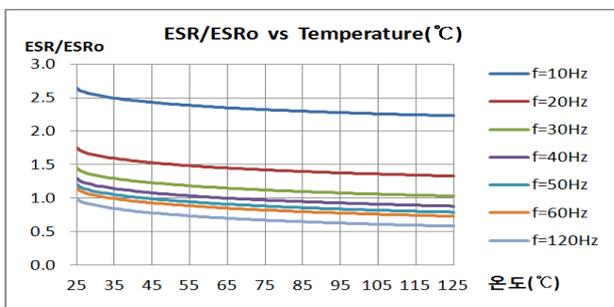


그림 10 온도 가변에 따른 기준  $ESR/ESR_0$  변화( $f=120\text{Hz}$ )

Fig. 10 The ESR/ESR<sub>0</sub> ratio change with the temperature variation( $f=120\text{Hz}$ ).

그림 11은 일정 주파수 조건( $f=120[\text{Hz}]$ )에서 온도 가변( $T\leq 25^{\circ}\text{C}$ )에 따른  $ESR/ESR_0$  변화이다. 사용 조건  $25^{\circ}\text{C}$  이하의 영역에서  $-40^{\circ}\text{C}$  까지 온도의 감소에 대해서 ESR이 정격 값( $ESR_0$ )에 대해서 증가하는 특성을 확인할 수 있다. 사용 조건  $25^{\circ}\text{C}$  이하의 영역에서  $-40^{\circ}\text{C}$  까지 정격 ESR의 10배까지 증가하게 됨을 확인할 수 있으며 이에 대한 별도의 대책이 필요할 것이라 예측된다.

그림 12는 다양한 주파수 조건( $f=0.5\sim 10[\text{kHz}]$ )에서의 온도 가변( $T>25^{\circ}\text{C}$ )에 따른  $ESR/ESR_0$  변화이다. 사용 조건  $25^{\circ}\text{C}$  이상의 영역에서  $125^{\circ}\text{C}$  까지 온도의 증가에 대해서 ESR이 정격 값( $ESR_0$ )에 대해서 감소하는 특성을 확인할 수 있다.

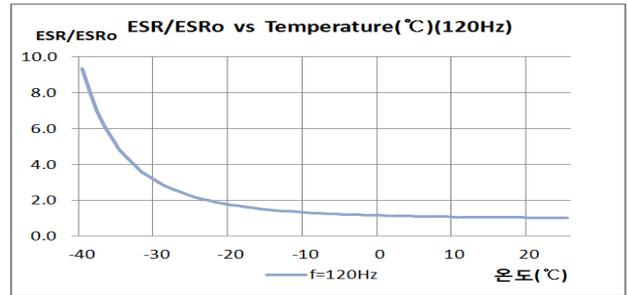


그림 11 온도 가변에 따른 기준  $ESR/ESR_0$  변화( $T\leq 25^{\circ}\text{C}$ )

Fig. 11 The ESR/ESR<sub>0</sub> ratio change with the temperature variation( $T\leq 25^{\circ}\text{C}$ ).

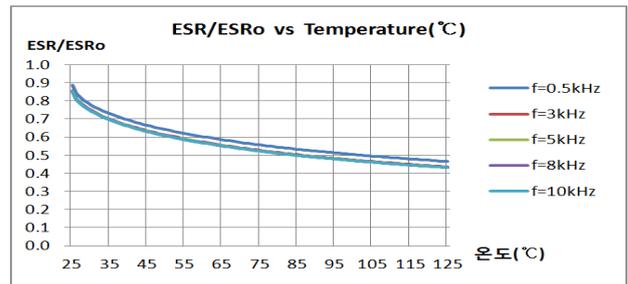


그림 12 온도 가변에 따른 기준  $ESR/ESR_0$  변화

Fig. 12 The ESR/ESR<sub>0</sub> ratio change with the temperature variation( $f=0.5\sim 10\text{kHz}$ ).

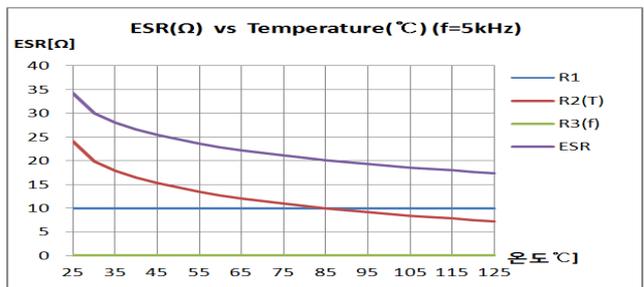


그림 13 온도 가변에 따른 R1, R2, R3 및 기준 ESR 변화

Fig. 13 The R1, R2, R3 and reference ESR change with the temperature variation.

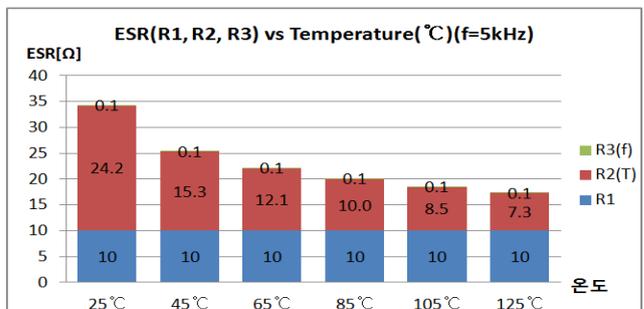


그림 14 온도 조건에 따른 R1, R2, R3 및 기준 ESR 변화

Fig. 14 The R1, R2, R3 and reference ESR change with temperature condition( $f=5\text{kHz}$ ).

그림 13은 일정 주파수( $f=5[\text{kHz}]$ )에서 온도 가변( $T>25[^\circ\text{C}]$ )에 따른  $R_1$ ,  $R_2$ ,  $R_3$  및 기준 ESR 변화이다. 온도 증가에 따라서  $R_2(T)$ 의 비중이 상대적으로 감소하는 특징을 확인할 수 있다.

또한 그림 14는 앞에서와 같이 일정 주파수( $f=5[\text{kHz}]$ )에서 다양한 온도 조건에 따른  $R_1$ ,  $R_2$ ,  $R_3$  및 기준 ESR 변화를 나타낸 도형이다. 온도 증가에 따라서  $R_2$  및 ESR의 감소를 상대적으로 확인 할 수 있다.

### 5. 결 론

전력변환시스템에 사용되는 대용량의 DC Bus 전해 커패시터는 고 내압 저 가격으로 다양하게 사용되고 있으나 온도 등의 특성이 변하는 전해질(electrolyte)의 사용으로 신뢰성이 매우 취약하여 별도의 고장진단 시스템의 마련이 필요하다.

이러한 진단시스템의 도입 필요성에 의하여 본 논문에서는 전해 커패시터 고장 판별의 기준이 되는 외란 반영의 파라미터의 기준 값을 개선하는 연구를 수행하였다. 커패시터의 파라미터 정격 조건을  $+25[^\circ\text{C}]$  사용 조건과 주파수  $120[\text{Hz}]$ 를 기준 토대로 하여 가변 온도와 주파수 조건에 의해서 변화되는 기준 ESR 파라미터 특성을 분석하였다. 커패시터 파라미터를 전해질 및 온도에 영향을 받는  $R_2$ 와 주파수에 영향을 받는  $R_3$ 로 구분하여  $ESR/ESR_0$ 값의 특성을 다양한 측면에서 고찰하여 보았다.

주파수 가변에 따라  $ESR/ESR_0$ 은 저주파영역에서는 그 변화가 매우 크며 스위칭 영역인 고주파 영역에서는 그 변화를 무시할 수 있음을 확인하였으며, 온도 가변에 따른  $ESR/ESR_0$ 은  $25[^\circ\text{C}]$ 를 기준으로 하면서 온도가 증가할수록 그 변화가 작아진다는 분석 데이터를 도출하였다.

따라서 대용량의 DC Bus 전해 커패시터는 기본 사용의 스위칭 주파수와 초기 온도조건 전후에서의 주파수 및 온도 변화에 따른  $ESR/ESR_0$ 의 특성의 외란을 반영하여 보다 강인하고 탄력적인 기준 파라미터 추정 및 고장진단시스템이 구축되어야 함을 확인할 수 있었다.

### References

[1] Afroz M. Imam, Thomas G. Habetler, Ronald G. Harley and D. M. Divan, "LMS based Condition Monitoring of Electrolytic Capacitor," *IEEE Trans. on Ind. Appl.*, vol. 41, no. 6, pp. 848-853, 2005.

[2] M. L. Gasperi, "Life Prediction Modeling of Bus Capacitor in AC Variable-Frequency Drives," *IEEE Trans. on Ind. Appl.*, vol. 41, no. 6, pp. 1430-1435, Nov./Dec. 2005.

[3] P. Venet, F. Perisse, M. H. El-Hussein1, and G. Rojat, "Realization of a smart electrolytic capacitor circuit," *IEEE of Industry Applications Magazine*, vol. 8, no. 1, pp. 16-20, 2002.

[4] Cornell Dubilier, Liberty, SC 29657, "Aluminum Electrolytic Capacitors Application Guide," <http://www.cde.com/new/appguide>, Date: April 4, 2007.

[5] V. A. Sankaran, F. L. Rees, C. S. Avant, "Electrolytic capacitor life testing and prediction," *IEEE Industry Applications Conference*, 5-9 Oct., vol. 2, pp. 1058-1065, 1997.

[6] K. Harada, A. Katsuki and M. Fujiwara, "Use of ESR for deterioration diagnosis of electrolytic capacitor," *IEEE Transaction on Power Electronics*, vol. 8, no. 4, pp. 355-361, Oct. 1993.

[7] Jin-Geun Shon, Chae-Dong Na, "An Improvement On-Line Failure Diagnosis of DC Link Capacitor in PWM Power Converters," *Trans. KIEE*, vol. 59P, no. 1, pp. 40-46, March 2010.

[8] Jin-Geun Shon, "A Development of Ethernet-Based Remote Diagnosis System for DC Voltage Smoothing Capacitor using DSP," *Trans. KIEE*, vol. 60P, no. 2. MAR., pp. 94-98, June 2011.

## 저 자 소 개



### 이 태 봉(李泰奉)

1986년 홍익대학교 전자공학과 졸업.  
 1989/1994년 동 대학원 전자공학과 (석사/박사)  
 1995년~현재 : 가천대학교 전자공학과 교수  
 E-mail : tblee@gachon.ac.kr