ISSN 1229-800X The Transactions of the Korean Institute of Electrical Engineers Vol. 66P, No. 4, pp. 236~241, 2017
http://doi.org/10.5370/KIEEP.2017.66.4.236

전력 디커플링 기능을 가진 단상 계통연계 전압형 인버터

Single Phase Grid Connected Voltage-ed Inverter Utilizing a Power Decoupling Function

이 상 욱* · 문 상 필** · 박 한 석†
(Sang-Wook Lee · Sang-Pil Mun · Han-Seok Park)

Abstract - This paper presents a single-phase grid connected voltage-ed inverter with a power decoupling circuit. In the single-phase grid connected voltage-ed inverter, it is well known that a power pulsation with twice the grid frequency is contained in the input power. In a conventional voltage type inverter, electrolytic capacitors with large capacitance have been used in order to smooth the DC voltage. However, lifetime of those capacitors is shortened by the power pulsation with twice grid frequency. The authors have been studied a active power decoupling(APD) method that reduce the pulsating power on the input DC bus line, this enables to transfer the ripple energy appeared on the input DC capacitors into the energy in a small film capacitor on the additional circuit. Hence, extension of the lifetime of the inverter can be expected because the small film capacitor substitutes for the large electrolytic capacitors. Finally, simulation and experimental results are discussed.

Key Words : Active power decoupling, Photovoltaic power generation system, Grid connected voltage-ed inverter, Push-pull converter, High efficiency

1. 서 론

최근 환경과 에너지 문제의 관점에서 자연 에너지에 관심이 높아지고 있는 가운데 태양광 발전 시스템 등의 분산전원 시스템에 관한 연구가 활발히 진행되고 있다(1)~(3). 일반적으로 단상 계통 연계 전압형 인버터의 출력 전력은 계통 주파수의 2배의 성분이 포함되어 있어 직류 입력 전압에 맥동이 발생하고, 출력 전류 파형의 왜곡, MPPT 제어의 어려움 등의 문제가 발생한다. 이러한 문제를 해결하기 위해서 기존에는 직류 입력측에 대용량의 전해 콘덴서를 연결하여 맥동을 저감하고 있지만, 전해 콘덴서의 외형이 커지고 고온 동작에 적합하며, 높은 전력 밀도화나 수명화에 문제가 발생하는 등 변환기의 구성 부품으로서 적합하지 않다. 이를 해결하기 위해서 전해 콘덴서 대신에 소용량 필름 콘덴서를 사용하는 전력 디커플링 기능을 갖는 회로방식이 있다. 하지만 이 전력 변환 방식은 플라이 백 동작을 이용하고 있기 때문에 변환 효율이 낮다는 단점이 있었다(4)~(5).

본 논문에서는 이러한 문제점들을 해결하기 위해서 포워드형 컨버터와 전력 디커플링 기능을 결합한 새로운 단상 계통 연계 전압형 인버터의 개발을 통해 계통 연계 제어의 성능을 높이고 소형·고효율화를 이루고자 한다.

† Corresponding Author : Dept. of Electrical Engineering, Pukyong National University, Korea
E-mail : phanseok@pknu.ac.kr
* Korea Land & Housing Corporation all Reserved, Korea
** Dept. of Electrical Engineering, Masan University, Korea
접수일자 : 2017년 9월 28일
최종완료 : 2017년 11월 29일

2. 제안한 회로 구성과 동작원리

Fig. 1은 제안한 전력 디커플링 기능을 가진 단상 계통연계 전압형 인버터의 회로를 나타낸 것이다. 제안한 회로는 크게 푸시 풀형 포워드 컨버터와 전원 디커플링 회로로 구성되어져 있다. 먼저 푸시 풀형 포워드 컨버터는 변압기의 2차측에 전류를 다이오드 브리지 전파 정류회로와 LC 필터를 통해 필터링한 후 교류 전류로 전달한다.

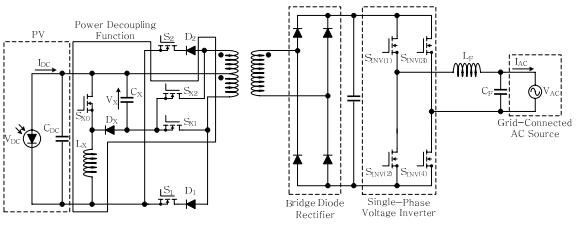


그림 1 제안한 전력 디커플링 기능을 가진 단상 계통연계 전압형 인버터 회로

Fig. 1 The proposed single phase grid connected voltage type inverter utilizing a power decoupling function

그리고 전원 디커플링 회로는 승압 초퍼와 추가 스위치 S_{X1}과 S_{X2}로 구성되어 있으며, 승압 초퍼 커패시터가 맥동 전력을 수수(授受)한다. 또한 직류 입력 커패시터 C_{DC}와 디커플링 커패시터C_X의 용량은 각각 22[uF], 50[uF]로 필름 콘덴서로 구현하였다.

일반적으로 계통 연계 인버터는 단상 계통에 전력을 공급하는 경우에 입력 전력 P_{in}이 일정한 것에 반해, 순간 출력 전력 P_{out}는 식 (1)과 같이 직류 성분과 함께 계통 전원의 2배의

주파수에서 맥동하는 성분이 포함된다.

$$P_{out} = V_{AC} \times I_{AC} - (V_{AC} \times I_{AC} \times \cos 2\omega t) \quad (1)$$

여기서, V_{AC}는 출력 전압의 실효값, I_{AC}는 출력 전류의 실효값, ω는 계통의 각 주파수이다.

이러한 전력 맥동은 직류 입력측에 다양한 장애를 일으키기 때문에 맥동 전력을 직류 입력측과 분리하지 않으면 안 된다. 이를 해결하기 위해서 기존에는 대용량의 전해 콘덴서를 직류 입력측에 연결하여 전압 맥동을 저감하고 있었다. 그러나 변환기의 체적과 수명의 관점에서 전해 콘덴서는 바람직하지 않다.

Fig. 2은 제안한 액티브 전력 디커플링 방식(APD)의 전력 흐름을 나타낸 것이다. Fig. 2에서 알 수 있듯이 맥동 전력을 축적하는 콘덴서를 갖는 전력 디커플링 회로를 인버터에 추가하였으며, 전원 디커플링 회로는 주 회로부에서 독립적으로 제어 할 수 있으므로, 디커플링 커패시터의 전압에 제한은 없다. 이때 콘덴서의 순간 전력 P_C는 식 (2)와 같이 나타낼 수 있다.

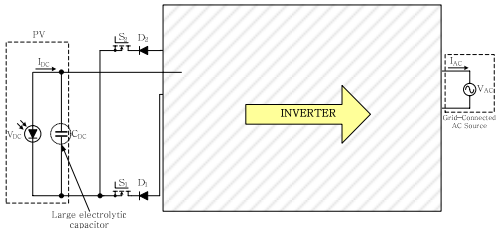


그림 2 기존 대용량 전해콘덴서 방식의 전력흐름

Fig. 2 Power flow of conventional large electrolytic capacitor method

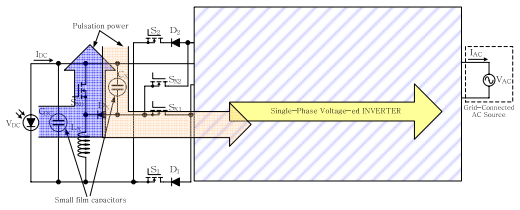


그림 3 제안한 액티브 전력 디커플링 방식의 전력 흐름

Fig. 3 Power flow of proposed active power decoupling method

$$P_C = C_X \times V_X \times \frac{dVx}{dt} \quad (2)$$

여기서, C_X와 V_X은 각각 커패시터의 커패시턴스와 순간 전압이다.

식 (2)에서 커패시터의 전압 V_X의 전압 변동인 $\frac{dVx}{dt}$을 증가시키는 것으로 디커플링 커패시터의 용량을 저감하는 것이 가능하다는 것을 알 수 있다. 또한, 인버터의 직류 입력측에서 직류 성분만 공급 가능하기 때문에 입력 커패시터의 용량도 줄일 수 있으며, 이로 인해 소용량 필름 콘덴서가 사용 가능해진다.

Fig. 4는 순시 입·출력 전력 P_{in}과 P_{out}의 관계를 나타낸 것이다. Fig. 4에서 알 수 있듯이 제안한 시스템의 동작 모드와 일치한다. 그리고 순시 입·출력 전력은 크게 2개의 모드로 분리한다. 먼저 모드 I은 $P_{in} > P_{out}$, 모드 II는 $P_{in} < P_{out}$로 하며, P_{in}, P_{out}의 관계에서 그림 4의 영역을 (α), (β), (γ), (δ)의 4가지로 분류할 수 있다.

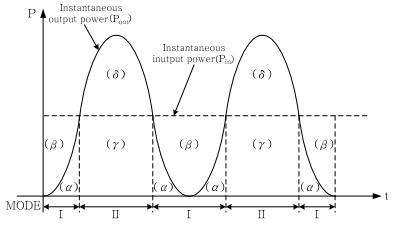


그림 4 순시 입·출력 전력과 제안한 시스템의 동작 모드의 관계

Fig. 4 Relationship of instantaneous power and proposed system operation mode

제안한 액티브 전력 디커플링 방식(APD)은 식 (2)에 나타낸 디커플링 커패시터의 순간 전력 P_C와 식 (1)의 우변 제 2항이 동일하도록 제어하며, 전력 디커플링 회로는 승압 초퍼이기 때문에, 커패시터 전압 V_X는 직류 입력 전압 V_{DC}보다 커야하므로 계통 주파수의 한주기간 디커플링 커패시터의 평균 전압V_X가 식 (3)과 같이 만족해야한다.

$$V_X \geq \sqrt{V_{DC}^2 + \frac{V_{AC} \times I_{AC}}{\omega \times C_X}} \quad (3)$$

Fig. 5는 디커플링 커패시터 전압 V_X와 커패시터의 용량 C_X의 관계를 나타낸 것이다. Fig. 5에서 디커플링 커패시터의 평균 전압V_X를 크게 하면 커패시터의 용량C_X를 작게 할 수 있지만, 변압기의 1차측에 사용하는 반도체 소자의 정격 전압이 커지므로 설계시 V_X 및 소자 정격 전압의 균형을 고려해야 한다.

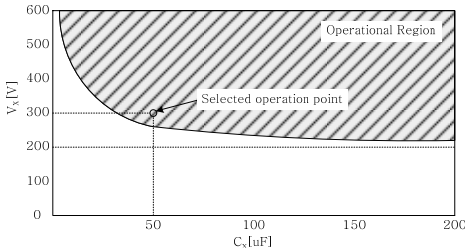


그림 5 디커플링 커패시터 전압 V_X와 용량 C_X의 관계

Fig. 5 Relationship of decoupling capacitor's voltage V_X and capacitance C_X

Fig. 6은 제안한 시스템의 각 모드별 동작 상태와 전력 흐름을 나타낸 것이다. 먼저 모드 I의 동작 상태는 Fig. 4와 같이 P_{out}에 대한 P_{in}가 잉여분이 생긴다. 이 경우에는 출력 전력분(α)는 입력측으로부터 출력측에 직접 전력을 보내고, P_{in}의

잉여분(β)의 전력은 입력측에서 승압 초퍼를 이용하여 디커플링 커패시터로 전송된다. 그리고 모드 I의 1차측 전력 흐름은 다음과 같이 분류할 수 있다.

㉠ 1단계(t_{I0} <t <t_{I1})

: 스위치 S_1이 턴-온하면 입력 전력분(α)가 변압기 2차측에 전달되고, 동시에 잉여 전력분(β)는 디커플링 커패시터에 전송되며, 스위치S_{X0}는 턴-온한다.

㉡ 2단계(t_{I1} <t <t_{I2})

: 스위치 S_1을 턴-오프 하여도 스위치S_{X0}는 디커플링 커패시터에 잉여 전력을 전송하기 위해 온 상태를 계속 유지한다.

㉢ 3단계(t_{I2} <t <t_{I3})

: 모든 스위치를 오프 한다.

모드 II에서는 P_{out}에 비해 P_{in}이 부족하기 때문에 부족분을 보상할 필요가 있다. 이 경우에는 입력 전력분(γ)는 입력측에서 직접 출력측에 전력을 보내고, 부족 전력분(δ)는 모드 I에서 전원 디커플링 회로에 축적된 전력에서 공급한다. 그리고 모드 II의 1차측 전력 흐름은 다음과 같이 분류할 수 있다.

㉠ 1단계(t_{II0} < t < t_{II1})

: 입력 전력을 모두 출력측에 공급하기 위해 스위치S_1을 턴-온한다.

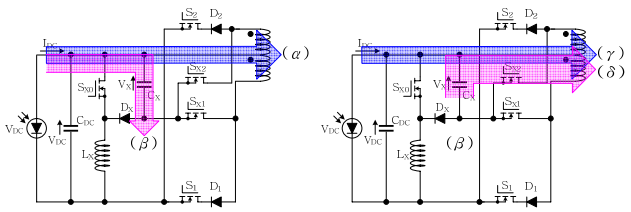
㉡ 2단계(t_{II1} < t < t_{II2})

: 스위치S_1이 턴-오프한 후에 부족 전력분(δ)을 공급하기 위해 추가 스위치 S_{X1}을 턴-온한다.

㉢ 3단계(t_{II2} < t < t_{II3})

: 모든 스위치를 오프 한다.

또한, 제안한 시스템에서는 푸시 풀 컨버터를 채용하고 있기 때문에, 시간t_{I4} ~ t_{I6}의 스위치S_2와 스위치S_{X0}는 모드 I의 1단계와 3단계와 같은 전력흐름을 가지며, 시간t_{II4} ~ t_{II6}의 스위치S_2와 스위치S_{X2}는 모드 II의 1단계와 3단계와 같은 전력흐름을 가진다.



(a) 모드 I (b) 모드 II

그림 6 제안한 시스템의 각 모드별 동작 상태와 전력 흐름

Fig. 6 The each mode operation status and power flow of the proposed system

결과적으로 기존 플라이백형 인버터 시스템에서 플라이백 변압기에 흐르는 전류는 피크값이 높으며 펄스 폭이 좁다. 이로 인해 반도체 장치의 전도 손실과 스위칭 손실이 커지는 문제점이 발생하는데 반해 본 논문에서 제안한 방식은 포워드형 인버터이기 때문에, 플라이 백 모양과 비교하여 변압기에 흐르는 전류의 피크값은 낮으면서 긴 펄스 폭을 가지므로 변환 효율이 상승하는 효과를 가졌다.

Fig. 7은 제안한 시스템의 변압기 1차측의 동작 파형 나타낸 것이다. Fig. 7에서 위쪽에는 반송신호, 정현변조 신호, 입력 전류 지령값 신호이며, 아래쪽은 이러한 신호로부터 산출되는 게이트 신호이다.

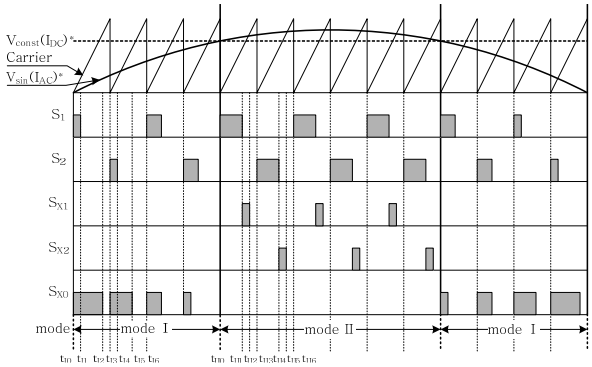


그림 7 제안한 시스템의 변압기 1차측의 동작 파형

Fig. 7 Operation waveform of proposed system transformer primary

Fig. 8은 제안한 인버터 시스템의 제어 회로를 나타낸 것이며, Table 1은 저역통과 필터의 컷오프 주파수를 나타낸 것이다. 제안한 인버터 시스템의 제어 회로는 크게 두 부분으로 구성되는데, 하나는 교류 출력 전류 제어를 위한 것이고, 다른 하나는 전원 제어용 디커플링이다. 먼저 교류 출력 전류 제어는 회전 프레임에 전류 피드백 제어를 기반으로 하여 교류 출력 전력을 단위 역률로 실현하는 위한 것이다. 이를 위해 좌표 변환을 위한 회전기 전압에 동기 위상 각도 신호를 검출하는 것이 중요하다. 따라서, 위상 고정 루프(PLL)회로는 회전 프레임 변환 및 정현파 발생기를 위해 사용된다. Fig. 8에서 출력 전류 명령I^*_{AC}는 고정 프레임으로부터 계산되며, 식 (4)와 같다.

$$I^*_{AC} = P^*_{INV} \times \frac{\cos(2\dot{\theta})+1}{V_{AC}} \tag{4}$$

여기서, P^*_{INV}는 출력 전력 명령이고, θ는 계통 전압의 위상각이다.

위의 명령은 회전 프레임 값인 LPF3, 회전 프레임 전류 지령, $I^*_{AC(d)}$ 및 $I^*_{AC(q)}$로 변환되며, 저역 통과 필터에 의해 고주파 성분이 제거된다. 동일한 방식으로 검출된 AC 전류인 I_{AC}는 회전 프레임 값인 $I_{AC(d)}$와 $I_{AC(q)}$로 변환된다.

저역통과필터LPF2는 고주파 리플 성분을 제거하기 위해 사용되며, 따라서, 컷오프 주파수가 LPF3보다 높다. 이는 q축 상의 값이 정상 상태에서 0임을 유의한다. 검출 된 값과 명령 사이의 데이터 송신지연은 비례 제어, K_{P1}에 의해 보상되고, 그 프레임은 고정값 Isin로 변환된다.

평균 AC 출력 전류 명령I_{const}은 평균 DC 입력 전류I^*_{DC}와 동일한 회전 프레임에 전류 신호로부터 산출되는 평균값으로 식 (5)와 같다.

$$I_{const} = \frac{(I_{AC}^{*} - I_{AC})K_{P1}}{\sqrt{2}} \quad (5)$$

푸쉬-풀 인버터, S_1, S_2, S_{X1}, S_{X2}의 게이트 신호는 동작 모드를 고려한 로직 제어기에 의해 생성되며, 저주파 인버터의 게이트 신호 $S_{INV(1)}$~$S_{INV(4)}$는 전류 지령I_{sin}을 사용하여 비교기에 의해 생성된다.

전력 디커플링 회로가 일정한 DC 입력 전류 제어를 기반으로 실행되며, DC 입력 전류 지령I^{*}_{DC}은 출력 명령P^{*}_{INV}와 순시 DC 입력 전압V_{DC}에 의해서 식 (6)과 같이 계산 된다.

$$I_{DC}^{*} = \frac{P_{INV}^{*}}{V_{DV} \times F(LPF6)} \quad (6)$$

여기서, F(LPF6)는 저역 통과 필터LPF6의 전달 함수이다.

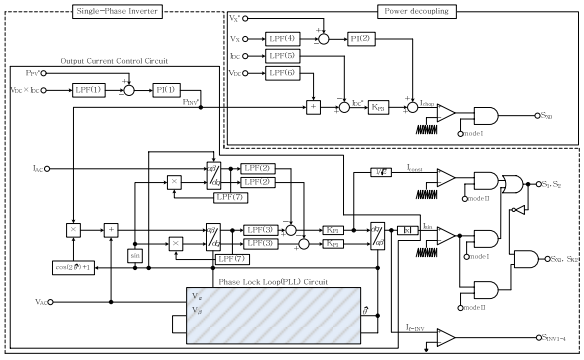


그림 8 제안한 시스템의 제어 블럭도

Fig. 8 Control block diagram of the proposed system

전력 디커플링 커패시터의 평균 전압 제어를 위한 제어 신호는 DC 입력 전류 제어 신호에 부가되며, 전력 디커플링 회로에 대한 승압 초퍼 S_{X1}의 게이팅 신호는 제어 신호 I_{chop}를 변조함으로써 얻어진다.

결과적으로 모드 I에서 승압 초퍼가 동작되어지며, 모드 II에서는 승압 초퍼의 게이팅 펄스가 중지되며, 보조 스위치 S_{X1}과 S_{X2}을 통해 게이팅 신호를 보낸다. 따라서, 디커플링 커패시터에 저장된 에너지는 보조 스위치 S_{X1}과 S_{X2}을 통해 AC 출력단에 직접 전송된다.

표 1 저역통과 필터의 컷오프 주파수

Table 1 Cutoff frequency of the low-pass filter

Classification	LPF Filter name	Cutoff frequency
DC input power(P_{DC})	LPF(1)	3[Hz]
AC output current($I_{AC(d)}$, $I_{AC(q)}$)	LPF(2)	1[kHz]
AC output current command($I^{*}_{AC(d)}$, $I^{*}_{AC(q)}$)	LPF(3)	3[Hz]
Decoupling capacitor voltage (V_X)	LPF(4)	3[Hz]
DC input current(I_{DC})	LPF(5)	1[kHz]
DC input voltage(V_{DC})	LPF(6)	3[Hz]
PLL Filter	LPF(7)	60[Hz]

3. 시뮬레이션 및 실험 결과 및 검토

Fig. 9는 제안한 인버터 시스템의 실험 장치의 외관을 나타낸 것이며, Table 2은 제안한 회로의 회로 정수를 각각 나타낸다. Fig. 10은 입력 전압과 출력 전력은 각각 V_{DC}=35[V]와 P_{AC}=300[W]인 경우 기존의 방식(Fig. 10(a))과 제안한 방식(Fig. 10(b))의 각 부의 시뮬레이션 파형을 나타낸 것이다.

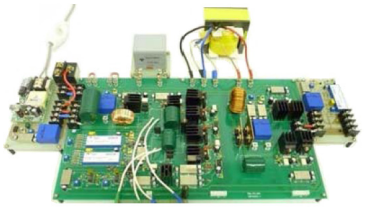


그림 9 제안한 인버터 시스템의 실험 장치의 외관

Fig. 9 Appearance of the test device of the proposed drive system

표 2 제안한 인버터 시스템의 회로정수

Table 2 Circuit parameters in proposed inverter system

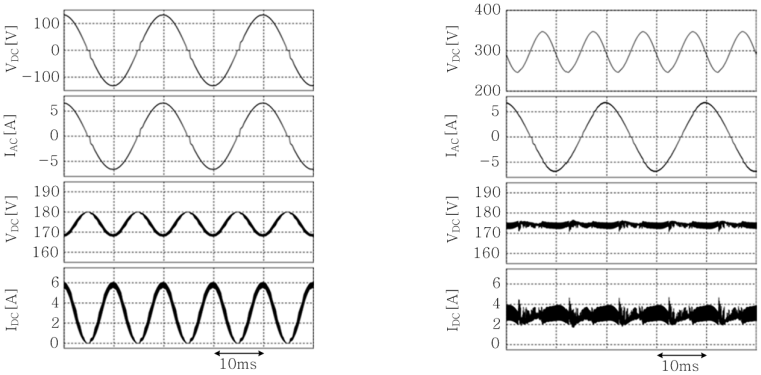
Circuit parameters	Value
DC input voltage(V_{DC})	200[V]
Switching frequency(f_s)	20[kHz]
On-Grid frequency(f)	60[Hz]
DC input capacitor(C_{DC})	22[uF]
Decoupling capacitors(C_X)	50[uF]
Capacitors of boost type chopper(L_X)	100[uH]
Capacitors for AC Filters(C_F)	0.94[uF]
Inductor for AC filter(L_F)	2[mH]
AC output power(P_{AC})	500[W]

Fig. 10에서 알 수 있듯이 기존의 방식에서는 직류 입력측 전압 V_{DC}과 전류 I_{DC}에 맥동이 발생하는데 반해 제안한 방식은 V_{DC}, I_{DC}의 맥동이 감소하고 있다. 그 대신에 디커플링 콘덴서에 큰 전압 맥동이 발생하는데 이것은 AC 출력 전력으로 인한 맥동 전력 디커플링 회로의 동작에 의해 보상된다는 것을 의미한다. 그리고 디커플링 커패시터 전압 V_X이 계통 전압 V_{AC}의 2배로 맥동하고 있기 때문에 디커플링 커패시터가 맥동 전력을 수수(授受)하고 있는지 확인할 수 있다.

Fig. 11는 입력 전압V_{DC}=130[V], 부하저항R=14[Ω]인 경우 기존의 방식(Fig. 11(a))과 제안한 방식(Fig. 11(b))의 각 부의 실험 파형을 나타낸 것이다. Fig. 11에서 알 수 있듯이 실험 결과는 시뮬레이션 결과와 마찬가지로, 제안한 방식(APD 방식)을 적용할 경우에 V_{DC}, I_{DC}의 맥동이 저감된다.

Fig. 12는 디커플링 구성 요소의 용량을 나타낸 것이다. Fig. 12에서 제안한 방법(APD)에서 사용되는 성분의 용량이 기존의 방법(PPD)에 비해 약 절반으로 감소하는 것을 확인할 수 있다.

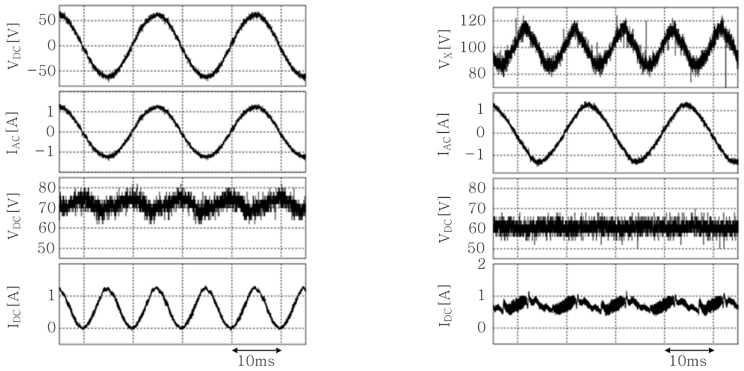
Fig. 13은 기존 방식(PPD 방식)과 제안한 방식(APD 방식)의 변환 효율 결과를 나타낸 것이다. Fig. 13에서 제안한 인버터 시스템에 액티브 전력 디커플링(APD)방식을 적용하지 않



(a) Conventional method(Without APD) (b) Proposed method(With APD)

그림 10 각 부의 시뮬레이션 파형

Fig. 10 The each part of the simulation waveform



(a) Conventional method(Without APD) (b) Proposed method(With APD)

그림 11 각 부의 실험 파형

Fig. 11 The each part of the experimental waveform

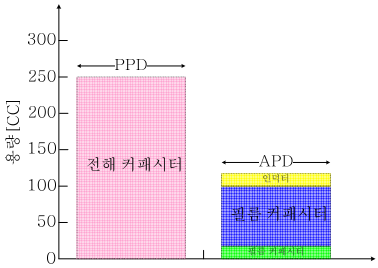


그림 12 디커플링 구성요소의 용량

Fig. 12 Volume of the decoupling components

는 경우에 변환 효율이 약 95[%]인데 반면 액티브 전력 디커플링(APD)방식을 적용할 경우에는 94[%]에 달한다. 이에 반해 기존의 플라이 백 인버터 시스템에 액티브 전력 디커플링(APD)방식을 적용하지 않는 경우에 변환 효율이 약 84[%]인데 반면 액티브 전력 디커플링(APD)방식을 적용할 경우에는 74[%]에 달한다. 결과적으로 제안한 인버터 시스템에 액티브 전력 디커플링(APD)방식의 적용여부에 따라 발생되는 전력 손실이 1[%]의 변화를 가지는데 반해 기존의 플라이 백 인버터에 액티브 전력 디커플링(APD)의 적용 여부에 따른 방법은 10[%]로 제안한 인버터 시스템의 전력손실이 매우 적다는 것을 알 수 있다.

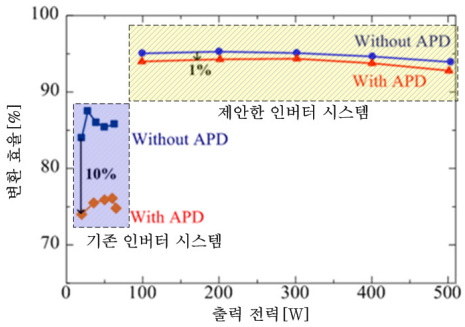


그림 13 변환 효율

Fig. 13 Conversion efficiency

4. 결 론

본 논문에서 제안한 포워드형 컨버터와 전력 디커플링 기능을 결합한 새로운 단상 계통 연계 전압형 인버터는 시뮬레이션 및 실험 결과를 통해 다음과 같은 결과를 얻었다.

첫째로, 제안된 시스템은 맥동하는 디커플링 커패시터 전압 vX에 대한 입력 전류 i_{DC}을 일정하게 제어하는 동시에 높은 역률의 출력 전류 i_{AC}를 출력으로 스위칭을 하여 안정적인 제어 방법의 확립하였다.

둘째로, 제안된 시스템은 인버터 DC 입력 부분에서 낮은 리플 전압을 제공하며, 이러한 필름 커패시터 대신 전해 콘덴서를 사용하므로써 작고 장수명 커패시터를 사용할 수 있었다.

셋째로, 시스템의 변환 효율은 종래의 APD 방식보다 높다. 이는 태양광 발전 시스템에 사용하기에 적합하였다.

이러한 결과를 통하여 계통 연계 제어의 성능을 높이고 소형·고효율화를 이루었다.

감사의 글

이 논문은 부경대학교 자율창의학술연구비(2017년)에 의하여 연구되었음.

References

[1] Y. Xue, L. Chang, S. B. Kjær, J. Bordonau and T. Shimizu, “Topologies of single-phase inverters for small distributed power generators: an overview,” *IEEE Trans. Power Electronics*, vol. 19, no. 5, pp. 1305-1314. 2004.

[2] G. R. Walker, P. C. Sernia, “Cascaded DC-DC converter connection of photovoltaic modules,” *IEEE Trans. Power Electronics*, vol. 19, no. 4, pp. 1130-1139. 2004.

[3] S. B. Kjær, K. Pederson and F. Blaabjerg, “A review of singlephase grid-connected inverters for photovoltaic modules,” *IEEE Trans*, vol. 41, no. 5, pp. 1292-1306. 2005.

[4] T. Hirao, T. Shimizu, M. Ishikawa and K. Yasui, “Discussion on modulation methods for flyback-type single-phase inverters with enhanced power decoupling for photovoltaic AC module systems,” *IEEJ IPEC*, pp. 1419-1425. 2005.

[5] S. B. Kjær and F. Blaabjerg, “A novel single-stage inverter for the ac-module with reduced low-frequency ripple penetration,” *EPE*, CD-ROM, 2003.

저 자 소 개

이 상 욱(李 相 旭)

1989년 부경대 전기공학과 졸업. 2002년 부경대 대학원 전기공학과 졸업(석사). 2017년 동 대학원 전기공학과 박사과정. 1990년~2017년 현재 한국토지주택공사 근무. 현 본 학회 산업전기위원회 정회원

문 상 필(文 相 弼)

1997년 부경대 전기공학과 졸업. 1999년 경남대 대학원 전기공학과 졸업(석사). 2003년 동 대학원 전기공학과 졸업(박사). 2010년 8월~현재 마산대학교 전기과 조교수. 2009년 7월 IEEE ISIE Bsst Paper Award 수상. 2010년 12월 한국조명전기설비학회 학술상 수상. 현 본 학회 산업전기위원회 편집위원 겸 정회원

박 한 석(朴 瀚 錫)

1981년 중앙대학교 전기공학과 졸업. 1983년 중앙대학교 대학원 전기공학과 졸업(석사). 1996년 한국해양대학교 대학원 졸업(박사). 1986년 3월~현재 부경대학교 공과대학 전기공학과 교수. 현 본 학회 정회원

Copyright ⓒ The Korean Institute of Electrical Engineers

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (http://creativecommons.org/licenses/by-nc/3.0/) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.