

3상 3레벨 인버터의 중성점 제어를 이용한 고조파 왜율 저감 효과

김정규*·양 오**†

**† 청주대학교 반도체공학과

The effect of Harmonic Distortion Reduction on Three Phase Three level Inverter Using Neutral Point Control

Jeong Gyu Kim* and Oh Yang**†

**† Semiconductor Engineering of CheongJu University

ABSTRACT

In this paper, we applied a three-level T-type inverter with the one more voltage level than two-level inverter. However, the three-level T-type inverter has a systematic problem with voltage unbalances. So neutral point control is essential. Therefore, the voltage unbalance problem of the three - phase inverter was confirmed to be controlled within 5V using the neutral point control algorithm in charge and discharge mode. In addition, total harmonic distortion was reduced in three phases (u phase, v phase, w phase) when neutral point control was performed in charging mode and also in three phases (u phase, v phase, w phase) in discharge mode. In this paper suggests a neutral point control algorithm to solve the voltage unbalance of a three-level T-type inverter, and shows the improvement of the performance of the proposed algorithm through experiment.

Key Words : 3-Level T-type Inverter, Total harmonic distortion(THD), Neutral point control, Charge·Discharge mode

1. 서 론

최근 화석 연료의 고갈과 환경 문제에 대한 관심이 증대되고 새로운 연료의 개발과 에너지 절약을 위한 노력이 계속되고 있다. 이에 따라 비 고갈성 에너지이며 환경 친화적인 신재생 에너지를 이용해 전력을 생산하는 응용 분야가 늘어나고 많은 연구와 개발을 진행하고 있다. 이러한 추세에서 신재생 에너지원과 계통과의 상호 연결을 위한 고압 대용량 전력변환 시스템을 구현하는 여러 가지 방법들 중 멀티 레벨 인버터 구조를 이용하는 방법이 각광 받고 있다[1][3].

일반적으로 3레벨 인버터는 구조적으로 직류 링크 커패시터가 두개로 분리되어 구성되기 때문에 두 커패시터 간의 전압 불균형 문제가 발생한다. 이러한 전압 불균형 문제는 직류 링크 커패시터의 중성점 변동을 가져오게 되어 인버터의 스위칭 소자와 직류단 커패시터에 전압 스트레스를 가중시키고 출력 전압의 왜곡을 발생시킨다. 그뿐만 아니라 전압 변동의 범위가 스위칭 소자가 견딜 수 있는 정격 전압을 초과하게 될 경우 3레벨 인버터의 시스템의 스위치의 고장을 초래 할 수 있다[4][6].

3레벨 인버터는 기존의 2레벨 인버터에 비해서 인버터의 출력 상전압의 dv/dt 가 작아 고조파 왜율(THD)을 줄일 수 있고, 출력 필터의 크기를 감소 시키고, 스위칭 소자의 전압 안정도 또한 증가시킨다[7].

3상3레벨 T-type 태양광 인버터는 2레벨 인버터에 비해 스위칭 동작에서 발생하는 고조파 성분을 줄일 수 있고 출력 전압의 제어 응답 특성이 우수한 장점이 있지만 구

†E-mail: ohyang@cju.ac.kr

조적으로 DC_Link단에 2개의 커패시터가 직렬로 연결되어 있는 구조로써 전압 불균형으로 인한 중성점 전압 변동 문제를 구조적으로 갖고 있다. 따라서 본 논문에서는 중성점 제어방법 알고리즘을 구현하여 전고조파 왜율 감소를 실험을 통해 이를 검증하고자 한다.

2. T-type 3레벨 인버터

3레벨 인버터에 대한 많은 연구가 이뤄지고 있으며, 현재 T-type 인버터가 3레벨 인버터 중 가장 뛰어난 토폴로지이다. NPC 인버터에 비해 스위치 소자가 적기 때문에 전도 손실이 더욱 작으며, 비용절감이 가능하다. 또한 커패시터가 2개로 나뉘어 있기 때문에 2레벨 인버터보다 스위칭 손실 및 노이즈 저감이 우수하다[8].

T-type 3레벨 인버터는 Fig. 1과 같이 각 상 마다 역병렬 다이오드를 가진 4개의 스위칭 소자로 구성되어 총 3상으로 12개의 스위칭 소자, DC_Link단에 2개의 커패시터, L-C 필터, 계통으로 구성 되어 있다. 4개의 스위치는 S_{u1} 과 S_{u3} 가 서로 상보 동작하고 S_{u2} 와 S_{u4} 가 상보적으로 동작하는 특성을 가진다. V상 W상과 U상과 마찬가지로 동작한다.

또한 T-type 3레벨 인버터는 각 상에 대해 3가지의 스위칭 상태를 가진다. 이러한 스위칭 상태를 조합하게 되면 27개의 스위칭 상태를 만들 수 있고 T-type 3레벨 인버터의 스위칭 상태에 따른 출력 전압, 스위칭 상태는 Table 1과 같이 나타낼 수 있다.

Table 1. Switching state of a three-level T-type inverter

스위칭 상태	스위치 동작 (x = u, v, w)				출력 전압
	S_{x1}	S_{x2}	S_{x3}	S_{x4}	
P	ON	ON	OFF	OFF	$V_{dc}/2$
O	OFF	ON	ON	OFF	0
N	OFF	OFF	ON	ON	$-V_{dc}/2$

3. 고조파 왜율

(THD : Total Harmonic Distortion)

고조파 왜율은 인버터/컨버터에서 AC출력이 얼마나 고조파없이 깨끗하게 정량적으로 나타낼 수 있는 지표로 사용될 수 있으며 고조파 성분이 많을수록 THD값이 높아지게 되며 파형이 정현파로부터 왜곡이 심하다는 것을 의미한다[9]. 또한 고조파 왜율은 고조파의 RMS와 기본파의 RMS의 비율로 식(1), (2)와 같이 나타낼 수 있다.

$$THD(V) = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} = \frac{\sqrt{V_2^2 + V_3^2 + \dots + V_n^2}}{V_1} \quad \dots\dots\dots (1)$$

$$THD(I) = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} = \frac{\sqrt{I_2^2 + I_3^2 + \dots + I_n^2}}{I_1} \quad \dots\dots\dots (2)$$

식 (1)에서 전압의 고조파 왜율은 기본파 전압 실효값(RMS)과 전압의 각 차수별 고조파 RMS합의 비율로 나타낸다. 식 (2)에서 전류의 고조파 왜율은 기본파 전류 실효값(RMS)과 전압의 각 차수별 고조파 RMS합의 비율로 나타낸다.

4. 고조파 저감을 위한 중성점 제어

3레벨 인버터는 구조적으로 DC_Link단에 2개의 커패시터가 직렬로 연결되어 있어 배터리 충방전시 전류 흐름에 따라 V_{DCP} 와 V_{DCN} 의 전압 불평형 문제가 발생하기 때문에 평형으로 맞추기 위한 중성점 제어가 필요하다. 중성점 제어가 이루어지지 않을 경우 출력에 좋지 않은 영향을 미치거나 예상치 못한 문제점이 발생할 수 있다. 인버터모드에서는 P상태가 길어지면 상측 커패시터의 전압은 줄어들고 하측 커패시터의 전압이 증가하는 반면에 정류모드에서는 하측 커패시터의 전압이 증가, 상측 커패시터의 전압이 감소한다. 따라서 인버터의 동작모드에 따라서 중성점 보상값이 서로 달라야한다[10]. 중성점 제어 방식은 순시 V_{DCP} 와 V_{DCN} 의 값을 센싱하여 둘 사이의 오차 값을 PI 제어를 통해 나온 값을 각 상(V_u, V_v, V_w)에 더해 삼각파와 비교 후 PWM를 출력하여 중성점을 제어하는 방식으로 제어한다.

Fig 1은 3상 3레벨 T-type인버터의 구성도로 2레벨 인버터의 입력에 2개의 커패시터를 구성 하여 DC_Link단의 전위를 2개로 분리하고 중성 점에 2개의 스위치를 구성하여 전류가 흐를 수 있도록 한 구조이고 L-C필터를 구성하여 고조파 제어 및 펄스 신호를 평활하여 정현파 신호로 출력하는 역할을 한다. 상단, 하단 스위치가 하나인 특징을 가진다.

Fig 2는 3상 3레벨 T-type 인버터의 동작 모드로 출력의 전압, 전류의 방향에 따라 총 6개의 모드 동작을 나타낸다. 우선 방전 모드의 경우 계통과 전압, 전류가 동일한 위상을 유지하고양의 주기를 가질 때는 Mode1와 Mode2로 동작을 하고 음의 주기를 가질 때는 Mode 5와 Mode6으로 동작을 한다. 충전 모드의 경우 전압은 계통과 동일한 위상을 유지하고 전류는 180°의 위상차를 가지고 동작하고 양의 주기로 동작 할 때는 Mode4와 Mode5로 동작하고, 음의 주기로 동작할 때는 Mode2와 Mode3으로 동작한다.

Fig. 1. Three-phase T-type inverter configuration diagram.

Fig. 2. Operating modes of three-phase T-type inverter.

5. 실험 결과 및 고찰

5.1 T-type 3 레벨 인버터의 고조파 측정

T-type 3레벨 인버터의 고조파 측정은 Newtons4thLtd(N4L)사의 3채널 전력 분석기 PPA5530를 이용하여 1채널은 u상, 2채널은 v상, 3채널은 w상을 연결하여 충전모드, 방전모드에서의 중성점 제어를 했을 때와 안 했을 때의 3상 전류 고조파를 측정하여 비교하였다.

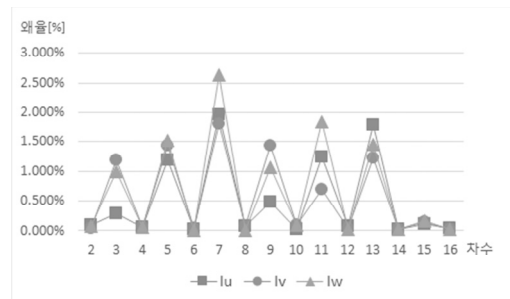


Fig. 3. Harmonic of current when neutral control in charge mode.

Fig. 3은 입력단 전류 20A로 충전 모드 상태에서 DC_Link단의 중성점 제어를 했을 때의 3상의 전류 고조파를 분석한 것이다. 이때 THD는 u상=3.228%, v상=3.318%, w상=4.118% 이다.

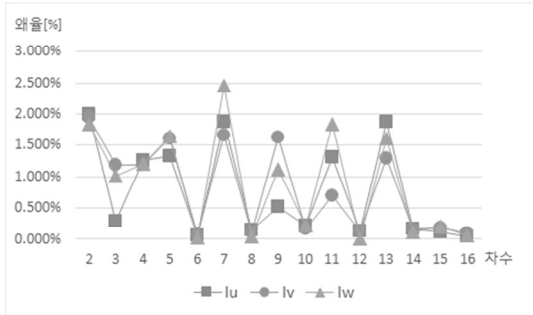


Fig. 4. Harmonic of current when not neutral control in charge mode.

Fig. 4는 입력단 전류 20A로 충전 모드 상태에서 DC_Link단의 중성점 제어 안 했을 때의 3상의 전류 고조파를 분석한 것이다. 이때 THD는 u상=4.235%, v상=4.106%, w상=4.679% 이다.

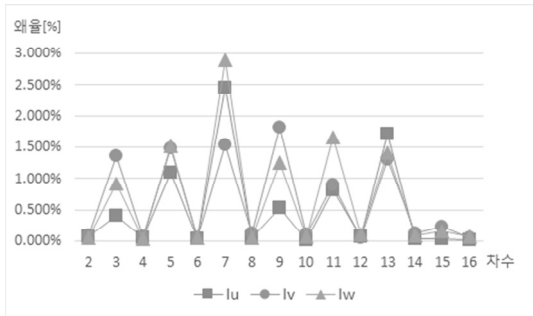


Fig. 5. Harmonic of current when neutral control in discharge mode.

Fig. 5는 입력단 전류 20A로 방전 모드 상태에서 DC_Link단의 중성점 제어를 했을 때의 3상의 전류 고조파를 분석한 것이다. 이때 THD는 u상=3.228%, v상=3.318%, w상=4.118% 이다.

Fig. 6은 입력단 전류 20A로 방전 모드 상태에서 DC_Link단의 중성점 제어를 안 했을 때의 3상의 전류 고조파를 분석한 것이다. 이때 THD는 u상=3.228%, v상=3.318%, w상=4.118% 이다.

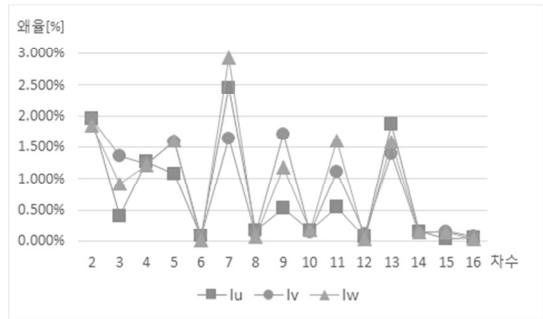


Fig. 6. Harmonic of current when not neutral control in discharge mode.

고조파 측정을 통해 중성점 제어를 안 했을 때 2차, 4차 고조파가 중성점 제어를 했을 때보다 증가하여 THD가 증가한 것을 알 수 있고 모든 차수의 고조파가 3%이내로 나옴을 알 수 있다.

5.2 충·방전모드 전압, 전류 제어

충전모드, 방전모드에서 출력 3상(u상, v상, w상) 전압, 전류 파형 및 DCP, DCN 전압 측정은 LeCroy사의 1GHz의 104Xi 오실로스코프, 차동 프로브인 ADP305장비, 전류 프로브 CP030 장비를 사용하여 측정하였다.

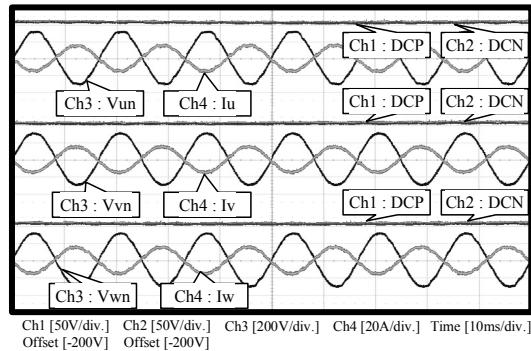


Fig. 7. Current waveform when neutral control in charge mode.

Fig 7은 입력 전류 20A로 충전모드에서 중성점 제어 결과 3상(u상, v상, w상)의 전압 및 전류 파형을 나타낸다. 전압은 계통의 위상과 동일하고 전류는 180°의 위상 차를 갖는다. u상은 225V, 11.05A, v상은 219.6V, 10.66A, w상은 220.8V, 10.75A로 계측 되었다.

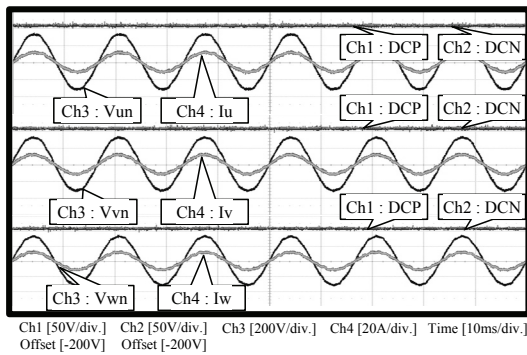


Fig. 8. Current waveform when neutral control in discharge mode.

Fig. 8은 입력 전류 20A로 방전모드에서 중성점 제어 결과 3상(u상, v상, w상)의 전압 및 전류 파형을 나타낸다. 이때 전압, 전류는 계통의 위상과 동일하다. u상은 229.5V, 8.12A, v상은 228.8V, 8.12A, w상은 227.8V, 8.16A로 계측 되었다. Fig. 7, Fig. 8에서 알 수 있듯이 충전모드, 방전모드일때 모두 중성점 전압이 5V이내로 제어됨을 알 수 있다. 충전모드, 방전모드에서 출력은 계통의 위상 및 주파수를 동일하게 제어하기 위해 계통 주파수와 위상을 따라 제어하는 PLL(Phase Lock Loop)기법을 사용하여 계통의 전압 위상과 인버터의 전류 위상이 동일함을 실험을 통해 확인하였다.

6. 결 론

2레벨 인버터에 비해서 인버터의 출력 고조파를 줄일 수 있는 3레벨 인버터를 적용하여 구조적으로 가지고 있는 중성점 불평형 문제를 충전모드, 방전모드 상태에서 중성점 제어를 통하여 중성점 제어를 적용하지 않았을 때와 비교하여 THD개선과 중성점 제어를 실험을 통해 확인하였다.

우선 충전 모드 상태에서의 중성점 제어를 했을 때 THD는 u상=3.288%, v상=3.318%, w상=4.118%로 측정되었다. 반면에 중성점 제어를 하지 않았을 때 THD는 u상=4.235%, v상=4.106%, w상=4.679%로 측정되었다. 중성점 제어 결과 u상=1.007%, v상=0.788%, w상=0.561%의 THD 절감 이 이루어졌다. 방전 모드 상태에서는 중성점 제어를 했을 때 THD는 u상=4.255%, v상=3.303%, w상=3.600%로 측정되었고 중성점 제어를 하지 않았을 때 THD는 u상=5.018%, v상=4.122%, w상=4.372%로 측정되었다. 중성점 제어 결과 u상=0.763%, v상=0.819%, w상=0.772%의 THD 절감이 이루어짐

을 실험을 통해 확인을 하고 중성점 제어 결과 중성점 전압의 오차가 5V 이내로 제어됨을 확인을 통해 중성점 제어의 우수성을 검증하였다.

참고문헌

1. F. Blaabjerg, R. Teodorescu, and Z. Chen, "Power electronics in renewable energy systems," EPE-PEMC 2006. 12th International Power Electronics and Motion Control Conference, pp. 1-17, 2006.
2. B. K. Bose, "Power Electronics, Smart Grid, and Renewable Energy Systems," in Proceedings of the IEEE, vol. 105, no. 11, pp. 2011-2018, Nov. 2017.
3. R. Agrawal and S. Jain, "Multilevel inverter for interfacing renewable energy sources with low/medium- and high-voltage grids," in IET Renewable Power Generation, vol. 11, no. 14, pp. 1822-1831, Dec. 2017.
4. A. Lewicki, Z. Krzeminski, and H. Abu-Rub, "Space-Vector Pulse width Modulation for Three-Level NPC Converter With the Neutral Point Voltage Control," IEEE Trans. Ind. Electron., vol.58, no. 11, pp. 5076-5086, Nov. 2011.
5. A. Bendre, G. Venkataramanan, D. Rosene, and V. Srinivasan, "Modeling and design of a neutral-point voltage regulator for a three-level diode clamped inverter using multiple-carrier modulation," IEEE Trans. Ind. Electron., vol. 53, no. 3, pp. 718-726, Jun. 2006.
6. K. K. Tan, G. Feng, P. C. Loh, and B. Frede, "Enhanced buck-boost neutral-point-clamped Inverters With Simple Capacitive-Voltage Balancing", IEEE Trans. Ind. Appl., vol. 46, no. 3, pp.1021-1033, May/June 2010.
7. Ju ha kim, "Neutral-Point Voltage Balancing Control of Carrier-Based PWM Scheme for Bi-directional 3-Level T-type Inverter", Master Thesis, Seoul national university of science and technology, August. 2014.
8. Hyun hee lee, "Neutral-point voltage control for the 3-level inverter in a motor driver for reliability", Master Thesis, Ajou university, Nov. 2012.
9. Wikipedia, "Total harmonic distortion", https://en.wikipedia.org/wiki/Total_harmonic_distortion, Sep. 2018.
10. Min ho Kwon, Joo ha Kim, Se wan Choi, "Neutral point voltage balancing control method of carrier based PWM scheme for Bi-directional three-level inverter," Power Electronics Annual Conference, pp. 211-212, 2014.

접수일: 2018년 9월 13일, 심사일: 2018년 9월 19일,
게재확정일: 2018년 9월 19일