論文

J. of The Korean Society for Aeronautical and Space Sciences 46(10), 876-882(2018)

DOI:https://doi.org/10.5139/JKSAS.2018.46.10.876 ISSN 1225-1348(print), 2287-6871(online)

인공위성 임의진동에서의 PBGA 패키징 신뢰성

이석민*, 황도순**, 김선원**, 김영국***

PBGA Packaging Reliability under Satellite Random Vibration

Seok-min Lee*, Do-soon Hwang**, Sun Won Kim** and Yeong Kook Kim***

Department of Aerospace Engineering, Inha University*

Korea Aerospace Research Instituite**

Department of Mechatronics Engineering, Inha University***

ABSTRACT

The purpose of this research is to verify the feasibility of Plastic Ball Grid Array (PBGA), one of the most popular chip packaging types for commercial electronics, under strong random vibration occurred in satellite during launch. Experiment were performed by preparing daisy chained PCB specimen, where large size PBGA were surface mounted, and the PCB was fixed to an aluminum frame which is commonly used to install the electronics parts to satellite. Then the entire sample was fixed to vibration tester. The random vibration power spectrum density employed in the tests were composed of two steps, the acceptance level of 22.7 Grms, and qualification level of 32.1 Grms with given period of time. The test results showed no solder cracks, which provided the strong structural integrity and feasibility evidences of the PBGA packaging to aerospace electronics. Numerical analyses were also performed to calculate the solder stresses and analyze their development mechanism.

초 록

이 연구의 목적은 상업적으로 가장 많이 쓰이는 패키징의 하나인 PBGA 구조가 발사중 인공위성에서 발생하는 강력한 임의 진동하에서 구조적 신뢰성을 유지하는가에 대한 검증에 있다. 실험시편을 만들기 위해 데이지 체인이 형성된 회로기판에 두 가지 큰 사이즈의 PBGA칩들을 실장시킨 후, 인공위성의 전자장비 채결에 사용되는 일반적인 알루미늄 프레임에 고정하여 실험에 필요한 샘플을 제작하였다. 이 샘플을 진동 시험기에 고정시키고 22.7 Grms의 수락수준 및 32.1 Grms의 인증수준 등 두 단계로 구성된 임의진동을 사용하여주어진 시간에 따라 실험을 실시하였다. 실험 결과 모든 샘플에서 솔더의 균열이 발생되지 않았으며, 차후 항공 및 우주용 전자장비를 대치할 수 있는 효과적인 패키징 구조의 가능성을 보여 줬다. 또한 유한요소법을 이용하여 솔더의 응력을 계산하고 그 발생 메커니즘을 해석하였다.

Key Words: Satellite electronics device(인공위성 전장품), Random vibration(임의진동), PBGA(플라스틱 볼 그리드 어레이), Structural reliability(구조 신뢰성)

† Received: August 2, 2018 Revised: September 21, 2018 Accepted: September 29, 2018

*** Corresponding author, E-mail: ykkim@inha.ac.kr

I. 서 론

우주발사체의 비용은 탑재체의 무게에 크게 비례하는 것으로 알려져 있다. 따라서 인공위성 과 같은 경우 같은 성능을 유지하면서 보다 가 볍게 제작하는 것은 비용을 직접적으로 줄일 수 있는 최선의 방안이라 해도 과언이 아니다. 기본 적인 추진계통과 더불어 장착되는 여러 가지 전 자장비는 인공위성의 임무를 수행하는데 있어서 가장 중요한 설비이다. 무엇보다 인공위성이 궤 도에서 주어진 시간까지 고장 없이 임무를 수행 함은, 소요된 막대한 비용이 헛되지 않도록 하는 기본요소이며, 따라서 인공위성 전장품의 신뢰성 은 임무의 성패를 결정하는 최대 변수이다. 이러 한 중요성 때문에 현재 인공위성에서 사용되고 있는 전자장비의 패키징 기술은 오랫동안 사용 되어 그 신뢰성이 완전히 검증된 기술이 적용되 고 있으며, 새로운 기술이 도입되는 과정에서도 완벽한 신뢰성 검증을 위한 과정이 상당히 복잡 하고 오랜 시간이 걸린다.

이러한 이유로 인공위성 전장품의 구조는 그 안정성은 입증이 되었으나. 현재 광범위하게 사 용되는 휴대전화기와 같은 상용 전장품과 비교 하여 그 구조가 투박하고 부피나 무게 등이 요 구 성능에 비해 과도한 형태를 가지고 있다. 따 라서 그 구조를 지탱하기 위해 주변 구조물도 커져야 하고, 필요 이상의 전력 소모를 야기함 으로써 전력 공급 시스템이 커짐에 따라 관련 기기 역시 커지며 결과적으로 전체 탑재체의 무 게를 직접적으로 증가시킨다. 또한 전장품 자체 도 이미 상용시장에서 사라진 세라믹을 기반으 로 한 와이어 혹은 리드 프레임을 이용한 과거 의 기술을 사용해서 주문 생산해야하기 때문에 제작경비도 상당히 높아진다. 따라서 탑재체의 무게를 감소하기 위해 인공위성 구조에 대한 다 각적인 노력이 진행되고 있지만, 인공위성 전자 장비에 대한 근본적인 소형화 및 경량화가 이루 어지지 않으면 그 한계가 있다.

반면, 상용 전장품은 과거 20년간 휴대용 전화기를 중심으로, 보다 작고 가벼운 제품을 만들기 위한 패키징 기술이 비약적인 발전을 하였다. 무엇보다 휴대성을 극대화하기 위해 주어진부피에 휴대폰의 기본성능인 통화기능을 넘어많은 추가적인 기능을 수행하기 위한 부품을 정밀하게 장착해야 했다. 따라서 이에 필요한 고집적 장착을 실현하기 위한 패키징 기술이 끊임없이 개발되었다. 이러한 패키지 구조 중에서리드 프레임이나 와이어 대신 플립 칩을 이용하

여 솔더 볼로 기판에 직접 붙임으로써 칩이 차 지하는 면적을 획기적으로 줄이고 연결 회로의 길이를 짧게 하여 시그널 전달 속도를 빠르게 할 수 있는 장점을 가진 plastic ball grid array (PBGA) 패키징이 가장 널리 쓰이고 있다. PBGA는 에폭시 계통의 고분자 소재를 이용한 몰딩 콤파운드로 실리콘 칩을 감싸서 보호하고. PCB와의 연결을 솔더볼을 이용하여 바로 붙이 기 때문에 기존의 세라믹 패키징 칩과 비교하여 부피와 무게가 획기적으로 줄어든다. 또한 인공 위성에서 요구되는 여러 가지 기능을 위한 칩을 상용 시장에서 쉽게 구할 수 있기 때문에 (commercially off the shelf: COTS) 특별히 따 로 만드는데 필요한 경비도 상당히 줄일 수 있 다. 따라서 만약 상용 PBGA 칩을 인공위성 전 장품에 사용할 수 있다면 인공위성의 무게 및 제작경비 감소 등으로 많은 혜택을 볼 수 있다.

그러나 인공위성 전장품에 PBGA를 적용하기 위해서는 그에 수반하는 여러 가지 기술적 문제 의 해결이 선행되어야 하는데 그중 가장 중요한 것은 발사체에서 전달되는 강력한 진동을 견디 는 구조적 신뢰성 확보이다. 항공 우주용 전자 장비에 대한 신뢰성 연구는 대부분 대외비로써, 공개적으로 발표된 보고서는 상당히 제한적이 다. 그런데 최근 PBGA 패키징을 항공 우주분야 에 적용하려 하는 시도가 연구문헌으로 발표되 고 있다. 예를 들어 Qi 등은 PBGA를 항공기 avionics에 응용하기 위한 기계적 신뢰성을 연구 하고 그 결과를 발표하였다[1]. 또한 군용 항공 기에 대한 전자장비를 COTS 부품을 이용해 적 은 비용으로 개발하기 위한 기초 연구도 수행되 었다[2]. 그리고 정확히 어느 분야에 적용될 수 있는가에 대한 내용은 불분명하지만 높은 주파 수에 의한 PBGA 패키징의 기계적 신뢰성에 대 한 연구 결과가 최근에 많이 발표되는 것을 볼 수 있다. Che와 Pang은 진동의 중력가속도의 값을 최대 10g까지 변화시켜 그 영향을 조사하 였고[3], Zhuo 등과 Wu는 조화진동을 이용하여 신뢰성을 분석하였으며 최대 범위는 0,4g²/Hz였 다[4.5]. 반면 Yu 등과 Li 등은 임의진동 하에서 의 신뢰성 영향을 고찰하였고 그 범위는 최대 0.55 g²/Hz였으며[6,7], Zuo 등은 조화진동과 임 의진동을 동시에 고려하였다[8]. 그밖에 진동과 열하중을 동시에 고려하여 솔더에 미치는 영향 을 해석한 문헌도 있다[9-12].

인공위성의 구조적 신뢰성을 위한 평가는 대단 히 혹독한 조건하에서 수행되며 항공기의 그것보 다 높다. 예를 들어 F-15 전투기의 전자부품 신 뢰성을 증명하기 위한 임의진동 power spectrum density (PSD)는 주파수 40 - 100 Hz 내에서 가속진폭 범위가 0.15 g²/Hz - 0.25 g²/Hz로 알려져 있다[13]. 반면 발사체에 실려 운반되는 인공위성의 검증을 위한 임의진동 강도는 종류에 따라 실험범위가 다르지만 대략 20 - 2000 Hz내에서 가속 진폭범위가 0.7 g²/Hz이다.

최근 이와 같은 혹독한 조건에서 PBGA가 견딜 수 있다는 연구결과가 저자에 의해 처음으로 발표되었다[14,15]. 이 초기 연구에서는 상용 PBGA 패키징으로 가장 광범위하게 쓰이는 8 mm x 8 mm 사이즈의 칩을 실험용 쿠폰 PCB에 실장하고, 이 구조가 인공위성의 전장품 신뢰성 검증에 사용되는 수락수준(acceptance level)과 인증수준(qualification level)의 강력한 조건에서 견딜 수 있다는 것이 입증되었다. 이 연구 결과는 차후 보다 큰 크기의 PBGA 칩이 실제 인공위성 전장품의 체결 조건과 유사한 경우에도견딜 수 있는가에 대한 과제를 남겼다.

이 연구의 목적은 앞서 발표된 연구결과의 후속으로 큰 사이즈의 PBGA 칩을 기판에 실장하고, 일반적으로 인공위성 전장품을 장착하는 프레임에 고정시킨 후 강력한 임의 진동에 견딜수 있는지에 대한 실험과 기본 해석을 실행하여실제로 인공위성 전장품에 대한 적용성을 구체화 하는데 있다. PBGA 칩의 사이즈는 10 mm x 10 mm와 16 mm x 16 mm 두 가지를 사용하였고 이를 실장하기 위해 polyimide를 이용하여 기판을 제작하였다. 기판에는 daisy chain을 연결하여 진동실험을 수행하면서 실시간으로 솔더의균열을 관찰할 수 있도록 하였다. 또한 유한요소법을 이용하여 실험 시편구조에 발생하는 진동모드와 응력을 계산하여 임의 진동에서 발생하는 응력발생 메커니즘에 대하여 논의하였다.

Ⅱ. 실 험

2.1 샘플 제작

Figure 1은 이 연구에서 사용된 실험 샘플을 보여주고 있다. Polyimide를 이용해서 제작된 PCB에 16 mm x 16 mm 크기 (type 1)의 칩과 10 mm x 10 mm (type 2)의 칩이 각각 3개와 4개가 사용되었으며 실장위치는 Fig. 1에서 보이는 바와 같이 type 1은 중앙부에 그리고 type 2는 좌우 가장자리에 가깝게 부착하였다. Type 1칩과 type 2칩의 솔더 갯수는 각각 361개와 100개이며 최대 지름은 각각 0.45

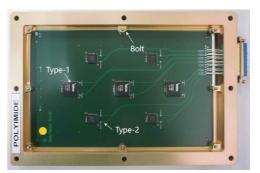


Fig. 1. PCB sample configuration with type 1 and type 2 chips installed to the aluminum frame by bolts, and the chips locations

mm와 0.4 mm이다. 솔더간의 간격은 공히 0.8 mm이고, 재질은 Sn/Pb (63/37) eutectic 솔더이다.

이 칩을 표준 공정에 의해 PCB에 실장하였으며, 실장 후 솔더의 접합을 x-ray를 이용하여 확인하였다. 칩과 PCB는 daisy chain에 의해 연결되어 있고 연결된 회로는 콘넥터에 집결, 컴퓨터에 연결하여 실험 중에 실시간으로 솔더의 균열을 관찰할 수 있도록 하였다. 칩이부착된 PCB는 알루미늄으로 제작된 프레임에 여덟개의 볼트로 고정되었고 나머지 엣지 부분은 프레임과 접촉하도록 하였다.

2.2 임의 진동 실험

제작된 PCB 샘플은 특수하게 제작된 알루미늄 지그위에 볼트로 채결되어 진동시험기 위에 장착되었다. Fig. 2는 진동시험기 위에 장착된 PCB샘플을 보여 준다. 장착 후 컴퓨터를 콘넥터에 연결하여 실장된 칩들의 저항을 실시간 측정하여 실험 중 발생하는 솔더의 균열을 탐지할 수 있도록 하였다. 전자장비의 임의진동 시험은 통상, 전자장비 및 시험 치구 등의 이상



Fig. 2. The PCB sample installations on the vibration tester with the aluminum jig

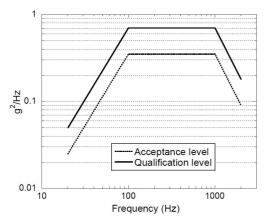


Fig. 3. Power spectrum density for the acceptance level and qualification level [14]

유무를 검증하는 단계인 수락수준과 실제 진동 강도인 인증수준으로 나뉘는데 일반적으로 PSD를 기준으로 인증수준은 수락수준의 3 dB(약 2 배)를 고려한다.

이 실험에서는 수락수준을 2분간, 그리고 인증수준을 3분간 연속적으로 가하는 것으로 하였고 각각 22.7 Grms과 32.1 Grms를 사용하였다. Fig. 3은 이 두 레벨의 power spectrum density (PSD)를 그린 것이다. 진동 실험 중에는 진동 장치의 진동이 적절히 전달되었는가를 확인하기위해 알루미늄 지그에 가속 센서를 부착하고 또한 PCB의 중앙에도 가속계를 부착하여 실험 중 PCB의 거동을 측정하였다.

2.3 실험 결과

Figure 4는 수락수준에서 2분 진동을 가한 후 인증수준에서 3분 동안 측정된 7개의 칩에 연결된 울더의 저항값을 보여준다. 보는 바와 같이실험이 끝날 때 까지 초기의 저항값을 일정하게 유지함으로써 솔더의 균열이 발생하지 않음을 알 수 있었으며, 이 결과는 PBGA 패키징 구조가 인공위성에서 사용될 수 있을 만큼 강건함을 입증한다.

Figure 5는 임의 진동 하에서 샘플의 진동거 동을 해석하기 위해 측정된 지그와 PCB의 가속 신호이다. PCB 진동을 측정하기 위한 센서는 PCB 중앙에 위치하였다. 이 실험을 위해서 주 파수영역은 그대로 두고 가속 최댓값을 0.1 g^2/Hz 로 제한하였다. 보는 바와 같이 지그에서 측정된 PSD는 지정된 PSD 프로파일(Target)을 잘 따르는 것으로 나타났다. 그리고 PCB의 가

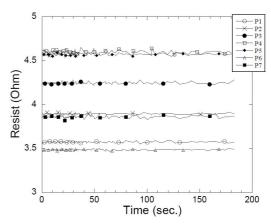


Fig. 4. Measurements of the PBGA solder resistance from the 7 PBGA chips of the sample during the qualification level random vibration

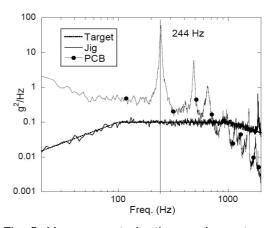


Fig. 5. Measurements by the accelerometers on the PCB and the installation jig during the qualification level random vibration

운데 위치에 가깝게 장착된 센서로 9~10개의 peak이 동시에 측정되었다. 이중 가장 큰 peak 값을 보여주는 진동 주파수가 약 244 Hz로써 PCB의 첫 번째 고유 진동수라는 것을 알 수 있으며 그 후에 순차적으로 높은 고유진동수에 따라 peak이 나타나는 것을 알 수 있다.

Ⅲ. 해 석

이 연구에서 수행한 임의 진동 하에서의 PCB 의 진동거동과 그에 따른 칩 솔더의 응력 발생 메커니즘 규명을 위해 유한요소법에 의한 해석 이 수행되었다. Fig. 6은 ABAQUS (v. 6.20)를

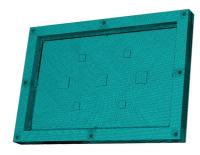


Fig. 6. Full finite element modeling of the PCB and the frame

이용하여 시험에서 사용된 PCB샘플을 모델링한 형상이다. 이 모델을 이용하여 20 Hz ~ 2000 Hz 사이에서의 고유진동수와 고유모드를 계산하였고, 그 결과가 Table 1에 보여지고 있다. 보는 바와 같이 유한요소법으로는 전체 19개의 고유진동수와 고유모드가 구해졌다.

이 결과와 측정된 고유진동수를 Table 1에서 비교하였다. 실험에서는 가속측정 센서의 위치 가 PCB의 가운데에 위치하였기 때문에 아홉 개

No	Test	Freq.	Mode	No	Test	Freq.	Mode
1	244	243.7	•	11	_	1222.9	100 m
2	-	356.5		12	1310	1257.9	636 263
3	510	550.4	9.00	13	1410	1437.9	063 616 669
4	=	603.6	8	14	1550	1526.2	08000
5	650	692.5		15	-	1622.8	191116
6	. 	842.4		16	-	1688.2	0/8 0 0 0 8 0 0 0 0 1 9
7	-	899.3	26	17	1800	1860.0	[]]
8	980	1145.5	0 100	18	-	1920.7	PACONA DE LA CONTRACTION DEL CONTRACTION DE LA C
9	-	1158.6	111	19	=	1942.0	
10	1180	1178.9	1000				

Table 1. Comparison of the measured and calculated natural frequencies and their natural modes of the sample

의 고유진동수만 측정되었고, 그 결과를 유한요 소계산 결과와 비교하였다. 보는 바와 같이 초 기 고유 주파수 영역에서 측정된 데이터와 계산 된 결과가 잘 맞는 것을 볼 수 있고 이에 따라 모델링이 적절히 이루어졌음을 알 수 있다. 다 만 높은 주파수 영역에서는 계산값과 실제 측정 값을 비교하는데 있어서 정확히 식별이 어려운 점을 고려하여야 한다.

Figure 5에서 보는 바와 같이 첫 번째 고유진 동수인 244 Hz에서 가장 큰 peak이 발생하였고, 따라서 이 실험에서는 PCB 샘플의 가운데에 위 치한 Type 1의 칩에서 가장 큰 응력이 발생함 을 유추할 수 있다.

이를 확인하기 위해 솔더에서의 응력계산을 위해 다시 ABAQUS를 이용하여 모델링하였다. 일반적으로 임의진동에서의 응력계산은 Steinberg가 제시한 통계에 의해 ANSYS가 제공하는 3 band 방법도 사용되나[14,16], 이 연구에서는 ABAQUS를 이용하였다. 솔더의 응력을 계산하기 위해서는 솔더에 대한 상세 모델이 필요하며그에 따라 요소수가 급격히 커지고 계산시간이증가한다. 이를 방지하기 위해 PCB샘플을 1/4로 축소하였으며 Fig. 7은 축소된 요소 모델링 형 상을 보여준다.

응력과 변형은 Fig. 2에 보여지는 인증수준의 PSD를 프로그램에 삽입해서, ABAQUS의 주파

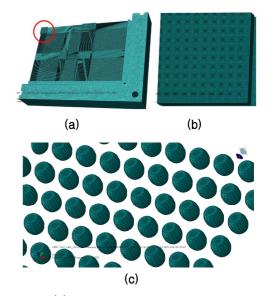


Fig. 7. (a) Quarter finite element modeling of the PCB and the frame, (b) Chip finite element modeling located at the PCB center, (c) Solder element modeling

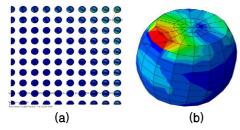


Fig. 8. (a) Calculated results of the center chip solder stress, (b) Detail description of the solder stress at the end corner

수 영역모듈을 이용하여 계산하였다. 실제 응력 은 임의진동 주파수 영역 내에서 발생하는 주파 수에 따른 모든 응력을 선형탄성조건으로 중첩 하여 계산한다.

계산 결과 PCB의 가운데에 위치한 칩(Fig. 7(a)의 원에 표기된 칩)의 솔더에 가장 큰 응력이 계산되었고, 그 결과가 Fig. 8에 나타나 있다. Fig. 8(a)는 가운데에 위치한 type 1(Fig. 7(a)의 원에 표기된 칩)의 1/4 솔더에 대한 계산결과이다. 이 결과는 칩이 PCB의 가운데 위치함에 따라 첫 번째 고유모드에 의해 가장 큰 영향을 받았음을 보여주고 있다. Fig. 8(b)는 그중 가장 큰 응력이 발생한 솔더의 응력 분포로써, 가장자리의 모서리에 위치한 솔더이며, 균열을 일으키는 응력인 솔더의 평면에 수직인 최대응력 값은 51.25 MPa로 계산되었다. 따라서 솔더가 균열이 일어날 때까지 진동이 계속된다면이 위치의 솔더가 가장 먼저 균열이 일어날 것이다.

계산 결과에 의하면 임의진동에서는 그 주파수 범위 내에 존재하는 모든 고유진동수에 의한 진동모드가 동시에 나타나기 때문에 PCB위에 칩이 어디에 부착되는가에 따라 첫 번째 고유진 동수가 아닌 그보다 큰 고유 진동수에 의해 더큰 응력이 발생될 수 있는 가능성을 보여 준다.

Ⅳ. 결 론

이 논문에서는 PBGA 패키징 구조가 인공위성 전장품에 쓰이기 위해 강력한 임의진동에 견딜 수 있는가에 대해 실험적으로 검증하였다. 실험 결과, 수락수준과 인증수준에 요구되는 PSD에 솔더의 균열 없이 잘 견딤을 보여줌으로써 구조적 신뢰성을 증명하였다.

또한 유한 요소법을 이용하여 임의진동 하에서 발생하는 응력 메커니즘을 해석하였다. 그

결과 임의진동의 주파수 영역에 포함된 PCB 구조의 고유진동수에 따른 고유 모드가 동시에 존재하고, 이 연구에서 사용된 샘플인 경우 특히 칩의 위치가 가운데 장착됨에 따라, 그중 첫 번째 고유모드가 응력 발생에 가장 큰 영향을 끼치는 것이 확인되었다.

그리고 응력 계산 결과 최대 응력은 칩의 가장자리 모퉁이에 위치한 솔더에서 발생함을 알수 있었다. 측정 결과에 의하면 임의진동 거동의 특성상 진동이 일어나는 동안 진동의 주파수밴드안에 존재하는 모든 고유 진동이 같이 존재한다. 따라서 칩의 위치에 따라 가장 큰 응력을 발생시키는 고유모드가 달라질 수 있음을 보여주었다. 이 결과는 더 나아가서 고유모드를 결정하는 경계조건에 따라 솔더의 최대 응력 발생위가 달라질 수 있을 가능성을 보여 주었다. 차후 고유모드에 따른 칩 위치의 최적화와 보다큰 칩에 대한 신뢰성 그리고 전장품에서는 이미일반화 된 무연 솔더에 대한 신뢰성에 대한 연구가 요구된다.

후 기

본 연구는 한국항공우주연구원의 연구비 지원 (NRF-2017M1A3A4A04037651)으로 수행되었습니다.

References

- 1) Qi, H., Osterman, R., and Pecht, M., "Plastic Ball Grid Array Solder Joint Reliability for Avionics Applications," IEEE TRANSACTIONS ON COMPONENTS AND PACKAGING TECHNOLOGIES, Vol. 30, 2007, pp. 242~247.
- 2) Elik, M., and Genc, C., "Mechanical fatigue of an electronic component under random vibration," *Fatigue and Fracture of Engineering Materials and Structures*, Vol. 31, 2008, pp. 505~516.
- 3) Che, F. X., and Pang, J. H. L., "Vibration reliability test and finite element analysis for flip chip solder joints," *Microelectronics Reliability*, Vol. 49, 2009, pp. 754~760.
- 4) Zhou, Y., Al-Bassyiouni, M., and Dasgupta, A., "Vibration Durability Assessment of Sn3.0Ag0.5Cu and Sn37Pb Solders Under Harmonic Excitation," *ASME*

- Transaction on Journal of Electronic Packaging, Vol. 131, 2009, 011016-1.
- 5) Wu, M., "Design of experiments to investigate reliability for solder joints PBGA package under high cycle fatigue," *Microelectronics Reliability*, Vol. 50, 2010, pp. 127~139.
- 6) Yu, D., Al-Yafawi, A., Nguyen, T. T., Park, S., and Chung, S., "High-cycle fatigue life prediction for Pb-free BGA under random vibration loading," *Microelectronics Reliability*, Vol. 51, 2011, pp. 649~656.
- 7) Li, R. S., "A Methodology for Fatigue Prediction of Electronic Components Under Random Vibration Load," Transactions of the ASME, *Journal of Electronic Packaging*, Vol. 123, 2001, pp. 394~400.
- 8) Zhou, Y., Al-Bassyiouni, M., and Dasgupta, A., "Harmonic and Random Vibration Durability of SAC305 and Sn37Pb Allovs," **Transactions** Solder IEEETechnologies, Components and Packaging Vol. 33, 2010, pp. 319~328.
- 9) Basaran, C., Cartwright A., and Zhao, Y., "Experimental Damage Mechanics of Microelectronics Solder Joints under Concurrent Vibration and Thermal Loading," *International Journal of Damage Mechanics*, Vol. 10, 201, pp. 153~170.
- 10) Basaran, C., Chandaroy, R., "Thermo-mechanical Analysis of Solder Joints Under

- Thermal and Vibrational Loading," *Transactions* of the ASME, Journal of Electronic Packaging, Vol. 124, 2002, pp. 60~66.
- 11) Zhao, Y., Basaran, C., Cartwright, A., and Dishongh, T., "Thermomechanical behavior of micron scale solder joints under dynamic loads," Mechanics of Materials, Vol. 3, 2000, pp. 161~.
- 12) Ko, Y. H., Kim, T. S., Lee, Y. K., Yoo, S. H., and Lee, C. W., "Reliability of High Temperature and Vibration in Sn3.5Ag and Sn0.7Cu Lead-free Solders," *Journal of the Microelectronics and Packaging Society*, Vol. 19, 2012, pp. 31~36.
- 13) Ghaffarian, R., "CCGA packages for space applications," *Microelectronics Reliability*, Vol. 46, 2006, pp. 2006~2014.
- 14) Kim, Y. K., and Hwang, D. S., "PBGA packaging reliability assessments under random vibrations for space application," *Microelectronics Reliability*, Vol. 55, 2015, pp. 172~179.
- 15) Kim, Y. K., and Hwang, D. S., "Experimental Assessment of PBGA Packaging Reliability under Strong Random Vibrations," *Journal of the Microelectronics and Packaging Society*, Vol. 20, No. 3, 2013, pp. 59~62.
- 16) Steinberg, D. S., Vibration Analyses for Electronics Equipment, John Wiley and Sons, Inc. 2000.