

반도체 변압기용 모듈형 멀티레벨 DC-DC 컨버터의 선택적인 전압 균형 제어

A Selective Voltage Balancing Scheme of a Modular Multilevel DC-DC Converter for Solid-State Transformers

이 의 재*, 김 석 민*, 이 교 범*[★]

Eui-Jae Lee*, Seok-Min Kim*, and Kyo-Beum Lee*[★]

Abstract

This paper proposes the selective voltage balancing scheme of a modular multilevel DC-DC converter for solid-state transformers. In general, the sub-module capacitor voltage can be controlled uniformly by individual feedback controllers, however computation time increases according to the number of modules. The voltage balance control scheme in this paper can reduce the computation time by selecting and controlling sub-module of maximum/minimum voltage momentarily. The performance of the proposed selective voltage balancing scheme is verified by simulation.

요 약

본 논문은 반도체 변압기용 모듈형 멀티레벨 DC-DC 컨버터의 서브모듈 커패시터 전압 균형 제어 기법을 제안한다. 일반적으로 서브모듈 커패시터 전압은 개별적인 피드백 제어기에 의해 균등하게 제어할 수 있으나 모듈 개수에 따라 연산 시간이 증가한다. 본 논문에서 제안하는 전압 균형 제어 기법은 순시적으로 최대/최소 전압 값의 서브모듈만을 선택 및 제어하여 연산 시간을 저감할 수 있다. 시뮬레이션을 통해 제안하는 방법의 성능 및 타당성에 대한 검증은 진행한다.

Key words : Sub - module capacitor, Voltage balancing, Dual active phase-shift, DC-DC Converter, Modular multilevel converter (MMC), Solid-state transformers (SST)

1. 서론

배전 시스템에서 직류는 전압 변동이 어려운 단점으로 인해 외면 받았으나, 오늘날 전력반도체 소자와 케이블 기술의 비약적인 발전으로 다시 주목

받고 있다. 또한 직류 부하의 보급률 증가와 신재생 에너지와 같은 분산 전원의 확대에 의해 직류 배전 시스템은 그 영역을 넓혀가고 있다. 직류 배전 시스템에서의 반도체 변압기는 기존의 저주파 변압기에 비해 시스템의 크기 감소, 전력 품질 보

* Dept. of Electrical and Computer Engineering, Ajou University

★ Corresponding author

E-mail : ky1@ajou.ac.kr, Tel : +82-31-219-2487

※ Acknowledgment

This work was supported by the KEPCO Research Institute under the project entitled by "Design of analysis model and optimal voltage for MVDC distribution system and the Korea Institute of Energy Technology Evaluation and Planning (KETEP) and the Ministry of Trade, Industry & Energy (MOTIE) of the Republic of Korea (No. R17DA10, 20171210201100). Manuscript received Jun. 5, 2019; revised Jun. 24, 2019; accepted Jun. 26, 2019.

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

상 기능 등의 다양한 장점을 갖는다[1]. 반도체 변압기는 크게 3가지로 분류되며 각자 다양한 구성요소들을 갖는다. 그 구성 요소 가운데 DC-DC 컨버터는 고주파 절연, 고효율 등의 높은 요구사항을 만족해야 한다[2]. 주로 20 kV 이상의 높은 내압이 요구되는 반도체 변압기용 DC-DC 컨버터는 다수의 모듈을 직렬로 연결하여 고압의 저지를 분담한다[3, 4].

모듈형 DC-DC 컨버터는 모듈 개수와 반비례한 스위칭 주파수로 인해 스위칭 손실을 저감할 수 있으며 고장 대응 측면에서도 해당 모듈을 수리 및 교체하면 된다는 장점을 갖는다[5-10]. 모듈 간의 전압 불균형은 출력 전류의 품질 저하와 모듈 간 수명 불균형과 같은 문제를 야기한다. 일반적으로 서브모듈 커패시터 전압은 각 모듈마다 개별적인 능동 제어를 사용하여 불균형 문제를 해소할 수 있으나 서브모듈 개수가 증가함에 따라 이에 상응하는 수의 제어가 필요하기 때문에 연산 시간이 증가한다는 단점이 있다[11, 12].

본 논문에서 제안하는 전압 균형 제어는 순시적으로 최대 전압과 최소 전압을 가지는 서브모듈을 검출하여 해당 서브모듈만을 제어한다. 최소한의 제어를 사용하기 때문에 서브모듈의 개수 증가와 상관없이 일정한 연산 시간 내에서 효과적인 균형 제어가 가능하다. 제안하는 선택적 전압 균형 제어 기법의 성능 및 타당성은 시뮬레이션을 통해 검증한다.

II. 모듈형 DC-DC 컨버터

1. 모듈형 DC-DC 컨버터 토폴로지

그림 1은 반도체 변압기용 모듈형 멀티레벨 DC-DC 컨버터 토폴로지를 나타낸다. 저압 직류 전압(Low voltage direct current, LVDC) 측은 n 개의 Full-bridge (FB)로 구성된다. 특고압 직류 전압(Medium voltage direct current, MVDC) 측은 n 개의 서브모듈과 고주파 인덕터를 갖는 단상 모듈형 멀티레벨 컨버터(Modular multilevel converter, MMC)로 구성된다.

MMC를 구성하는 기본요소인 서브모듈은 그림 2와 같이 다양한 구조가 존재한다. 그 중 하프-브릿지(Half-bridge, HB) 구조는 다른 구조와 비교하여 고장 대응 측면에서 불리한 단점이 있다. 그러

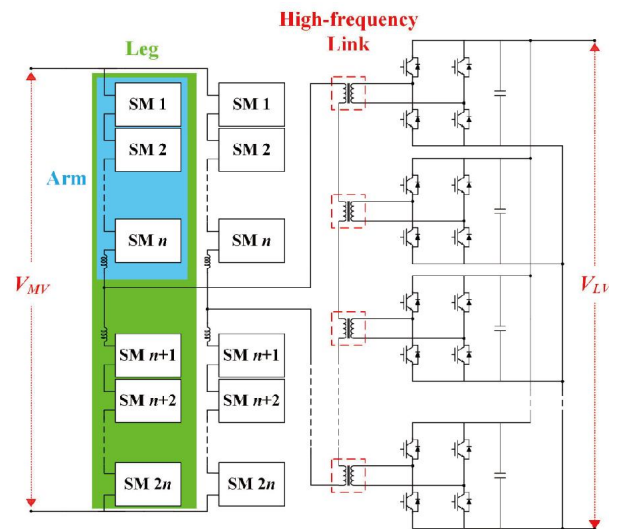


Fig. 1. Topology of a modular multilevel DC-DC converter.
그림 1. 모듈형 멀티레벨 DC-DC 컨버터 토폴로지

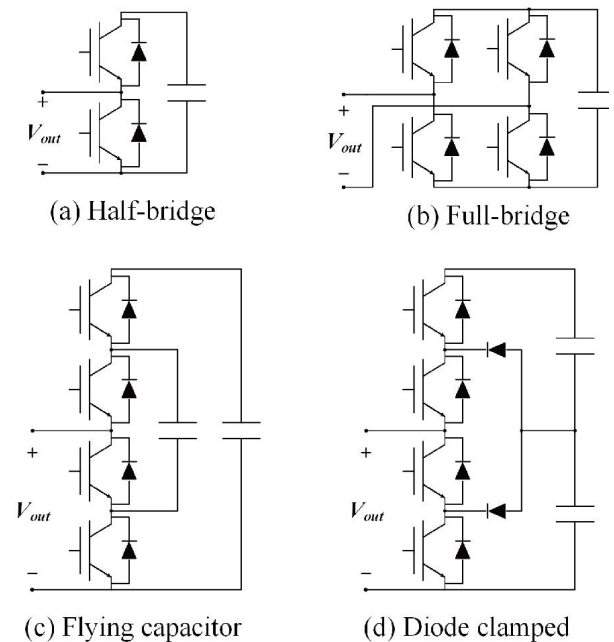


Fig. 2. Sub-module structure.
그림 2. 서브모듈 구조

나 컨버터의 용량에 따라 수십 개에서 수천 개까지 서브모듈을 사용하는 MMC의 특성으로 인해 효율 및 비용 측면에서 다른 구조보다 유리한 장점을 갖는다. 본 논문의 토폴로지에서의 MMC는 HB 구조의 서브모듈로 이루어진다. 두 개의 IGBT와 한 개의 커패시터로 구성되는 HB는 IGBT가 서로 상보적으로 동작하며 출력 전압은 0과 V_c 두 가지 경우가 존재한다.

2. 서브모듈의 커패시터 전압 불균형

식 (1)과 같이 표현되는 커패시터 전압은 커패시터에 흐르는 전류에 의해 결정된다. FB의 경우 모든 변압기의 권선비가 동일하며 1차 측이 직렬로 연결되어 있기 때문에 n 개 모두 동일한 전류가 흐르게 되어 커패시터 전압 또한 균등하다.

$$V_c = \frac{1}{C} \int_0^t i_c(\tau) d\tau + V_c(0) \quad (1)$$

MMC의 경우 직렬로 연결되어 있는 서브모듈 특성으로 인해 상호간에 위상차가 존재하여 같은 Arm 내의 서브모듈마다 서로 다른 전류가 흐른다. 이러한 상이한 전류는 커패시터 전압간의 불균형을 발생시킨다. 전류 크기의 변화가 없을 경우 시간에 따른 전압의 변화량이 일정하여 불균형의 폭은 시간에 따라 증가하게 된다. 따라서 불균형을 제거하기 위한 제어가 필수적이다.

III. 선택적 전압 균형 제어 기법

1. 일반적인 전압 균형 제어 기법

그림 3는 서브모듈의 동작 모드를 나타낸다. 서브모듈의 동작은 스위칭 상태와 암 전류의 방향에 따라 충전, 방전, 우회 모드로 분류된다. (a)는 충전 모드로서 암 전류가 양의 방향일 때 상단 IGBT는 On, 하단 IGBT는 Off 되는 경우이다. (c)는 방전 모드로서 암 전류가 음의 방향일 때 상단 IGBT는 On, 하단 IGBT는 Off 되는 경우이다. 충전 모드와 방전 모드에서 출력 전압은 커패시터 전압과 동일한 값을 갖는다. (b)와 (d)는 우회 모드로서 암 전류의 방향과 무관하게 상단 IGBT는 Off, 하단 IGBT는 On 될 경우이다. 이 경우 전압 강하가 무시할 수 있을 정도로 작다면 출력 전압은 0 V가 된다.

일반적인 전압 균형 제어는 표 1과 같이 암 전류의 방향에 따라 충전 및 방전 시간을 결정하는 듀티비를 조절하여 커패시터 전압을 평균 전압으로 제어한다. 그림 4는 일반적인 커패시터 전압 균형 제어기를 나타낸다. 측정된 커패시터 전압을 평균 전압과 비교를 통해 오차값을 출력한다. 오차값은 PI 제어기를 통해 오프셋 지령으로 출력되며 최종적으로 듀티비에 가감되어 충전 및 방전 모드의 시간을 조절한다. 따라서 n 개의 서브모듈로 이루어진

한 암을 균형 제어하기 위해서는 순서적으로 n 개의 제어기를 사용해야 한다.

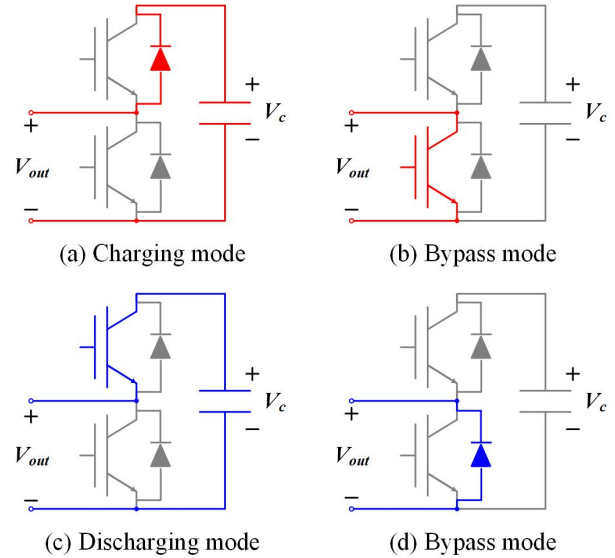


Fig. 3. Mode of operation in sub-module.

그림 3. 서브모듈 동작 모드

Table 1. Output reference of voltage balancing scheme.

표 1. 전압 균형 제어기의 출력 지령값

Arm current	$V_{cap} > V_{avg}$	$V_{cap} < V_{avg}$
Positive	Decrease	Increase
Negative	Increase	Decrease

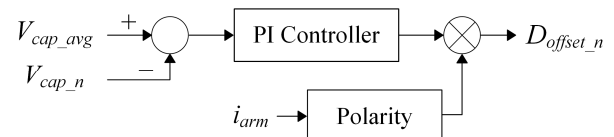


Fig. 4. Conventional voltage balancing controller.

그림 4. 일반적인 전압 균형 제어기

2. 제안하는 선택적 전압 균형 제어 기법

일반적인 전압 균형 제어 기법은 각각의 서브모듈을 개별적으로 제어하기 때문에 서브모듈마다 PI 제어기가 요구된다. 다수의 PI 제어기 사용은 긴 연산 시간의 원인이므로 서브모듈의 수가 증가할수록 연산 시간이 길어지는 단점이 발생한다. 본 논문에서 제안하는 제어 기법은 서브모듈을 선택적으로 제어함으로써 서브모듈의 수와 무관하게 PI 제어기의 사용을 최소화한다.

전류 크기의 변화가 없고 과도 상태 구간이 무시할 수 있을 정도로 매우 짧아 제어값을 곧바로 추

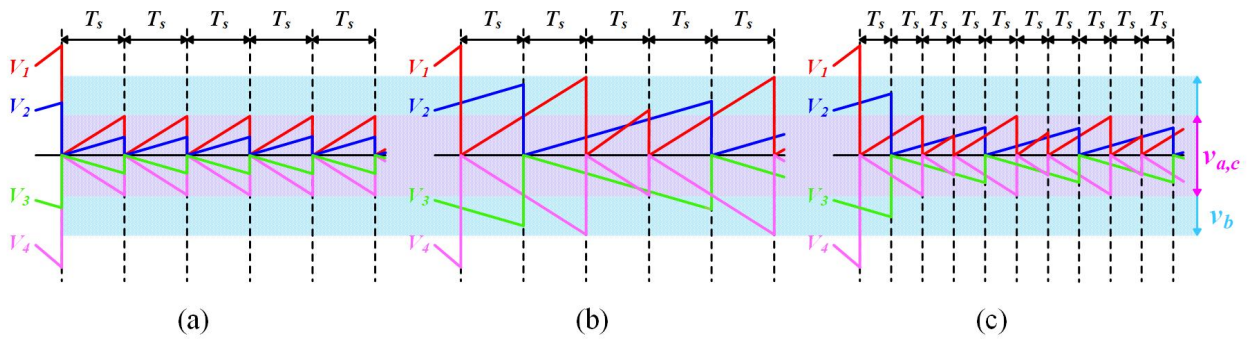


Fig. 5. Principle of voltage balancing scheme.
그림 5. 전압 균형 제어 원리

종하는 이상적인 경우 그림 5와 같이 전압 제어 파형들을 도출할 수 있다. (a)는 모든 커패시터 전압을 제어주기마다 평균값으로 제어한 결과이며 (b)와 (c)는 최대/최소 커패시터 전압만을 제어주기마다 평균값으로 제어한 결과이다. (a)와 (b)는 제어주기가 동일하며 (c)는 (a),(b)의 1/2에 해당하는 제어주기를 갖는다. 동일한 제어주기일 경우 최대/최소 커패시터 전압 제어가 더 큰 변동폭을 가지기 때문에 비교적 좋지 않은 성능을 갖는다. 제어주기가 충분히 짧다면 최대/최소 커패시터 전압 제어만으로 모든 커패시터 전압을 제어한 경우와 동일한 성능을 갖도록 제어할 수 있다.

그림 6은 적용된 최대/최소값 검출 알고리즘을 나타낸다. 첫 번째 서브모듈의 커패시터 전압을 기준이 되는 최대/최소값으로 설정한 후 두 번째 서브모듈의 값부터 순차적으로 n번째 서브모듈의 값까지 비교를 진행한다. 비교되는 값이 기준보다 크거나 작다면 최대/최소값이 변경되는 방식으로 최대/최소 커패시터 전압을 검출한다. 그 후 그림 7의 최대/최소 서브모듈 전압 균형 제어를 통해 서브모듈의 커패시터 전압을 평균값으로 제어한다. 따라서 한 암을 구성하는 서브모듈의 개수와 무관하게 순서적으로 두 개의 제어기만을 사용하여 균형 제어가 가능하다.

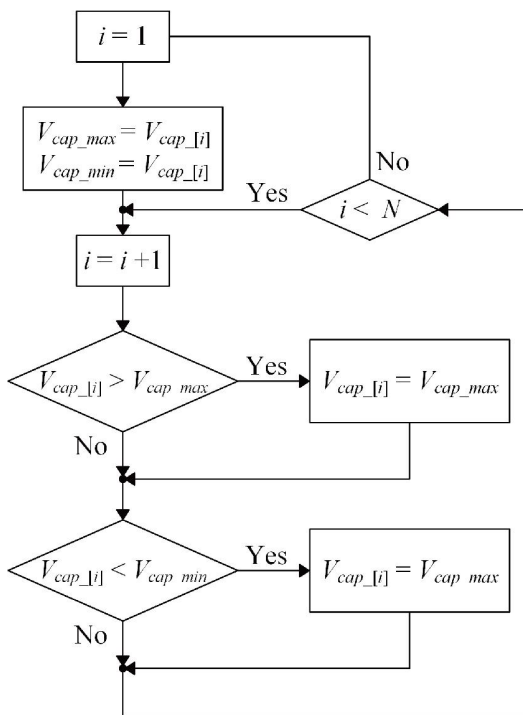


Fig. 6. Algorithm for detecting the Max/Min value.
그림 6. 최대/최소값 검출 알고리즘

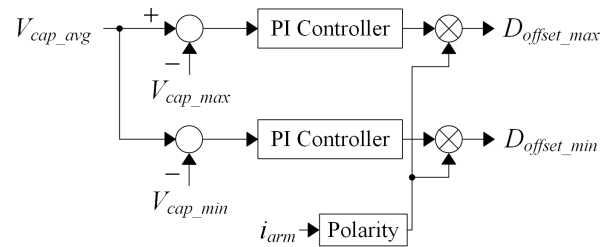


Fig. 7. Proposed voltage balancing controller.
그림 7. 제안하는 전압 균형 제어기

3. 모듈형 DC-DC 컨버터의 전압 제어

그림 8은 모듈형 DC-DC 컨버터의 전압 제어를 나타낸다. n개의 FB가 병렬로 구성된 LVDC측 전압을 원하는 값으로 일정하게 출력하기 위해 사용한다. 센서를 통해 검출된 LVDC측 출력전압을 지령값과 비교하여 오차를 계산한다. 이렇게 계산된 오차는 PI 제어기를 통해 FB의 스위칭 동작을 결정하는 듀티비에 가감되어 출력 전압을 지령값으로 제어한다.

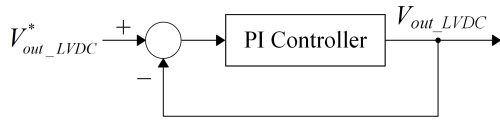


Fig. 8. Voltage controller of modular multilevel DC-DC converter.

그림 8. 모듈형 멀티레벨 DC-DC 컨버터의 전압 제어기

Table 2. Simulation parameters.

표 2. 시뮬레이션 조건

Parameters	Value
Number of Sub-module per Arm	4 ea
Number of full-bridge	4 ea
Switching frequency	10 kHz
MVDC voltage	800 V
LVDC voltage	400 V
Sub-module capacitance	600 μ F
Arm inductance	100 μ H
Leakage inductance	40 μ H
Magnetizing inductance	4000 μ H

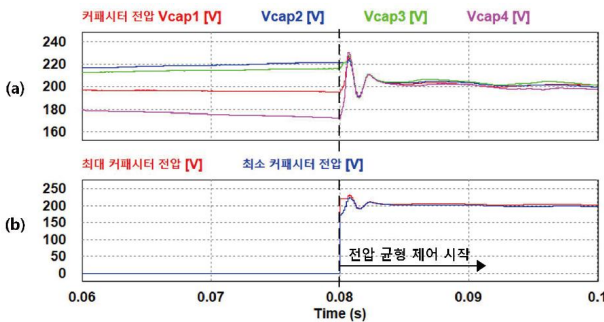


Fig. 9. Simulation waveform of proposed voltage balancing scheme. (a) Capacitor voltages of sub-module. (b) Max/Min Capacitor voltage.

그림 9. 제안한 전압 균형 제어 시뮬레이션 파형 (a) 서브모듈 커패시터 전압 (b) 최대/최소 커패시터 전압

IV. 시뮬레이션

제안하는 최대/최소 커패시터 전압을 검출하여 서브모듈을 선택적으로 균형 제어하는 기법을 검증하기 위해 표 2의 조건에서 시뮬레이션을 진행하였다. 그림 9는 제안하는 전압 균형 제어 기법 동작 시 각 서브모듈 커패시터 전압과 최대/최소 커패시터 전압을 나타낸다. 서브모듈간의 커패시터 전압 불균형을 모의하기 위해 각 서브모듈 커패시터에 다른 값의 저항을 연결하였다. 최대/최소 커패시터 전압이 평균 전압과 10% 이상의 차이가 발생한 것

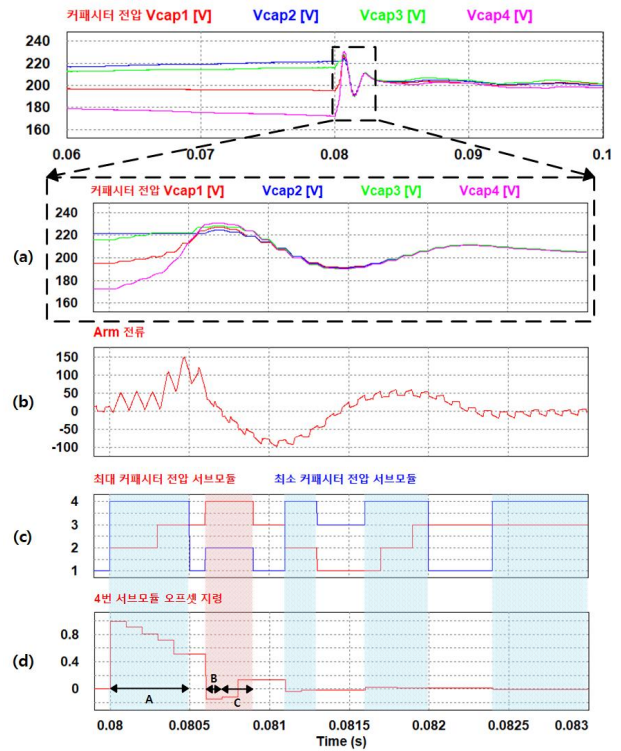


Fig. 10. Simulation results of proposed voltage balancing scheme. (a) Capacitor voltage of sub-module. (b) Arm current. (c) Sub-module number of Max/Min capacitor voltage. (d) Offset reference of 4th sub-module.

그림 10. 제안한 전압 균형 제어 시뮬레이션 결과 (a) 서브모듈 커패시터 전압 (b) 암 전류 (c) 최대/최소 커패시터 전압 서브모듈 (d) 4번 서브모듈의 오프셋 지령

을 확인한 후 전압 균형 제어를 시작하였다. 최대/최소 커패시터 전압이 정상적으로 검출되며 각 커패시터 전압들은 짧은 과도구간을 지나 정상상태에 도달한다.

그림 10은 최대/최소 커패시터 전압에 해당하는 서브모듈과 암 전류를 나타낸다. 또한 제어기의 정상 동작 여부를 확인하기 위해 임의로 서브모듈을 선택하여 오프셋 지령값을 나타냈다. 나타낸 서브모듈의 오프셋 지령 파형에서 최대/최소 커패시터 전압에 해당하는 구간은 각각 다른 색으로 표기하였다. 표기되지 않은 구간의 경우 제어가 이루어지지 않기 때문에 전 제어주기와 동일한 지령값을 출력한다. 구간 A에서는 암 전류가 양의 방향이며 평균 전압보다 작은 커패시터 전압을 갖기 때문에 충전 시간을 늘리는 오프셋 지령을 출력한다. 또한 평균 전압과의 차이가 감소할수록 지령값이 감소한다. 구간 B에서는 암 전류가 양의 방향이며 평균

전압보다 큰 커패시터 전압을 갖기 때문에 충전 시간을 감소시키는 오프셋 지령을 출력한다. 암 전류의 방향이 바뀌는 구간 C에서는 방전 시간을 늘리기 위해 지령값이 증가한다.

V. 결론

본 논문에서는 반도체 변압기용 모듈형 멀티레벨 DC-DC 컨버터의 선택적인 전압 균형 제어 기법을 제안하였다. 제안된 기법은 최대/최소 전압 검출 알고리즘을 이용하여 선택된 서브모듈의 전압만을 대상으로 전압 균형 제어를 수행한다. 제안하는 선택적 전압 균형 제어는 제어주기에 영향을 받는다. 따라서 제어주기를 충분히 짧게 하지 못할 경우 전압 변동폭이 증가한다. 시뮬레이션을 통해 제안한 전압 균형 제어 기법을 적용하면 모든 서브모듈 커패시터 전압이 정상상태에서 5% 이내의 오차로 균등하게 제어할 수 있다.

References

- [1] M. Liserre, G. Buticchi, M. Andresen, G. D. carne, L. F. Costa, and Z. X. Zou, "The Smart Transformer: Impact on the Electric Grid and Technology Challenges," *IEEE Ind. Electron. Mag.*, vol.10, no.2, pp.46-58, 2016. DOI: 10.1109/MIE.2016.2551418
- [2] M. Liserre, G. Buticchi, M. Andresen, G. D. Carne, L. F. Costa, and Z. X. Zou, "The Smart Transformer: Impact on the Electric Grid and Technology Challenges," *IEEE Ind. Electron. Mag.*, vol.10, no.2, pp.46-58, 2016. DOI: 10.1109/MIE.2016.2551418
- [3] B. Zhao, Q. Song, J. Li, Y. Wang, and W. Liu, "Modular Multilevel High-Frequency-Link DC Transformer Based on Dual Active Phase-Shift Principle for Medium-Voltage DC Power Distribution Application," *IEEE Trans. Power Electron.*, vol.32, no.3, pp.1779-1791, 2017. DOI: 10.1109/TPEL.2016.2558660
- [4] M. A. Perez, S. Bernet, J. Rodriguez, S. Kouro, and R. Lizana, "Circuit topologies, modeling, control schemes, and applications of modular multilevel converters," *IEEE Trans. Power Electron.*, vol.30, no.1, pp.4-17, 2015. DOI: 10.1109/TPEL.2014.2310127
- [5] J. Xu, P. Zhao, and C. Zhao, "Reliability analysis and redundancy configuration of mmc with hybrid submodule topologies," *IEEE Trans. Power Electron.*, vol.31, no.4, pp.2720-2729, 2016. DOI: 10.1109/TPEL.2015.2444877
- [6] M.-G. Jeong, S.-M. Kim, J.-S. Lee, and K.-B. Lee, "Discontinuous PWM Scheme for Switching Losses Reduction in Modular Multilevel Converters," *J. Power Electron.*, vol.17, no.6, pp.1490-1499, 2017. DOI: 10.6113/JPE.2017.17.6.1490
- [7] M. Liserre, M. Andresen, L. F. Costa, and G. Buticchi, "Power Routing in Modular Smart Transformers: Active Thermal Control Through Uneven Loading of Cells," *IEEE Ind. Electron. Mag.*, vol.10, no.3, pp.43-53, 2016. DOI: 10.1109/MIE.2016.2588898
- [8] S.-M. Kim, M.-G. Jeong, J. Kim, and K.-B. Lee, "Hybrid Modulation Scheme for Switching Loss Reduction in a Modular Multilevel High-voltage Direct Current Converter," *IEEE Trans. Power Electron.*, vol.34, no.4, pp.3178-3191, 2019. DOI: 10.1109/TPEL.2018.2848620
- [9] R. Picas, J. Zaragoza, J. Pou, and S. Ceballos, "Reliable modular multilevel converter fault detection with redundant voltage sensor," *IEEE Trans. Power Electron.*, vol.32, no.1, pp.39-51, 2017. DOI: 10.1109/TPEL.2016.2526684
- [10] S.-M. Kim, J.-S. Lee, and K.-B. Lee, "Fault-Tolerant Control Scheme for Modular Multilevel Converter based on Sorting Algorithm without Reserved Submodules," in *Proc. IEEE Appl. Power Electron. Conf. Exp.*, pp. 223-227, 2018. DOI: 10.1109/APEC.2018.8341013
- [11] M. Hagiwara and H. Akagi, "Control and Experiment of Pulsewidth-Modular Multilevel Converters," *IEEE Trans. Power Electron.*, vol.24, no.7, pp.1737-1746, 2009. DOI: 10.1109/TPEL.2009.2014236

- [12] P. M. Mershram and V. B. Borghate, "A Simplified Nearest Level Control (NLC) Voltage Balancing Method for Modular Multilevel Converter (MMC)," *IEEE Trans. Power Electron.*, vol.30, no.1, pp.450-462, 2015.
DOI: 10.1109/TPEL.2014.2317705

BIOGRAPHY

Eui-Jae Lee (Member)



2019 : BS degree in Electronic Engineering, Chungbuk University.
2019~present : Master student in Electrical and Computer Engineering, Ajou University.

Seok-Min Kim (Member)



2013 : BS degree in Electronic Engineering, Sejong University.
2016 : MS degree in Space Survey Information Technology, Ajou University.
2016~present : PhD student in Electrical and Computer Engineering, Ajou University.

Kyo-Beum Lee (Member)



1997 : BS degree in Electrical and Electronic Engineering, Ajou University.
1999 : MS degree in Electrical and Electronic Engineering, Ajou University.

2003 : PhD degree in Electrical Engineering, Korea University.
2003~2006 : Research Associate, Institute of Energy Technology, Aalborg University.
2006~2007 : Assistant Professor, Chonbuk National University.
2007~present : Professor, Dept. of Electrical and Computer Engineering, Ajou University.