https://doi.org/10.6113/TKPE.2020.25.6.442

Three-Level Boost Converter의 개선된 모델링 및 더블 루프 제어기 설계에 관한 연구

이규민¹, 김일송[†]

An Study on the Improved Modeling and Double Loop Controller Design for Three-Level Boost Converter

Kyu-Min Lee¹ and Il-Song Kim[†]

Abstract

A small-signal modeling approach for a three-level boost (TLB) converter and a design methodology for a double-loop controller are proposed in this study. Conventional modeling of TLB converters involves three state variables. Moreover, TLB converters have two operation modes depending on the duty ratio. Consequently, complex mathematical calculations are required for controller design. This study proposes a simple system modeling method that uses two state variables, unlike previous methods that require three state variables. Analysis shows that the transfer functions of the two operation modes can be expressed as identical equations. This condition means that the linear feedback controller can be applied to all operational ranges, that is, for full duty ratios. The design method for a double-loop controller using a PI controller is presented in step-by-step sequences. Simulation and experimental verifications are conducted to verify the effectiveness of the small-signal analysis and control system design.

Key words: DC/DC converter, Three-level boost converter, Modeling, Controller

1. 서 론

최근 환경오염과 유가 급등으로 인해 태양광 발전이 나 연료전지와 같은 신재생 에너지원의 수요가 꾸준하 게 증가하고 있는 추세이다. 이러한 신재생 에너지원의 출력 전압은 상대적으로 20~50[V]의 저전압으로 계통 과 연계하여 구동하기 위해서는 350~400[V]의 고전압 으로 승압해 주어야 한다. 신재생 에너지의 출력 DC 전 압을 승압하는 여러 방법 중 가장 일반적인 방법으로 단일 레벨 부스트 컨버터가 주로 사용된다. 하지만 기존 의 단일 레벨 부스트 컨버터의 경우 단일 스위치가 턴 오프될 때 단일 스위치가 DC 출력전압을 견뎌야 한다. 이는 전력 레벨이 증가할수록 스위치가 부담하는 전압

Paper number: TKPE-2020-25-6-3

⁺ Corresponding author: iskim@ut.ac.kr, Dept. of Electrical Eng., Korea Nat'l Univ of Transportation Tel: +82-43-841-5141 Fax: +82-43-841-5140



Fig. 1. Three-level boost converter circuit.

및 전류 스트레스가 증가하여 스위치의 전압 정격이 높 아지기 때문에 효율이 낮아지며 스위치의 가격이 증가 하거나 이에 맞는 스위치를 구할 수 없다^{[11-[3]}. 이러한 단점을 극복하기 위해 그림 1과 같이 2개의 계단식 스 위치와 2개의 계단식 커패시터가 연결되어 있는 3-레벨 부스트 컨버터가 제시되었다. 3-레벨 부스트 컨버터는 단일 레벨 부스트 컨버터와 비교하여 소자가 증가하지 만 다음과 같은 장점을 갖는다^{[4]-[6]}.

Print ISSN: 1229-2214 Online ISSN: 2288-6281

¹Dept. of Electrical Eng., Korea Nat'l Univ of Transportation Manuscript received Mar. 31, 2020; revised May 6, 2020; accepted Jul. 3, 2020

- 1) 인덕터에 걸리는 스위칭 주파수가 등가적으로 2배
 가 되므로 인덕터의 사이즈가 감소된다.
- 2) 각 스위치가 부담하는 전압이 출력전압의 1/2이 되
 므로 전압 및 전류 스트레스가 감소하여 전력밀도
 및 효율이 향상한다.

기존의 연구에서는 3-레벨 부스트 컨버터의 동작 상 태 해석 및 특성분석에 대해 제시하고 있지만, 컨버터의 세부적인 모델링 과정 및 제어기 설계과정은 제시하지 않았다. 일반적으로 컨버터에 상태 공간 평균화 방법을 적용하여 모델링을 할 경우 인덕터 전류와 커패시터 전 압을 상태 변수로 적용하며, 이때 상태변수가 n개일 경 우 n차 방정식으로 표현된다. 3-레벨 부스트 컨버터의 경우 단일 레벨 부스트 컨버터에 비해 2개의 커패시터 가 계단식으로 출력단에 연결되기 때문에 3차 상태 공 간 방정식으로 표현된다. 또한 시비율 0.5를 기준으로 두 가지 동작 모드가 존재하여 각 모드별에 대한 해석 이 필요하다^{[7],[8]}. 이는 인덕터의 ESR 성분 등의 다양한 파라미터 값을 포함하는 정확한 모델을 분석함에 있어 복잡도가 높아지게 된다. ESR 영점이 고려되지 않은 모 델의 전달함수는 저주파 영역에서 모델 오차가 발생할 수 있으며, 고주파 영역에서 ESR 영점의 영향을 제대로 반영하지 못하는 단점이 있다^[9].

본 논문에서는 3-레벨 부스트 컨버터의 개선된 모델 링 방법을 사용하여 각 모드별 상태 공간 평균 방정식 을 유도하고 두 모드의 상태공간표현식이 동일하게 표 현됨을 수학적으로 입증하였으며, 이를 이용하여 더블 루프 제어기 설계 기법을 제시한다. 위에서 언급한 문제 점을 극복하기 위해 제안된 모델링 방법의 개념은 출력 전압과 각 커패시터 전압의 동작을 CCM(Continuous Conduction Mode) 동작에서 해석하여 출력전압을 하나 의 변수로 적용해 주는 것이다. 상태변수로 인덕터 전류 와 출력전압을 사용하기 때문에 2차 상태 방정식이 유 도된다. 따라서 전달함수를 유도하기 위한 수학적인 과 정을 간소화할 수 있다. 2장에서는 대 신호 상태 방정식 에서 동작점을 분석하였고 소신호 방정식을 유도하여 이를 기반으로 시비율에 따라 모드가 전환되어도 응답 특성이 빠르고 오버슈트가 없는 더블 루프 제어기를 설 계하였다. 3장과 4장에서는 제안된 모델링 방법 및 제어 기 설계의 타당성을 증명하기 위해 시뮬레이션 및 실험 결과를 제시한다.

2. 본 론

2.1 평균화 모델링 및 소신호 해석

그림 2는 TLB(Three Level Boost) 컨버터의 각 모드 별 동작특성을 그래프로 나타낸 것이다. 시비율이 0.5 이상일 경우를 Mode 1[그림 2(a)]로, 이하일 경우를 Mode 2[그림 2(b)]로 구분하였다. 각 모드에서 스위치



Fig. 2. Operational wave forms of the 3-level boost converter.

1, 2(S₁, S₂)로 입력되는 듀티 신호는 동일한 값을 갖으며 위상차 180도를 기준으로 인터리빙 되어 동작한다. 또한 각 모드별로 3가지 동작 구간이 존재하기 때문에 모드 별로 모델링을 유도하여 이를 비교하여야 한다. 일반적 으로 컨버터의 상태 방정식을 유도할 경우 커패시터 전 압과 인덕터 전류를 상태변수로 적용하여 n차 방정식으 로 나타낸다. 따라서 TLB 컨버터는 출력단에 1개의 커 패시터가 추가되어 3개의 상태변수가 존재하기 때문에 3차 상태방정식으로 유도된다. 이는 소신호 해석에 있어 복잡한 수학적 계산 과정을 필요로 한다. 본 논문에서는 기존의 방법과 달리 2개의 상태변수를 사용하여 컨버터 를 분석하기 위해 다음을 가정한다. 우선 각 동작 구간 별 관점에서 커패시터 전압(v_{cl}, v_{c2})은 연속된 선형전압으 로 출력전압(v_o)은 식 (1)과 같이 각 커패시터 전압의 합으로 표현할 수 있다.



Fig. 3. Thee-level boost converter operation circuit.

 $v_0(t) = v_{C1}(t) + v_{C2}(t) \tag{1}$

식 (1)에 미분의 특성을 적용하게 되면 다음과 같은 출 력전압에 관한 등가 미분방정식을 유도할 수 있다.

$$\frac{dv_o(t)}{dt} = \frac{dv_{C1}(t)}{dt} + \frac{dv_{C2}(t)}{dt}$$
(2)

본 논문에서는 식 (1), (2)를 이용하여 3-레벨 부스트 컨버터의 각 mode별 전달함수를 유도하여 이를 비교하 였다. 2개의 상태변수를 사용하기 때문에 출력전압과 인 덕터 전류의 정상 상태 동작 특성을 쉽게 해석할 수 있 으며 2차 상태 공간 방정식을 유도할 수 있다. 상태 공 간 평균화 기법을 적용하기 위해 각 상태변수의 시스템 세부 구간별 동작 특성을 해석하여야 하는데, 이를 위해 구간별 스위치 동작 시간을 반드시 알아야 한다. TLB 컨버터의 경우 CCM 모드로 동작하기 때문에 스위치 시 비율를 쉽게 유도할 수 있다. 여기서 *d*는 스위치의 시비 율를 의미한다.

2.1.1 Mode 1 시스템 해석

그림 3(a)의 Mode 1 에서는 스위치의 시비율(d)이 0.5 이상일 경우의 동작 특성을 나타낸다. state (a) [t_1-t_2, t_3-t_4]에서는 S_1, S_2 가 모두 턴 온, D_1, D_2 가 턴 오프 되며, 동작시간은 (2d-1)가 된다. 이때 인덕터는 전 원에 의해 에너지가 충전되고 커패시터 1, 2 는 이전 구 간에서 충전된 에너지를 부하에 공급한다. state (b), (c) [t_2-t_3, t_4-t_5]에서는 C_1 [(2)- S_1, D_2], C_2 [(3)- S_2, D_1]순 서대로 턴 온 되고 이외의 스위치 및 다이오드는 턴 오 프 된다. 각 구간별로 하나의 커패시터가 충전되는 동안 다른 하나의 커패시터는 부하에 에너지를 전달하며, 이 전 구간에서 충전된 인덕터는 전원과 함께 부하에 에너 지를 공급한다. 이때 동작 시간은 각각 1-d 가 된다. 각 구간의 인덕터 전류, 출력 전압 방정식은 다음과 같으 며, v_a , v_a 의 각 미분방정식의 합과 식 (2)를 통해 v_o 에 관한 각 step의 미분방정식을 유도하였다. 여기서 C_t 는 $\frac{C_1+C_2}{C_1C_2}$ 이다.

State (a) [S1, 2 On , D 1, 2 Off] 동작시간: (2d-1)

$$\dot{i}_{L} = \frac{v_{in}}{L} - \frac{r_{L}\dot{i}_{L}}{L}$$

$$\dot{v}_{o} = -\frac{C_{t}}{R}v_{o}$$
(3)

State (b) [S1, D2 On , S2, D1 Off] 동작시간: (1-d)

$$\dot{i}_{L} = \frac{v_{in}}{L} - \frac{v_{c2}}{L} - \frac{r_{L}i_{L}}{L}$$

$$\dot{v}_{o} = \frac{1}{C_{2}}i_{L} - \frac{C_{t}}{R}v_{o}$$

$$(4)$$

State (c) [S2, D1 On , S1, D2 Off] 동작시간: (1-d)

$$\dot{i}_L = \frac{v_{in}}{L} - \frac{v_{c1}}{L} - \frac{r_L i_L}{L}$$

$$\dot{v}_o = \frac{1}{C_1} i_L - \frac{C_t}{R} v_o$$
(5)

2.1.2 Mode 2 시스템 해석

그림 3(b)의 Mode 2 에서는 스위치의 시비율이 0.5 이하일 경우의 동작 특성을 나타낸다. state (d) [$t_6 - t_7, t_8 - t_9$]에서는 S_1, S_2 가 모두 턴 오프, D_1, D_2 가 턴 온 되며 동작시간은 (1-2d)가 된다. 이때 C_1, C_2 는 에너 지를 충전하며, 이전 구간에서 충전 된 인덕터는 전원과 함께 부하에 에너지를 공급한다. state (e), (f) [$t_7 - t_8, t_9 - t_{10}$]에서는 C_1 [(5)- S_2, D_1], C_2 [(6)- S_1, D_2]순 서대로 턴 온 되고 이외의 스위치 및 다이오드는 턴 오 프 된다. 각 구간별로 하나의 커패시터가 충전되는 동안 다른 하나의 커패시터는 부하에 에너지를 전달한다. 이 때 인덕터는 전원에 의해 에너지가 충전되고 동작 시간 은 각각 (d)가 된다. 각 step의 인덕터 전류 및 출력 전 압 미분방정식은 다음과 같다.

State (d) [S1, 2 Off , D 1, 2 On] 동작시간: (1-2d)

$$\dot{i}_L = \frac{v_{in}}{L} - \frac{1}{L} v_o - \frac{r_L i_L}{L}$$

$$\dot{v}_o = i_L C_t - \frac{C_t}{R} v_o$$
(6)

State (e) [S2, D1 On , S1, D2 Off] 동작시간: (d)

$$\dot{i}_{L} = \frac{v_{in}}{L} - \frac{v_{c2}}{L} - \frac{r_{L}\dot{i}_{L}}{L}$$
(7)
$$\dot{v}_{o} = \frac{1}{C_{2}}i_{L} - C_{t}\frac{1}{R}v_{o}$$

State (f) [S1, D2 On , S2, D1 Off] 동작시간: (d)

$$\dot{i}_{L} = \frac{v_{in}}{L} - \frac{v_{cl}}{L} - \frac{r_{L}i_{L}}{L}$$

$$\dot{v}_{o} = \frac{1}{C_{1}}i_{L} - C_{t}\frac{1}{R}v_{o}$$
(8)

2.1.3 상태평균화 및 소신호 해석

구간별 출력전압 방정식에는 각 커패시터 전압에 해 당되는 상태 변수와 C_1, C_2 가 포함되어 있지만 상태 공 간 평균화를 통해 출력전압에 관한 상태변수와 C_i 로 치 환이 가능해진다. 따라서 모드별 평균화 모델은 식 (3) ~(5), (6)~(8)을 통해 도출할 수 있다.

Mode 1의 상태평균화 방정식은 각 구간의 상태방정 식에 동작시간을 곱하여 얻을 수 있다. 식 (3)~(5)을 정 리하면 Mode 1의 상태평균화 방정식은 다음과 같이 주 어진다.

Mode 2의 상태평균화 방정식을 얻기 위해 식 (6)~(8)

을 정리하면 식 (9)와 동일한 표현식을 얻을 수 있다. 이것은 매우 중요한 결과로서 duty 변화에 의해 Mode 1, 2가 형성되지만 이들의 상태평균화 방정식은 동일하 다는 것이다. 각 모드의 상태평균화 방정식은 동일하게 도출되기 때문에 제어기 설계 시 mode 전환을 고려하지 않아도 된다. 즉, duty 변화와 상관없이 모든 영역에서 동일한 제어기 이득을 사용할 수 있다는 것을 의미한다. 다만 이 모델은 제어입력(Duty) *d*가 시스템 행렬 *A*₁에 포함되어 있는 비선형 모델임으로 동작점에서의 선형화 를 위해 소신호 모델을 얻어내야 한다.

소신호 해석을 위해 각 입, 출력전압과 인덕터 전류, duty 비를 DC 동작점과 AC 성분으로 구분하여 표현하 면 다음과 같다.

$$i_L = \hat{i_L} + I_L, v_o = \hat{v_o} + V_o, v_{in} = \hat{v_{in}} + V_{in}, d = \hat{d} + D$$
 (10)

식 (10)을 상태 공간 평균화 방정식에 대입하여 선형 화하고 DC term을 제거하면 소신호 상태 공간 방정식 을 식 (11)과 같은 2x2 행렬식으로 표현할 수 있다. 여 기서 higher order nonlinear tern은 값이 매우 작기 때 문에 0으로 간주한다.

$$\begin{pmatrix} \dot{i}_{L} \\ \dot{v}_{o} \end{pmatrix} = \begin{pmatrix} -\frac{r_{L}}{L} & -\frac{(1-D)}{L} \\ (1-D)C_{t} & -\frac{C_{t}}{R} \end{pmatrix} \begin{pmatrix} \hat{i}_{L} \\ \hat{v}_{o} \end{pmatrix} + \begin{pmatrix} \frac{V_{o}}{L} \\ -C_{t}I_{L} \end{pmatrix} \hat{d}$$
(11)

정상 상태값 V_와 IL은 다음 식으로 표현된다.

$$I_L = \frac{V_{in}}{r_L + R(1-D)^2} , V_o = \frac{V_{in}}{1 - D + \frac{r_L}{R(1-D)}}$$
(12)

식 (11)은 선형 미분방정식의 표현식으로 $\dot{x} = A_2 \hat{x} + B_2 u$ 상태공간표현식으로 나타난다. 상태변수와 입력에 대한 주파수 전달함수를 얻기 위해 식 (11)에 라플라스 변환 을 적용하여 control-to-voltage, control-to-current, 그 리고 voltage-to-current에 관한 소신호 전달함수를 유 도하면 전달함수는 다음과 같다.

control-to-current transfer function: $G_1(s)$

$$\frac{\hat{i}_{L}(s)}{\hat{d}(s)} = \frac{\frac{V_{o}}{L}s + \frac{C_{t}}{RL}V_{o} + \frac{C_{t}(1-D)}{L}I_{L}}{s^{2} + (\frac{r_{L}}{L} + \frac{C_{t}}{R})s + \frac{r_{L}}{RL}C_{t} + \frac{C_{t}(1-D)^{2}}{L}}$$
(13)

control-to-voltage transfer function: $G_2(s)$

$$\frac{\hat{v_o}(s)}{\hat{d}(s)} = \frac{-C_t I_L s + C_t \frac{V_o}{L} (1-D) - \frac{r_L C_t}{L} I_L}{s^2 + (\frac{r_L}{L} + \frac{C_t}{R}) s + \frac{r_L}{RL} C_t + \frac{C_t (1-D)^2}{L}}$$
(14)



Fig. 4. Block diagram of the double loop control.



Fig. 5. PWM controller.

current-to-voltage transfer function: $G_3(s)$

$$\frac{\hat{v_o}(s)}{\hat{i_L}(s)} = \frac{-C_t I_L s + C_t \frac{V_o}{L} (1-D) - \frac{r_L C_t}{L} I_L}{\frac{V_o}{L} s + \frac{C_t}{RL} V_o + \frac{C_t (1-D)}{L} I_L}$$
(15)

2.2 제어기 설계

그림 4는 출력전압을 제어하는 outer loop와 인덕터 전류를 제어하는 Inner loop로 구성된 3-레벨 부스트 컨 버터의 더블 루프 제어 블록도를 나타낸다. 전압 제어기 를 통해 나오는 인덕터 전류 기준값은 전압 오차를 통 해 생성되고, 인덕터 전류 오차는 전류제어기를 통과하 여 스위치를 제어하는 듀티 신호를 생성한다. 여기서 $G_1(s)$ 은 입력 듀티에 대한 인덕터 전류의 전달함수, $G_3(s)$ 는 인덕터 전류에 대한 출력전압의 전달함수, G_{xx} 는 전압 보상기, G_{a} 는 전류 보상기, H_1, H_2 는 센서 이득 을 나타낸다. PWM 신호 구현 원리는 그림 5와 같이 더 블 루프 제어기에서 출력되는 듀티 신호가 PWM 제어 기를 통해 위상이 180°가 차이나는 두 개의 PWM신호 를 구현하여 각 스위치를 제어한다^[10].

전류제어루프 (T_i) 와 전압제어루프 (T_v) 는 식 (16)과 같 이 표현할 수 있다. 여기서 전압 제어루프에 포함되는 T_i 의 크기는 $G_{ai}(s) * G_1(s)$ 의 크기가 1보다 훨씬 크기 때문에 1이라고 가정하였다.

$$T_{i} = \frac{I_{L}(s)}{I_{L_ref}(s)} = \frac{G_{ci}(s)^{*}G_{1}(s)}{1 + G_{ci}(s)^{*}G_{1}(s)^{*}H_{2}(s)}$$
(16)
$$T_{v} = \frac{V_{dc}(s)}{V_{dc_ref}(s)} = \frac{G_{cv}(s)^{*}G_{3}(s)}{1 + G_{cv}(s)^{*}G_{3}(s)^{*}H_{1}(s)}$$

각 보상기는 20kHz 샘플링 주파수를 기반한 PI 타입 으로 설계하였으며, 표 1은 각 보상기의 설계 사양을 나 타낸다. 여기서 ω_c 는 대역폭(Cut-off bandwidth)이고 PM(Phase Margin)은 위상여유이다.

TABLE I THE SPECIFICATION OF CONTROLLER

Voltage controller		Current controller	
ω_c	10 [rad/s]	ω_c	3 [krad/s]
PM	90 [deg]	PM	60 [deg]

일반적으로 PI 제어기를 설계할 경우 제어기의 안정 성을 고려하여 위상여유는 적어도 45[deg] 이상이 되도 록 선정하며, 대역폭은 스위칭 주파수의 1/10이하로 선 정한다. 따라서 본 논문에서는 오버슈트가 없고 빠른 응 답특성을 갖기 위해 전류제어기의 위상여유를 60[deg], 전압제어기의 위상 여유를 90[deg]로 선정하였다. 더블 루프 제어기 설계 시 Inner loop와 outer loop를 각각 따 로 설계하지만 각 제어기는 밀접하게 결합되어 있기 때 문에 이를 고려하여 대역폭을 선정하여야 한다.

제어기 간의 간섭을 피하기 위해 outer-loop 대역폭은 Inner-loop 대역폭의 1/10 이하로 선정하여야 안정하며, 차이가 클수록 제어기 간의 간섭이 적어진다. 이를 기반 으로 outer-loop 대역폭인 전류제어기의 대역폭을 2[kHz] 이하인 3[krad/s]로 선정하였다. 전압 제어기의 대역폭의 경우 이론상 300[rad/s] 이하면 안정하지만 실 제 시스템에서 고려되지 않는 기생성분, 시비율의 변화 에 따른 모델링 오차 등을 감안하여 두 제어기간의 대 역폭 차이를 더욱 크게 주어야 한다.

본 논문에서는 cascade 시스템, 즉 부스트와 인버터가 연결되어 있는 구조에서 DC link 전압제어를 TLB 컨버 터에서 double loop 제어기를 통해 제어함으로 DC link 전압이 안정화되기까지 시간이 충분히 필요하다. 따라서 전압제어기 밴드폭을 낮게 두어 전류 제어기의 대역폭 의 1/50 이하로 설정하였다. 즉 전압제어기 밴드폭을 10[rad/sec]보다 더 높게 설정할 수 도 있지만, 적용 시 스템에서는 전압의 rising time이 빠를 필요가 없기 때 문에 충분히 안정한 시간을 가질 수 있도록 낮게 설정 하였다.

설계목표와 식 (16)을 기준으로 각 제어기를 다음과 같은 과정으로 설계하였다^[11]. ① 정상상태의 오차를 제 거하기 위해 적분에 해당하는 극점(0Hz)을 추가한다. ② 영점을 추가하여 공진 주파수 앞에서의 위상여유를 확 보한다. ③ 안정도를 위해 크로스 오버 주파수를 공진주 파수의 10배 낮은 지점에 위치시킨다. ④ DC 이득을 결 정한다. 식 (17)은 표 2의 소자 값을 사용하여 설계된 보상기를 나타낸다.

$$\begin{aligned} G_{cv} &= 0.014191 \times \frac{s+31.1}{s} \\ G_{ci} &= 0.011021 \times \frac{s+2134.5}{s} \end{aligned} \tag{17}$$

그림 6은 각 전달함수의 보상 전과 후의 개 루프 주 파수 응답 특성을 나타낸다. 그림 6(a)는 오픈 루프 상태

Parameter	Symbol	Value
Input voltage	V_{\in}	100 [V]
Output voltage	V_o	217 [V], 150 [V]
Inductance	L	1 [mH]
Inductance ESR	r_L	0.3 [Ω]
Capacitance 1	C_1	1200 [uF]
Capacitance 2	C_2	1200 [uF]
Resistance	R	100 [Ω]
Switching frequency	f_s	20 [kHz]

TABLE II

THE SPECIFICATION OF SYSTEM COMPONENT



Fig. 6. Bode diagram of 3-level boost (frequency [Hz]). (a) Control-to-current transfer function, (b) Inductor current-to-output transfer function.



Fig. 7. Bode diagram of inductor current-to-output transfer function by PSIM (Frequency [rad/s]).



Fig. 8. Step responses of inductor current-to-output transfer function.

에서의 입력 듀티 신호에 대한 인덕터 전류의 전달함수 의 주파수 응답을 나타낸다. 전류 제어기가 3[krad/s]에 서 충분한 이득여유를 확보하고 위상여유 60.2[deg]를 확보하여 설계 목표에 만족하는 것을 확인할 수 있다. 그림 6(b)는 인덕터 전류에 대한 출력전압의 주파수 응 답을 나타내며, 마찬가지로 10[rad/s]에서 충분한 이득여 유를 확보하고 위상여유 91.1[deg]를 확보하여 설계 목 표를 만족한 것을 확인할 수 있다.

3. 모의해석 및 결과 비교

그림 7은 PSIM AC sweep 기능을 이용하여 controlto-current transfer function의 주파수 응답을 나타낸다. 그림 6(a)에서 G₁의 주파수 응답과 비교하면 결과가 일 치하는 것을 확인할 수 있다. 이것은 제안된 모델링 방 법의 유효함을 증명한다. 단, PSIM에서의 주파수 단위 는 [Hz]이고 Matlab에서의 주파수 단위는 [rad/s]이다.

2.2절에서 설계한 더블루프 제어기를 적용한 3- Level 부스트 컨버터를 설계하여 PSIM 시뮬레이션을 수행하 였으며 각 소자의 파라미터 값은 표 1의 값을 사용했다. 출력 전압 지령치를 1[sec] 마다 217[V]에서 150[V]로 강압 그리고 150[V]에서 217[V]로 승압하는 2가지 조건 으로 진행하였고, Matlab에서의 출력전압 계단응답 특성 과 비교하여 제어기의 성능을 검증하였다. 그림 8은 Matlab에서의 인덕터 전류에 대한 전압 전달함수의 스 텝 입력에 대한 전압응답을 나타낸 것이다. 0.22[sec]에 서 상승시간을 갖고 0.39[sec]에서 정상상태 값에 도달하 며 안정되는 것을 확인할 수 있다.

그림 9은 출력전압과 인덕터 전류의 PSIM 시뮬레이 션 결과이다. 그림 9(a)는 150[V]에서 217[V]로 승압한 결과를 나타내고, 그림 9(b)는 217[V]에서 150[V]로 강 압시킨 결과를 나타낸다. 그림 9(a), (b)에서 출력전압과 인덕터 전류의 파형은 오버슈트가 없으며 빠르게 정상 상태 값에 도달하는 것을 확인할 수 있다. 또한 시뮬레 이션 출력전압 파형과 Matlab에서의 계단응답 특성을 비교하면 안정시간과 상승시간이 거의 일치하는 것을 확인할 수 있다.

그림 10은 각 전압의 인덕터 전류, 출력전압, 각 커패 시터 전압, 각 PWM신호 순서로 정상상태에서의 파형을



Fig. 9. Waveform of inductor current and output voltage according to the reference voltage change. (a) Voltage 217 [V], (b) Voltage 150 [V].

나타낸다. 그림 10(a)는 217[V]의 정상상태에서의 출력 파형을 나타내고 그림 10(b)는 150[V]에서의 정상상태에 서의 출력 파형을 나타낸다. 정상상태에서 인덕터 전류 는 5[%] 내의 오차 범위를 갖으며, 출력전압은 1[%] 내 의 오차범위를 갖는 것을 확인할 수 있다. 또한 위상차 180°를 기준으로 각 PWM이 동작하는 것을 확인할 수 있으며 커패시터 양단 전압이 균형을 이루는 것을 확인 할 수 있다.

4. 실 험

제안한 방법의 모델링 및 제어기의 타당성을 입증하 기 위하여 그림 11과 같은 실험 세트를 설치하여 실험 을 수행하였고 PSIM 시뮬레이션과 비교하였다. 제어기 는 320F28069 DSP를 이용하여 제어기 보드를 구성하였 으며, 각 소자 값은 표 2의 값을 적용하였다. 입력전압 은 DC 파워 서플라이를 사용하였으며, 측정 방법은 시 뮬레이션과 동일하게 150[V]에서 217[V]로 승압, 그리고 217[V]에서 150[V]로 강압하는 2가지 조건으로 진행하 였다.



Fig. 10. Steady-state waveform. (a) Voltage 217 [V], (b) Voltage 150 [V].



Fig. 11. Experimental set-up.



Fig. 12. Voltage, Current waveform for step response. (a) Voltage increase (150 \rightarrow 217 [V]), (b) Voltage decrease (217 \rightarrow 150 [V]).

그림 12는 출력전압의 step response 실험 결과를 나 타낸다. 그림 12(a)는 150[V]에서 217[V]로 승압한 경우 의 파형을 나타내며, 그림 12(b)는 217[V]에서 150[V]로 강압시켰을 경우의 파형을 나타낸다. 그림 12(a), (b)의 출력 전압 파형을 살펴보면 모드가 전환되더라도 0.4 초 이내에 오버슈트 없이 정상상태 값인 217[V], 150[V]로 도달하는 것을 알 수 있으며, 이는 PSIM과 Matlab에서 의 시뮬레이션과 거의 일치한다. 전류 파형 또한 오버슈 트 없이 빠르게 정상상태 값으로 도달하는 것을 확인할 수 있으며 PSIM에서의 시뮬레이션 결과와 동일한 결과 가 나온다는 것을 알 수 있다. 따라서 제안된 모델링 방 법을 기반으로 하여 설계한 제어기가 유효함을 증명한다.

5.결론

본 논문에서는 모드해석을 통해 3-레벨 부스트 컨버 터의 새로운 모델링 방법에 대해 서술하였다. 기존에 사 용되었던 3개의 상태변수 대신에 2개의 상태변수로 구 성된 상태방정식을 완성하였고, 모드 조건에 관계없이 단일화된 모델로 구할 수 있음을 수학적 전개를 통해 보여주었다. 제안된 모델링 방법은 각 커패시터 전압의 방정식의 합을 통하여 출력전압에 대한 상태 공간 방정 식을 유도하였으며 이를 통해 전달함수를 유도하기 위 한 수학적인 과정을 간소화했다.

제시된 모델을 이용하여 오버슈트 없이 빠른 응답특 성을 갖는 더블루프 제어기 설계에 관한 방법을 주파수 설계 방식인 bode 해석을 이용해 제시하였다. 수행된 시 뮬레이션 및 실험 결과는 이론적인 예측결과와 일치하 는 것을 확인하였으며, 결과적으로 제안된 모델링 방법 과 이를 바탕으로 설계한 더블 루프 제어기의 유효함을 검증하였다. 제안된 모델과 제어기 설계 방법은 태양광 인버터, ESS와 같은 시스템에 적용 가능하다.

이 논문은 2020년 한국연구재단 기초연구과제 (NRF-2018R1D1A1B07041728)와 2020년도 산업기술 평가관리원(KEIT) 소재부품기술개발사업 연구비 지원(G012000120102)으로 작성되었습니다.

References

- [1] R. W. Erickson and D. Maksimovic, *Fundamentals of power electronics*, Springer, 2nd ed., 2001.
- [2] S. H. Kim, H. N. Cha, H. G. Kim, and B. C. Choi, "Clamp-mode three-level high voltage gain boost converter using coupled inductor," *The Transactions of the Korean Institute of Power Electronics*, Vol. 17, No. 6, pp. 500–506, Dec. 2012.
- [3] C. M. Kim and J. S. Kim, "Comparative analysis of efficiency and power density of single-phase and 3-level boost converters for PV system," *The Transactions of the Korean Institute of Power Electronics*, Vol. 25, No. 2, pp. 127–132, Apr. 2020.
- [4] M. T. Zhang, Y. Jiang, F. C. Lee, and M. M. Jovanovic, "Single-phase three-level boost power factor correction converter," in *Proceedings of the 10th Annual Applied Power Electronics Conference and Exposition*, pp. 434-439, 1995.
- [5] F. Zhang, F. Z. Peng, and Z. M. Qian, "Study of the multilevel converters in DC-DC applications," in *Proceedings of the IEEE 35th Power Electronics Specialists Conference*, pp. 1702–1706, 2004.
- [6] R. Y. Barazarte and G. G. González, "Design of a two-level boost converter," in *Eleventh LACCEI Latin Acmerican and Caribbean Conference for Engineering and Technology*, pp. 1–8, 2013.
- [7] M. Lee, J. W. Kim, and J. S. Lai. "Small-signal modeling of three-level boost rectifier and system design for medium-voltage soilid-state transformer," in 2019 10th International Conference on Power Electronics and ECCE Asia, Busan, pp. 645–651, May. 2019.

- [8] M. H. Lee, J. W. Kim, and J. S. Lai, "Derivation of CCM/DCM boundary and ideal duty-ratio feedforward for three-level boost rectifier," in 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 1173–1179, Mar. 2019.
- B. C. Choi, Pulsewidth modulated DC-to-DC power conversion: circuits, dynamics, and control designs, Wiley, Jul. 2013.
- [10] J. S. Kim and O. Yang, "Three-level boost converter desing for high efficiency photovoltaic power conditioning system," *Advanced Science and Thechnology Letters*, Vol. 51, pp. 68–72, Jul. 2014.
- [11] S. U. Seo, K. J. Lee, R. Y. Kim, and D. S. Hyun, "Improved modeling and control of boost-flyback converter with high step-up voltage ratio," *The Transactions of the Korean Institute of Power Electronics*, Vol. 17, No. 1, pp. 67–76, Feb. 2012.



<u>이규민(李圭民)</u>

1993년 1월 22일생. 2019년 한국교통대 전 기공학과 졸업. 2019년~현재 한국교통대 전기공학과 석사과정.

<u>김일송(金一松)</u>

1968년 7월 3일생. 1991년 연세대 전자공학 과 졸업. 1994년 한국과학기술원 전기 및 전자공학과 졸업(석사). 2005년 동 대학원 졸업(공박). 1994년~1999년 현대전자 위성 사업단. 2005년~2007년 LG화학 배터리 연 구소 책임연구원. 2007년~현재 한국교통대

전기공학과 교수. 2013년 North Carolina State University, FREEDM Center 방문교수.