

수소 도핑효과에 의한 ZnO 멤트랜지스터 소자특성

손기훈¹ · 강경문² · 박형호^{2,†} · 이홍섭^{1,‡}

¹강원대학교 재료공학과, ²연세대학교 신소재공학과

Resistive Switching Characteristic of ZnO Memtransistor Device by a Proton Doping Effect

Ki-Hoon Son¹, Kyung-Mun Kang², Hyung-Ho Park^{2,†}, and Hong-Sub Lee^{1,‡}

¹Department of Materials Science & Engineering, Kangwon National University,
1 Kangwondaehak-gil, Chuncheon, Gangwon-do 24341, Korea

²Department of Materials Science and Engineering, Yonsei University, 50 Yonsei-ro, Seodaemun-gu, Seoul 03722, Korea

(Received December 6, 2019; Corrected March 23, 2020; Accepted March 25, 2020)

초 록: 원자층 증착법(ALD: atomic layer deposition)으로 성장된 ZnO n-type 산화물 반도체를 이용하여 three terminal memristor (memtransistor) 소자를 제작하여 습도에 따른 그 특성을 관찰하였다. 40 nm 두께의 ZnO 박막을 이용하여 channel width 70 μm , length 5 μm , back gate 구조의 memtransistor 소자를 제작하여 습도에 (40%, 50%, 60%, 70%) 따른 gate tunable memristive 특성변화를 관찰하였다. 습도가 높아질수록 electron mobility와 gate controllability가 감소하여 수소도핑효과에 의한 carrier 농도가 증가하는 거동의 output curve가 관찰되었다. 60%, 70%의 습도에서 memristive 거동이 관찰되었으며 습도가 높아질수록 on/off ratio는 증가하는 반면 gate controllability가 감소하였다. 60% 습도에서 가장 우수한 특성의 gate tunable memristive 특성을 얻을 수 있었다.

Abstract: This study demonstrates metal-oxide based memtransistor device and the gate tunable memristive characteristic using atomic layer deposition (ALD) and ZnO n-type oxide semiconductor. We fabricated a memtransistor device having channel width 70 μm , channel length 5 μm , back gate, using 40 nm thick ZnO thin film, and measured gate-tunable memristive characteristics at each gate voltage (50V, 30V, 10V, 0V, -10V, -30V, -50V) under humidity of 40%, 50%, 60%, and 70% respectively, in order to investigate the relation between a memristive characteristic and hydrogen doping effect on the ZnO memtransistor device. The electron mobility and gate controllability of memtransistor device decreased with an increase of humidity due to increased electron carrier concentration by hydrogen doping effect. The gate-tunable memristive characteristic was observed under humidity of 60% 70%. Resistive switching ratio increased with an increase of humidity while it loses gate controllability. Consequently, we could obtain both gate controllability and the large resistive switching ratio under humidity of 60%.

Keywords: Memtransistor, Resistive switching, Gate tunability, Hydrogen, Humidity

1. 서 론

Memristor는 memory와 resistor의 합성어로 외부 인가 전압에 의해 재료의 저항이 변화하고 그 변화된 저항상태를 기억하는 재료를 말한다.¹⁻³⁾ Ferroelectric memristor, magnetic memristor, phase change memristor, ionic memristor (cation based and anion based) 등 저항변화 메커니즘에 따라 다양한 종류의 memristor로 분류할 수 있는데 그 중 ionic-based memristor (anion-based)는 전이금

속산화물에서 비교적 쉽게 관찰되는 특성으로 박막 내의 산소 음이온의 electrochemical migration에 의해 그 특성이 나타난다.⁴⁻⁸⁾ Fig. 1는 음이온 기반의 저항변화 특성을 나타낸 모식도로 memristor는 일반적으로 metal (electrode)/metal oxide (memristor)/metal (electrode) 2 terminal 구조로 구성된다. 금속산화물에서 산소공공은 전자 도펀트 역할을 하기 때문에 Fig. 1(a)와 같이 박막 내부에 산소공공이 많이 존재할 경우 전극과의 계면에서 Ohmic contact에 가까운 낮은 저항을 나타내게 된다. 이

^{†,‡}Corresponding author

[†]E-mail: hhpark@yonsei.ac.kr, [‡]E-mail: hong-sub.lee@kangwon.ac.kr

© 2020, The Korean Microelectronics and Packaging Society

This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

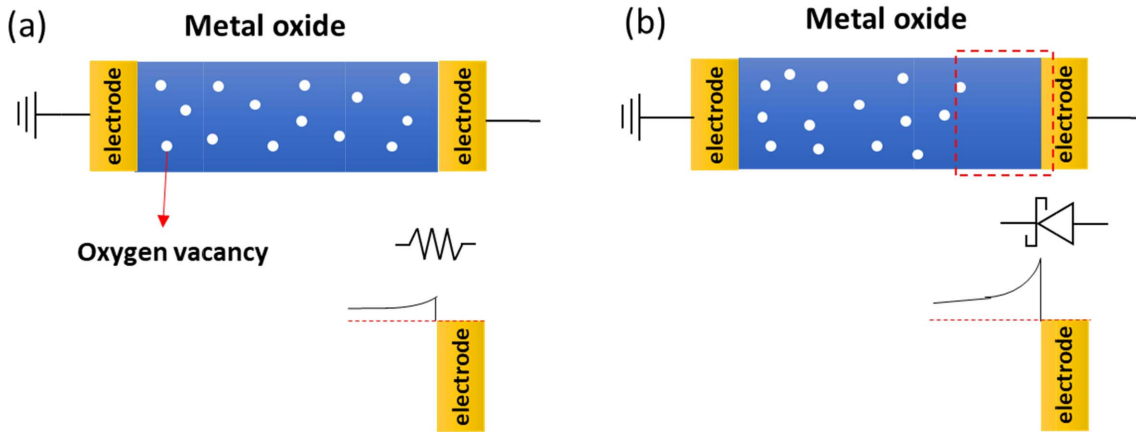


Fig. 1. Schematic diagram of resistive switching mechanism in anion-based memristor. (a) Low resistance state, (b) high resistance state.

때 외부인가 전압에 의해 박막내부에 존재하는 산소공공들이 Fig. 1(b)와 같이 이동하게 되면 계면 산소공공이 부족해진 오른쪽 계면은 Schottky barrier 에너지 장벽의 높기와 공핍영역의 두께가 증가하여 계면저항이 증가하게 된다.⁹⁻¹¹⁾ 이 과정은 인가된 전압의 극성에 의해 가역적으로 이루어지게 되며 또한 인가된 전압의 횟수, 크기, 시간에 따라 점차적으로 저항을 변화시킬 수 있게 되어 아날로그 메모리 특성을 얻을 수 있게 된다. 최근 2차원 나노전자 소재 MoS₂ 재료를 이용하여 lateral 구조의 memristor 소자구현이 활발히 연구되고 있는데 lateral 구조 소자의 경우 gate terminal을 추가할 수 있게 되어 기존 2 terminal 구조의 수동 소자가 아닌 능동소자를 구현할 수 있게 된다.¹²⁻¹⁴⁾ Memtransistor라 불리는 이 소자는 현재 MoS₂ 2차원 나노소재를 이용하여 연구되고 있으나, 2차원 MoS₂ 나노소재의 경우 대면적으로 균일한 성장이 어려워 소자의 신뢰성 확보에 기술적 어려움이 있다. 반면 ZnO의 경우 원자층 증착법(atomic layer deposition: ALD)을 이용하여 저온에서 공정이 가능하며 대면적의 균일한 박막을 얻을 수 있다. ZnO는 산소공공(V_O), 침입형 Zn (Zn_i) 등의 자연 결함으로 인한 순수한 n-type 반도체

특성을 가진다. 따라서 본 연구에서는 산화물 반도체로 널리 연구되고 있는 ZnO를 원자층 증착법으로 성장하여 memtransistor 소자특성을 구현하였다.

2. 실험방법

ZnO 박막은 Acetone, DI water, ethanol에서 각각 20s 동안 초음파로 세척된 SiO₂ (300 nm)/p-Si 기판위에 140°C에서 ALD를 이용하여 증착하였으며, 약 0.2 nm/cycle의 성장속도로 약 40 nm (200 cycle) 두께의 박막을 성장시켰다. ALD는 traveling wave 타입의 ‘Lucida D100’ 시스템을 (NCD Technology, Inc., Korea) 사용하여 수행하였으며, Zn 전구체로는 ‘diethylzinc’ (DEZ, EG Chem. Co., Ltd., Korea)를 사용하였고, O 전구체로는 ‘deionized water’ (H₂O)를 사용하였다. DEZ와 H₂O는 냉각기를 사용하여 10°C에서 유지하였으며, 20 sccm (standard cubic centimeters per minute)의 고순도 N₂ (99.999%) 운반 기체와 함께 챔버로 전달되었다. ALD를 이용하여 증착한 ZnO 박막의 증착 시퀀스는 DEZ 0.1 s pulse → N₂ 10 s purge → H₂O 0.1 s pulse → N₂ 10 s purge로 Fig. 2(a)와 같다.

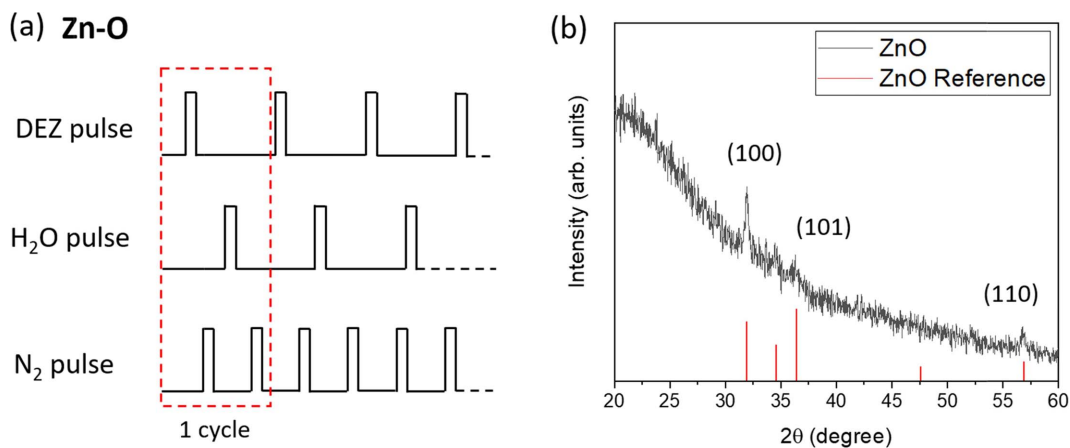


Fig. 2. (a) Schematic diagram of the ALD process sequence for ZnO thin film growth. (b) XRD pattern of ZnO films grown on SiO₂ (300 nm)/p-Si substrate. The red line is reference peak, JCPDS card no. 35-1451.

Atomic force microscope (AFM, Park systems, XE-100)를 이용하여 박막의 두께를 확인하였으며 박막의 결정 구조는 Cu-K α 방사선($\lambda = 0.154 \text{ nm}$)을 갖는 X-선 회절(XRD, Rigaku, Ultima IV)을 사용하여 Fig. 2(b)와 같이 결정성을 확인하였다. 이는 Mask aligner (Pro win M-150)와 e-beam evaporator를 이용하여 channel 및 source, drain 전극을 패터닝하여 최종적으로 channel width $70 \mu\text{m}$, length $5 \mu\text{m}$, back gate 구조의 memtransistor 소자를 제작하였다. Schottky contact 형성을 위하여 약 30 nm 두께의 Au를 source, drain 전극으로 사용하였으며, 약 4 nm 두께의 Ti를 adhesion layer로 사용하였다. 완성된 memtransistor 소자는 대기분위기에서 Keithley 2636B Source Meter를 이용하여 전기적 특성을 평가하였다.

3. 결과 및 고찰

40 nm 두께로 성장된 ZnO 박막은 Fig. 2(b)에서 보는바와 같이 hexagonal wurtzite 구조의 ZnO (100)의 우선배향 성장을 보였다. ZnO는 diethylzinc를 사용하는 ALD공정에서 증착 온도가 높을수록 (002) 우선배향을 보이고 낮을수록 (100) 우선배향을 나타내는데,¹⁵⁾ 본 연구의 80°C 성장온도에서는 (100) 우선배향을 보였다. Fig. 3(a)은 완성된 memtransistor 소자의 구조의 광학현미경 이미지로 SiO_2 (300 nm)/p-Si 위에 가로 세로 각각 $70 \mu\text{m}$ $150 \mu\text{m}$ 의 사각형 형태의 ZnO channel layer를 패터닝 한 후 source, drain 전극패드를 광학 이미지와 같이 형성하였다. 이때 source, drain 전극패드의 간격을 $5 \mu\text{m}$ 로 형성하여 channel length $5 \mu\text{m}$, channel width $70 \mu\text{m}$ 소자를 구성하였다. 광학현미경 이미지의 빨간색 라인과 녹색 라인으로 표기된 영역에 대하여 AFM line scan 한 결과를 Fig. 3(b), (c)에

나타내었다. Fig. 3(b)는 drain/ZnO/Source를 line scan한 결과로 그림에서 보이는 바와 같이 source, drain 두 전극의 간격은 약 $5 \mu\text{m}$ 였으며, ZnO 위의 전극두께는 약 25 nm 로 측정되었다. 전극의 모서리 부분의 높은 봉우리는 lift-off 과정에서 발생한 변형이다. Fig. 3(c)는 SiO_2 substrate와 ZnO channel layer를 line scan 한 결과로 channel layer의 두께는 약 40 nm , 표면 거칠기 root mean squared (RMS)의 경우 약 1.3 nm 로 측정되었다. 결과적으로 Fig. 3(d)와 같이 SiO_2 (300 nm) gate dielectric layer를 가지는 back gate 구조의 thin film transistor를 제작하였다. 이 소자에서 channel layer ZnO는 열평형상태에 존재하는 침입형 Zn (Zn_i), 산소공공(V_O), ALD공정에서 잔류된 수소 결합 등으로 인하여 conduction band 가까이(약 50 meV)에 형성된 shallow donor 들로 인하여 n-type 반도체특성을 나타낸다. 본 연구에서는 이를 memristor 층으로 이용하여 drain에 인가되는 전압을 이용하여 channel 층 내부에 electrochemical migration을 유도, Schottky barrier의 변화를 통하여 memtransistor 특성 (gate tunable resistive switching)을 얻고자 한다. 이 memtransistor 소자의 전기심볼을 Fig. 3(e)에 나타내었다.

Fig. 4는 제작된 ZnO memtransistor 소자의 transfer curve를 측정 한 결과이다. $V_G \pm 50 \text{ V}$ 영역에서 V_D 1 V 로 측정되었다. 문턱전압은 19 V 로 측정되었으며 아래의 식에 따라 linear 구간의 field effect mobility (μ_n)는 $40 \text{ cm}^2/\text{V}\cdot\text{s}$ 로 측정되었다.

$$\mu_n = g_m \frac{L}{W} \frac{1}{V_D} \frac{1}{C_i}$$

여기서 g_m 은 transconductance, L 과 W 는 channel length, channel width, C_i 는 capacitance of gate oxide이다. Native

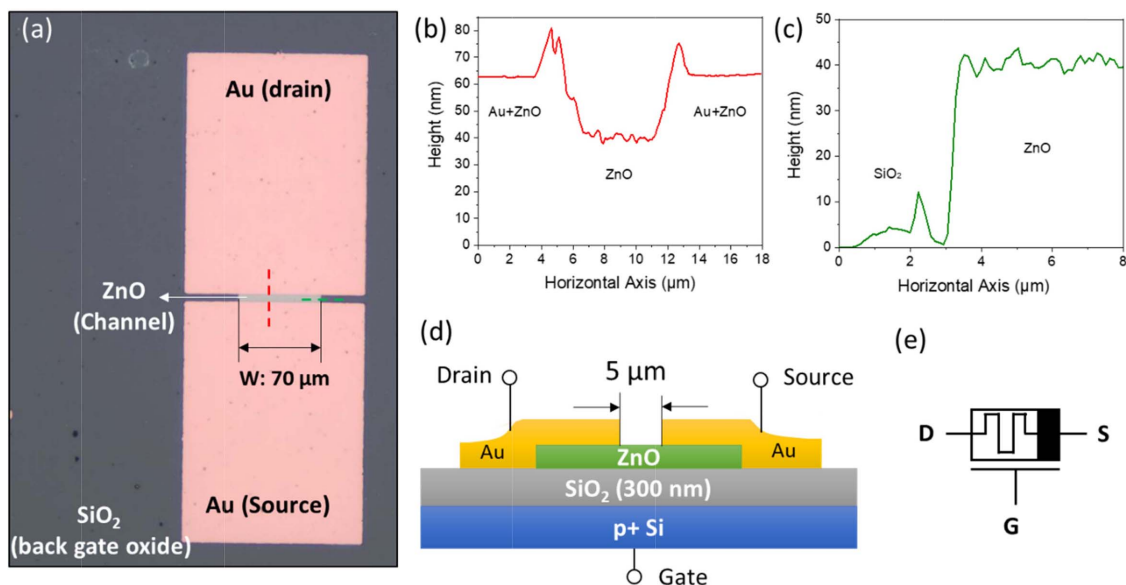


Fig. 3. (a) Optical microscope image of a memtransistor device. AFM line scan data for (b) red dash line and (c) green dash line in microscope image. (d) Schematic diagram and (e) electrical symbol of a memtransistor device structure.

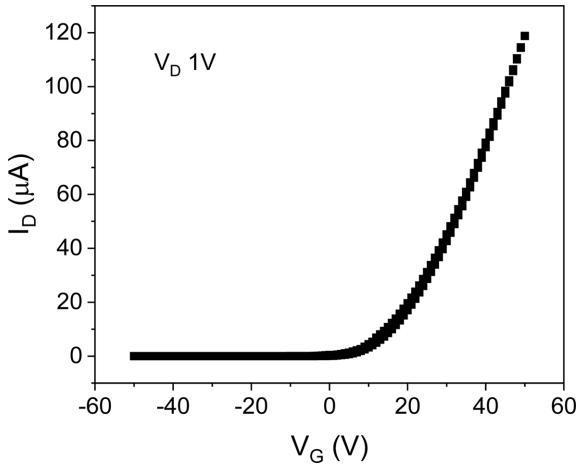


Fig. 4. Transfer curve of a memtransistor device.

defect donor에 의한 n-type 특성이 나타나는 thin film transistor 잘 형성되었음을 확인할 수 있었다.

Fig. 5(a)는 습도 40%, 50%, 60%, 70%에서 각각 측정된 output curve data이다. V_G 50 V, 30 V, 10 V, 0 V, -10 V, -30 V, -50 V에서 각각 측정되었으며, 저항변화 특성을 유도하기 위하여 V_D 는 ± 10 V로 측정하였다. Channel length를 고려하였을 때 20 kV/cm 영역에서 측정되었다. 그림에서 보는 바와 같이 습도가 증가할 수록 positive V_G 에서 전류량이 감소하였으며, 반면 V_G -50 V에서의 전류량이 발생하는 것을 볼 수 있다. 습도가 높아질수록 gate 전압에 의한 drain 전류가 제어되지 않는다. 또한 습도가 낮은 환경

에서는 output curve에서 hysteresis loop가 관찰되지 않지만 습도가 높아 질 수록 hysteresis loop가 커지는 것을 관찰할 수 있다. 이는 대기중의 습도가 증가함에 따라 ZnO 박막에 수소도핑효과가 발생하는 것으로 해석 될 수 있다. 일반적으로 대기중의 H_2O 분자는 산화물의 산소공공 사이트를 통하여 침입하는 것으로 알려져 있으며, 작고 가벼운 원소인 수소는 ZnO 격자 내에 가역적으로 쉽게 들어갈 수 있을 뿐만 아니라, 전하를 제공할 수 있는 도펀트로서 역할을 할 수 있다.^{16,17} 수소 도펀트는 ZnO 격자 내에 산소자리에 치환되거나 O-H 결합을 형성하여 Zn과의 결합을 끊어내어 전자를 도핑하는 효과를 낸다. 따라서 습도가 40%에서 70%로 증가함에 따라 전자도핑 농도가 증가하는 형태로 output curve가 관찰된다. 또한 전체적인 current량의 감소는 scattering site의 증가로 인한 electron mobility의 감소로 해석된다. Output curve 내의 화살표와 숫자는 switching 거동의 순서를 나타내는데 그림에서 보이는 바와 같이 positive bias에서 low resistance state (LRS)로 저항이 변화하며, 이후 negative bias로 출발할 때 high resistance state (HRS)에서 출발하여 다시 LRS switching이 관찰된다. 대칭적으로 switching 거동을 보이는 diode switching 특성을 보인다. Fig. 5(b)는 이러한 저항변화 메커니즘을 나타내는 밴드 모식도이다. 왼쪽 밴드모식도 그림에서와 같이 초기의 ZnO thin film transistor는 동일한 Au source, drain 전극으로 인하여 양쪽계면에 대칭적으로 Schottky barrier가 형성되어 있다. 이 상태에서 positive bias sweep을 하게 되면 가운데의 밴드모식도와

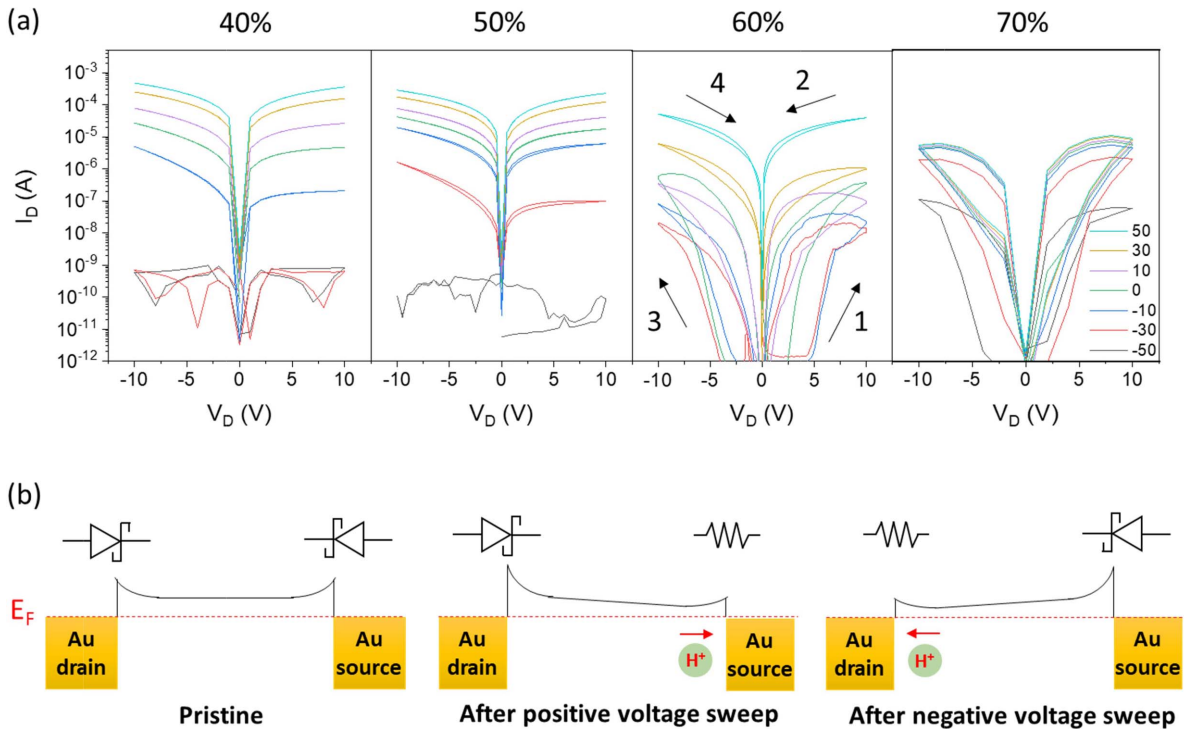


Fig. 5. (a) Gate tunable memristive behaviors of a memtransistor device under humidity of 40%, 50%, 60%, and 70% respectively. (b) Schematic diagram for memristive mechanism of a memtransistor device.

같이 positive 수소이온은 source 계면으로 이동하게 되어 source contact의 Schottky barrier를 낮추게 되어 저항을 낮출 뿐만 아니라, 낮아진 Schottky barrier로 인하여 V_G -50 V에서도 off current가 나타나지 않는다. 이때 drain contact의 경우, 반대로 Schottky barrier가 증가하게 되는데 (가운데 밴드모식도) 이는 positive bias sweep 후 negative 전압을 가하기 시작할 때 HRS로 시작되는 원인이 된다. 이후 negative bias는 positive 수소이온을 drain으로 당기게 되고 이는 우측의 밴드모식도와 같이 source contact Schottky barrier의 증가와 drain contact의 Schottky barrier 감소를 유발하게 된다.

4. 결 론

본 연구에서는 ALD와 ZnO n-type 산화물 반도체를 이용하여 memtransistor 소자를 제작하고 습도에 따른 저항 변화 특성을 관찰 하였다. 습도 60%, 70% 에서 수소도핑 효과에 의한 저항변화 특성이 관찰되었으며 60%에서 저항변화 특성과 gate tunability 특성을 동시에 얻을 수 있었다. 본 연구에서 관찰된 수소 이동에 의한 저항변화 특성은 현재까지 보고된 MoS₂ memtransistor 소자에 비해 현저히 낮은 동작전압에서 우수한 저항변화 특성이 구현 되었으나, 향후 수소도핑을 제어하는 방안에 대한 추가 연구가 필요할 것으로 판단된다. 따라서 추가적으로 ALD와 산화물 반도체를 이용하여 성공적으로 수소도핑 효과를 제어 할 경우 우수한 특성의 memtransistor 소자, 아날로그 메모리 능동소자를 구현할 수 있을 것으로 기대된다.

감사의 글

This work was supported by the National Research Foundation of Korea (NRF) grant funded by the Korea government (MSIT) (2019R1F1A1059637) and a 2019 Research Grant from Kangwon National University.

References

1. D. B. Strukov, G. S. Snider, D. R. Stewart, and R. S. Williams, "The missing memristor found", *Nature*, 453(7191), 80 (2008).
2. A. Sawa, "Resistive switching in transition metal oxides", *Mater. Today*, 11(6), 28 (2008).
3. R. Waser, R. Dittmann, G. Staikov, and K. Szot, "Redox-Based Resistive Switching Memories-Nanoionic Mechanisms, Prospects, and Challenges", *Adv. Mater.*, 21(25-26), 2632 (2009).
4. A. Chanthbouala, V. Garcia, R. O. Cherifi, K. Bouzouane, S. Fusil, X. Moya, S. Xavier, H. Yamada, C. Deranlot, N. D. Mathur, M. Bibes, A. Barthélémy, and J. Grollier, "A ferroelectric memristor", *Nat. Mater.*, 11, 860 (2012).
5. J. Lee, S. Choi, C. Lee, Y. Kang, and D. Kim, "GeSbTe deposition for the PRAM application", *Appl. Surf. Sci.*, 253(8), 3969 (2007).
6. Z. Li and S. Zhang, "Domain-wall dynamics driven by adiabatic spin-transfer torques", *Phys. Rev. B*, 70(2), 024417 (2004).
7. H. S. Lee, S. G. Choi, H.-H. Park, and M. J. Rozenberg, "A new route to the Mott-Hubbard metal-insulator transition: Strong correlations effects in Pr_{0.7}Ca_{0.3}MnO₃", *Sci. Rep.*, 3, 1704 (2013).
8. H.-Y. Kim, S.-J. Park, and G. E. Jang, "Microstructure and Electrical Properties of SrBi₂Ta₂O₉ Ferroelectric Thin Films Prepared by RF Magnetron Sputtering Method", *J. Microelectron. Packag. Soc.*, 6(2), 51 (1999).
9. J. J. Yang, M. D. Pickett, X. Li, D. A. A. Ohlberg, D. R. Stewart, and R. S. Williams, "Memristive switching mechanism for metal/oxide/metal nanodevices", *Nat. nanotechnol.*, 3(7), 429 (2008).
10. H. S. Lee, "The Latest Trends and Issues of Anion-based Memristor", *J. Microelectron. Packag. Soc.*, 26(1), 1 (2019).
11. H. S. Lee, H.-H. Park, and M. J. Rozenberg, "Manganite-based memristive heterojunction with tunable non-linear I-V characteristics", *Nanoscale*, 7(15), 6444 (2015).
12. V. K. Sangwan, H.-S. Lee, H. Bergeron, I. Balla, M. E. Beck, K.-S. Chen, and M. C. Hersam, "Multi-terminal memristors from polycrystalline monolayer molybdenum disulfide", *Nature*, 554(7693), 500 (2018).
13. Y. Yang, H. Du, Q. Xue, X. Wei, Z. Yang, C. Xu, D. Lin, W. Jie, and J. Hao, "Three-terminal memristors based on two-dimensional layered gallium selenide nanosheets for potential low-power electronics applications", *Nano Energy*, 57, 566 (2019).
14. L. Wang, W. Liao, S. L., Wong, Z. G. Yu, S. Li, Y.-F. Lim, X. Feng, W. C. Tan, X. Huang, L. Chen, L. Liu, J. Chen, X. Gong, C. Zhu, X. Liu, Y.-W. Zhang, D. Chi, and K.-W. Ang, "Artificial Synapses Based on Multiterminal Memristors for Neuromorphic Application", *Adv. Funct. Mater.*, 29(25), 1901106 (2019).
15. V. Lujala, J. Skarp, M. Tammenmaa, and T. Suntola, "Atomic layer epitaxy growth of doped zinc oxide thin films from organometals", *Appl. Surf. Sci.*, 82-83, 34 (1994).
16. L.-Y. Chen, W.-H. Chen, J.-J. Wang, and F. C.-N. Hong, "Hydrogen-doped high conductivity ZnO films deposited by radio-frequency magnetron sputtering", *Appl. Phys. Lett.*, 85(23), 5628 (2004).
17. Z. Zhou, K. Kato, T. Komaki, M. Yoshino, H. Yukawa, M. Morinaga, and K. Morita, "Effects of dopants and hydrogen on the electrical conductivity of ZnO", *J. Eur. Ceram. Soc.*, 24(1), 139 (2004).