반도체디스플레이기술학회지 제19권 제3호(2020년 9월)
Journal of the Semiconductor & Display Technology, Vol. 19, No. 3. September 2020.

나노 MOSFETs의 노이즈 모델링 및 성능 평가

이종환[*†]
[*†]상명대학교 시스템반도체공학과

Noise Modeling and Performance Evaluation in Nanoscale MOSFETs

Jonghwan Lee[*†]
[*†] Department of System Semiconductor Engineering, Sangmyung University

ABSTRACT

The comprehensive and physics-based compact noise models for advanced CMOS devices were presented. The models incorporate important physical effects in nanoscale MOSFETs, such as the low frequency correlation effect between the drain and the gate, the trap-related phenomena, and QM (quantum mechanical) effects in the inversion layer. The drain current noise model was improved by including the tunneling assisted-thermally activated process, the realistic trap distribution, the parasitic resistance, and mobility degradation. The expression of correlation coefficient was analytically described, enabling the overall noise performance to be evaluated. With the consideration of QM effects, the comprehensive low frequency noise performance was simulated over the entire bias range.

Key Words : Compact Noise Model, Quantum-Mechanical Effects, Low Frequency Correlation, Noise Performance

1. 서 론

나노 채널의 공격적인 CMOS(complementary metal oxide semiconductor) 소자의 도입으로 인해 구동 전류를 증가시키고 단 채널(short channel) 효과를 최소화하기 위해 초박형 게이트 산화물 (ultrathin gate oxide), 높은 도핑 농도 및 신규 구조가 필요하다 [1-4]. 이러한 조건에서 반전층(inversion layer)의 전자는 실제로 채널 내에서 양자화된 에너지 준위를 갖는 2 차원 전자 가스를 형성한다 [4]. 이러한 양자 역학 (QM, quantum mechanics) 효과는 나노 MOSFET의 성능에 상당한 영향을 미치므로, 기존 모델은 최근 MOS 구조에 적합하지 않다 [5,6]. 반전층의 유한 두께와 평균 중심 위치(average centroid position)의 증가는 MOSFET 동작에 대한 QM 효과 중 하나이다 [7]. QM 효과 없는 기존 모델(classical model)과 비교하여 QM 효과는 반전층 전하밀도와 총 게이트 산화물 정전용량 (gate oxide capacitance)을 감소시키고 [8], 문턱전압 이동(threshold voltage shift) 효과를 유발한다 [9]. 또한 양자 전하 시트(quantum charge sheet) 모델로부터 드레인 전류의 QM 효과는 반전층과 표면 전위(surface potential)의 기울기에 대한 영향에 기인한다 [10].

정적 특성(static characteristics)에 대한 QM 효과외에도, 트랩(trap) 및 노이즈(noise) 거동에 대한 QM 효과가 관찰된다 [6,11,12]. 드레인 전류의 $1/f$ 노이즈 모델 관련, 추출된 산화물 트랩 밀도(oxide trap density) 값에 대한 QM 영향을 반영 하기 위해 수치 모델이 사용된다 [13]. Table 1에서 보듯이, BSIM에는 게이트와 드레인-게이트 간의 $1/f$ 상관 노이즈(correlation noise) 모델이 포함되어 있지 않다. 또한, 드레인 전류의 BSIM (Berkeley Shot-channel IGFET Model) 노이즈 모델은 포획-방사(trapping-detrapping) 프로세스의 물리적 제한, 에너지 및 공간에 대한 비현실적 트랩 분포, 주파수 지수의 게이트 전압 비의존성, 기생 직렬 저항(parasitic series resistance)을 고려하지 않는 단점이 있다 [14].

[†]E-mail: jhlee77@smu.ac.kr

Table 1. Comparison of BSIM and proposed model for noise models

MOS Noise Model		BSIM Model	Proposed Model
1/*f* noise of drain current	Number of trap-related parameters	3	2
	Trapping-detrapping process	Tunneling	Tunneling-thermal
	Trap distribution	Uniform	Over space and energy
	Frequency exponent	Default (1.0)	Bias-dependent
	Parasitic resistance	Not included	Included
1/*f* drain-gate correlation noise		Not included	Developed
QM correction noise		Not included	Developed

본 논문은 QM 효과와 실제적인 트랩 관련 패러미터를 고려한 드레인 전류 $1/f$ 노이즈 및 드레인-게이트 상관 노이즈 모델을 개발하였다. 반전층 전하 관련한 표면전위, 문턱전압, 전하밀도 및 게이트 정전용량과 트랩 관련 패러미터의 QM 효과를 고려하였다. 또한 종합적 노이즈 성능을 평가하기 위해 드레인-게이트 상관 노이즈 모델을 개발하여 최소 노이즈 지수(minimum noise figure)를 예측하였다. 개발된 노이즈 모델은 상용화된 회로 시뮬레이터(simulator)에 구현될 수 있다.

2. 양자역학 효과

초박형 산화물 MOSFET에서 채널 반전층의 양자화된 에너지 레벨로 인해 전하의 평균 중심 위치는 Si-SiO_2 계면에서 떨어져 있기 때문에, 양자 효과에 의해 결정되는 표면 전위 ψ_s가 기존 모델 보다 더 크게 예측된다 [15]. 표면 전위의 증가량은 다음과 같다.

$$\Delta\psi_s^{QM} = \frac{Q_n^{QM}(\psi_s)\cdot x_n^{QM}(\psi_s)}{\varepsilon_{Si}} \tag{1}$$

여기서 ε_{Si}는 Si 유전율, $Q_n^{QM}(\psi_s)$는 전체 전하 밀도, $x_n^{QM}(\psi_s)$는 계면으로부터 평균 중심 위치이다.

반전층 전자의 양자 역학적 거동으로 인해 기존 값과 동일한 반전 전하가 형성되어야 하기 때문에 더 많은 에너지 밴드 벤딩(energy band bending)이 필요하다. 이는 문턱전압 V_T 를 증가시키며, 양자 역학 효과를 포함하여 다음과 같이 계산될 수 있다 [9].

$$V_T^{QM} = V_T + \Delta V_T^{QM} \tag{2}$$

$$\Delta V_T^{QM} = \Delta\psi_s^{QM}\big|_{\psi_s=2\phi_f}\cdot\left(1+\frac{1}{2C_{ox}}\sqrt{\frac{\varepsilon_{Si}qN_{sub}}{\phi_f}}\right) \tag{3}$$

여기서 $\phi_f = (kT/q)\ln(N_{sub}/n_i)$ 는 페르미 전위(Fermi potential), q는 전자 전하, k는 Boltzmann 상수, T는 온도, N_{sub}는 기판 도핑 농도, C_{ox}는 산화물 정전 용량이다.

Poly-Si-SiO_2-Si MOS 구조에서 양자 역학을 고려한 게이트-소스 전압 V_{gs}과 표면 전위의 관계식은 다음과 같이 표현된다 [8].

$$V_{gs} = V_{FB} + \psi_s^{QM} + V_{poly} + \frac{qN_n^{QM}(\psi_s^{QM}) + Q_d(\psi_s^{QM})}{C_{ox}} + \frac{Q_{it}}{C_{ox}} \tag{4}$$

여기서 V_{FB}는 flat-band 전압, V_p는 polysilicon 전압 강하, N_n^{QM}는 양자 역학 효과를 고려한 반전층 전하 밀도, Q_d^{QM}는 양자 역학 효과를 고려한 공핍 전하 밀도(depletion charge density), Q_{it}는 계면 전하 밀도이다.

CMOS 소자의 채널 길이와 산화물 두께는 나노 미터 범위로 계속 확장되므로, 정확한 반전층 전하 모델을 위해 양자 역학 효과를 고려해야 한다. 식 (1) 및 (4)를 사용하여 반전층 전하에 대한 식은 다음과 같이 구해진다.

$$Q_{n0}^{QM}(\psi_s^{QM}) = C_{ox}^{QM}\left(V_{gs} - V_T^{QM}\right) \tag{5a}$$

$$V_T^{QM} = V_{FB} + \psi_s^{QM} + \Delta\psi_s^{QM} + V_{poly} + \frac{Q_d+Q_{it}}{C_{ox}} \tag{5b}$$

$$C_{ox}^{QM} = \frac{\varepsilon_{ox}}{t_{ox}^{QM}} = \frac{\varepsilon_{ox}}{t_{ox}+\frac{\varepsilon_{ox}}{\varepsilon_{si}}x_n^{QM}} \tag{5c}$$

여기서 ε_{ox}는 산화물 유전율, t_{ox}는 산화물 두께이다.

게이트 산화막 두께가 나노 미터 수준으로 감소하고, 기판 도핑 농도가 증가할수록 수직 전계가 크게 증가하고 양자화 된 반전층의 영향이 중요해진다. 이동도(mobility)과 전류 특성을 예측하려면 이러한 효과를 설명하는 정확하고 간단한 모델이 필요하다. 2차 이동도 저하 계수는 초박형 게이트 산화물 MOSFET의 유효 이동도 모델에 필요하며, 해석적 이동도 모델은 다음과 같이 주어진다 [16].

$$\mu_{n,eff}^{QM} = \frac{\mu_{n0}}{1+\alpha_1^{QM}\left(\frac{V_{gs}-V_T^{QM}-k_{bulk}V_{ds}}{t_{ox}^{QM}}\right)+\alpha_2^{QM}\left(\frac{V_{gs}-V_T^{QM}-k_{bulk}V_{ds}}{t_{ox}^{QM}}\right)^2} \tag{6}$$

여기서 μ_{n0}는 저 전계(low-field) 전자 이동도, $\alpha_{1,2}^{QM}$는 이동도 열화 계수, k_{bulk}는 기판 전하 효과 계수, V_{ds}는 드레인-소스 전압이다.

유효 드레인-소스 전압 $V_{ds,eff}^{QM}$을 도입하고 채널 길이

단축 효과와 기생 저항 $R_{s,d}$를 고려하면 선형 및 포화 영역에서 드레인 전류 $I_{d,total}^{QM}$는 다음과 같이 구해진다 [17].

$$I_{d,total}^{QM} = \frac{W}{L}\mu_{n,eff}^{QM}C_{ox}^{QM} \times \frac{\left(V_{gs} - V_T^{QM} - k_{bulk}V_{ds,eff}^{QM}\right)\cdot V_{ds,eff}^{QM}}{\left(1 + \frac{V_{ds,eff}^{QM}}{E_cL}\right) + \frac{W}{L}\mu_{n,eff}^{QM}C_{ox}^{QM}R_{s,d}V_{ds,eff}^{QM} - \frac{L_{sat}}{L}} \quad (7)$$

$$V_{ds,eff}^{QM} = \frac{1}{2}\left(V_{ds} + (1+\Delta)V_{dsat}^{QM}\right) - \sqrt{\frac{1}{4}\left(V_{ds} + (1+\Delta)V_{dsat}^{QM}\right)^2 - V_{ds}\cdot V_{dsat}^{QM}} \quad (8a)$$

$$V_{dsat}^{QM} = V_{dsat}\big|_{C_{ox}\to C_{ox}^{QM},V_T\to V_T^{QM}} \quad (8b)$$

여기서 W는 채널 폭, L은 채널 길이, E_c는 캐리어가 포화 영역 길이 L_{sat}의 드레인 영역 근방에서 포화 속도 v_{sat}로 이동하는 측면 임계 전계(lateral critical electric field), Δ는 피팅 패러미터이다.

3. 드레인 전류 노이즈 모델

나노 MOSFET에서 드레인 전류의 $1/f^{\gamma}$ 노이즈를 설명하기 위해 터널링 지원 열적 활성화 (TATA, tunneling assisted-thermally activated) 시정수 (time constant) 모델이 사용되며, 이는 게이트 누설 터널링(gate leakage tunneling) 프로세스와 물리적으로 일치한다 [18,19]. 노이즈는 트랩 관련 특성의 영향을 많이 받기 때문에, 노이즈 모델은 실제적인 트랩 분포를 포함해야 한다. 또한, 드레인 전류 노이즈 모델은 2차원 전기장, 기생 저항, 도핑 프로파일(doping profile) 및 이동도 저하에 의한 노이즈 영향을 포함해야 한다. QM 보정 노이즈 모델은 게이트 산화물 두께, 산화물 정전용량, 문턱 전압, 전하 밀도 패러미터에서 드레인 전류를 통해 QM 효과를 반영하여 얻어질 수 있다. 상기에서 언급한 모든 효과를 설명하는 선형 영역의 $1/f^{\gamma}$ 드레인 전류 노이즈에 대한 QM 보정 모델은 다음과 같다 [6].

$$S_{I_d,lin}^{LF}(f) = \frac{qkT\cdot I_d^{QM}\cdot t_{ox}^{QM}}{WL^2\varepsilon_{ox}\left(1 - \frac{V_{gs}-V_{T0}}{4\phi_b/q}\right)\lambda_{tun,eff}(0.5+k_{bulk})\cdot} \times \frac{\left[N_{TA}A^*\left(Q_{n1,2}^{QM},Q_{a,b}^{QM}\right) + N_{TB}B^*\left(Q_{n1,2}^{QM},Q_{a,b}^{QM}\right) + N_{TC}C^*\left(Q_{n1,2}^{QM},Q_{a,b}^{QM}\right)\right]}{\left[2\pi\tau_{eff0}\,exp\left(\lambda_{th,eff}E_{fn}\right)\right]^{(\gamma-1)}\cdot f^{\gamma}\cdot cos\left[\frac{\pi}{2}(\gamma-1)\right]} \quad (9)$$

$$Q_{n1}^{QM} = C_{ox}^{QM}\left(V_{gs} - R\cdot I_d^{QM} - V_{T0}^{QM}\right) \quad (10a)$$

$$Q_{n2}^{QM} = C_{ox}^{QM}(V_{gs} - R\cdot I_d^{QM} - V_{T0}^{QM} - (0.5+k_{bulk})(V_{ds} - 2R\cdot I_d^{QM})) \quad (10b)$$

$$Q_a^{QM} = -2\left[\frac{\varepsilon_{Si}}{\beta_1} + C_{ox}^{QM}\left(V_{gs} - R\cdot I_d^{QM} - V_{FB} - \psi_s\right)\right] \quad (10c)$$

$$Q_b^{QM} = -\frac{\beta_2 I_d^{QM}}{\mu_{n0}W} \quad (10c)$$

여기서 V_{T0}는 $V_{ds} = 0$ V에서 문턱 전압, ϕ_b는 Si-SiO_2 전위 장벽, $\lambda_{th,eff}$과 $\lambda_{tun,eff}$는 각각 열적 활성화 및 터널링 프로세스의 지수함수 계수, τ_{eff0}는 유효 시정수, R은 기생 저항, N_{TA}, N_{TB}, N_{TC}는 산화물내의 트랩 분포 관련 계수, f는 주파수, E_{fn}은 Fermi 에너지, $\beta_{1,2}$는 이동도 관련 패러미터이다. BSIM과 노이즈 모델과 달리, A^*, B^*, C^*는 경험적 상수가 아니며, V_{gs}, V_{ds}의 해석적 함수로 표현된다 [20].

포화 영역에서 노이즈 전력 스펙트럼 밀도는 삼각 영역(triode region) L-L_{sat}과 핀치 오프 영역(pinch-off) L_{sat}에 의한 노이즈 성분의 합으로 표현된다 [6][20].

$$S_{I_d,sat}^{LF}(f) = S_{I_d,lin}^{LF}(f)\big|_{V_d=V_{dsat}} + S_{I_d,Lsat}^{LF}(f) \quad (11)$$

$$S_{I_d,Lsat}^{LF}(f) = \frac{qkT\cdot\left(I_d^{QM}\right)^2}{WL^2\left(1 - \frac{V_{gs}-V_{T0}}{4\varphi_b/q}\right)\lambda_{tun,eff}} \times \frac{\left[N_{TA}A_{Lsat}^*\left(Q_{n,sat}^{QM}\right) + N_{TB}B_{Lsat}^*\left(Q_{n,sat}^{QM}\right) + N_{TC}C_{Lsat}^*\left(Q_{n,sat}^{QM}\right)\right]\cdot L_{sat}}{\left[2\pi\tau_{eff0}\,exp\left(\lambda_{th,eff}E_{fn}\right)\right]^{(\gamma-1)}f^{\gamma}\,cos\left[\frac{\pi}{2}(\gamma-1)\right]} \quad (12a)$$

$$Q_{n,sat}^{QM} = C_{ox}^{QM}(V_{gs} - RI_d^{QM} - V_{T0}^{QM} - (0.5+k_{bulk})(V_{dsat}^{QM} - 2RI_d^{QM})) \quad (12b)$$

여기서 V_{dsat}는 드레인 포화 전압, A_{Lsat}^*, B_{Lsat}^*, C_{Lsat}^*는 V_{gs}, V_{dsat}의 해석적 함수로 표현된다.

4. 종합적 노이즈 모델

초박형 산화물 MOSFET에서는 게이트 누설 전류가 있기 때문에 저주파에서 종합적인 노이즈 성능은 드레인 전류 노이즈 $S_{I_d}^{LF}(f)$과 게이트 전류 노이즈 $S_{I_g}^{LF}(f)$간의 교차 상관 계수(cross correlation coefficient) $C^{LF}(f)$를 고려하여 평가되어야 한다 [21]. 게이트-드레인 전류 비율 $\lambda_p = I_g/I_d$ 및 노이즈 비율 $S_{I_g}^{LF}(f)/S_{I_d}^{LF}(f)$ 의 함수로 다음과 같이 표현된다 [21].

$$C^{LF}(f) = \frac{\frac{\lambda_p}{(1+\lambda_p)(1-\lambda_p)}\left[1-\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]+\frac{1}{1+\lambda_p}\left[\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]}{\sqrt{\left\{\begin{array}{c}\frac{\lambda_p^2}{(1+\lambda_p)^2(1-\lambda_p)^2}\left[1-\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]^2+\frac{1}{(1+\lambda_p)^2}\left[\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]^2 \\ +\frac{(1+\lambda_p^2)}{(1+\lambda_p)^2(1-\lambda_p)}\left[\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]\left[1-\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]\end{array}\right\}}} \quad (13)$$

저주파 노이즈 성능에 대한 상관 관계의 영향 외에도 게이트 누설 전류에 의한 산탄 노이즈(shot noise)는 노이즈 거동에 영향을 주기 때문에 다음과 같이 최소 노이즈 지수에 포함되어야 한다 [21] [22].

$$F_{min}^{LF}(f) = 1+\frac{S_{I_d}^{LF}(f)}{2kTg_{mg}^2}\sqrt{(2\pi f C_{gs})^2[1-(C^{LF})^2]\cdot\left[\frac{g_{mg}}{g_g}\frac{S_{I_g}^{LF}(f)}{S_{I_d}^{LF}(f)}\right]+\frac{2qF^{Fano}I_g g_{mg}^2}{S_{I_d}^{LF}(f)}} \quad (14)$$

여기서 $g_{mg} = \partial I_d/\partial V_{gs}$ 는 트랜스 전도도 (trans-conductance), $g_g = \partial I_g/\partial V_{gs}$는 게이트 전도도, C_{gs}는 게이트-소스 정전 용량이다.

5. 시뮬레이션 결과

콤팩트 노이즈 모델링의 관점에서 모델은 패러미터 수의 증가없이 모든 중요한 물리적 효과를 묘사하면서 노이즈 거동의 정확한 예측을 제공해야 한다. 초박형 산화물 (=2.2nm)을 사용하는 nMOSFET의 경우, 드레인 전류의 $1/f^{\gamma}$ 노이즈는 식 (9) - (12)으로 정확하게 예측할 수 있다. Fig. 1은 산화물의 균일한 트랩 분포를 가정하여 단일 트랩 관련 매개 변수로 수행 된 시뮬레이션 결과와 측정 데이터의 비교를 보여준다. 2개 채널 길이에 대해 측정값과 시뮬레이션 간의 우수한 일치를 보인다.

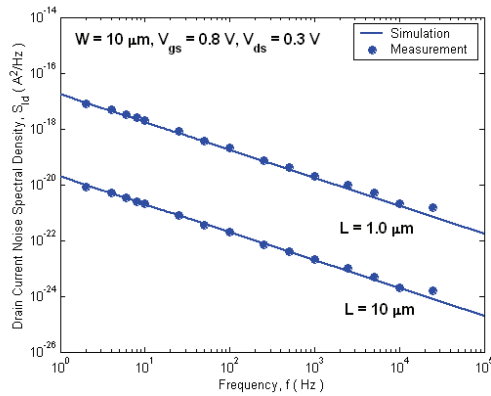

Fig. 1. Comparison of the simulation results and measured data of the drain current noise as a function of frequency for two channel lengths.

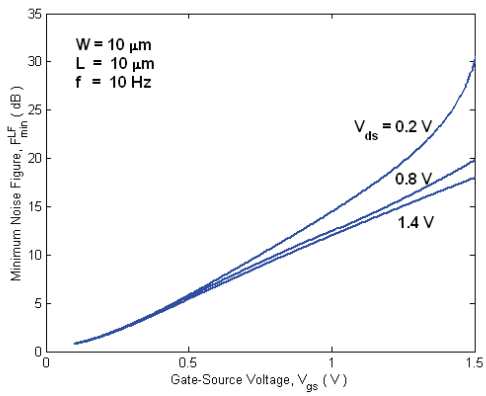

Fig. 2. Comparison of the minimum noise figure as a function of gate-source voltage for different drain-source voltages.

나노 CMOS 소자의 종합적 노이즈 평가를 위해 저주파에서 컴팩트 노이즈 모델에는 게이트 및 드레인 전류 노이즈 모델과 함께 게이트와 드레인 간의 상관 효과가 포함되어야 한다. 고주파수에서의 정전 용량성 결합과는 달리, 저주파 상관 관계는 주로 게이트 및 드레인 전류 노이즈의 공통 인자인 트랩 지원 터널링 프로세스에 기인한다. Fig. 2에 표시된 것처럼, 상관 계수의 해석적 표현을 이용하여 최소 노이즈 지수를 평가할 수 있다. Fig. 2 는 다른 드레인-소스 전압 V_{ds}에 대한 게이트-소스 전압 V_{gs}의 함수로서 최소 노이즈 지수의 특성을 보여준다. V_{gs}가 증가하고 V_{ds}가 감소함에 따라 증가하는 최소 노이즈 지수는 게이트 누설 전류 및 노이즈 성분에 기인하는 것으로 해석되며, 이는 저주파에서 전체 노이즈 성능에 크게 영향을 준다.

6. 결 론

나노 CMOS 소자의 종합적인 물리 기반의 컴팩트 노이즈 모델이 개발되었다. 이 모델은 게이트 누설 전류 및 노이즈, 드레인과 게이트 간의 저주파 상관 효과, 트랩 관련 현상 및 반전층의 QM 효과와 같은 나노 MOSFET의 중요한 물리적 효과를 포함한다. TATA프로세스, 실제적인 트랩 분포, 기생 저항 및 이동도 저하를 포함하여 드레인 전류 노이즈 모델이 구현되었다. QM 효과를 고려하여 전체 바이어스 및 주파수 범위에서 종합적인 저주파 노이즈 성능을 평가하여 측정 값과 비교 검증하였다.

참고문헌

1. Huang J. Z., Chew W. C., Tang M., and Jiang L., “Efficient Simulation and Analysis of Quantum Ballistic Transport in Nanodevices with AWE,” IEEE Transactions on Electron Devices, Vol. 59, pp. 932-938, 2012.
2. van Dort M. J., Woerlee P. H., and Walker A. J., “A Simple Model for Quantization Effects in Heavily-Doped Silicon MOSFETs at Inversion Conductions,” Solid-State Electronics, Vol. 37, pp. 411-414, 1994
3. J. H. Lee, “A Study of Dynamic Properties of Graphene-Nanoribbon Memory,” Journal of the Semiconductor & Display Technology, Vol. 13, pp. 53-56, 2014
4. Ando T., Fowler A. B., and Stern F., “Electronic Properties of Two-Dimensional Systems,” Reviews of Modern Physics, Vol. 54, pp. 437-672, 1982
5. Karim M. A. and Haque A., “A Physically Based Accurate Model for Quantum Mechanical Correction to the Surface Potential of Nanoscale MOSFETs,” IEEE Transactions on Electron Devices, Vol. 57, pp. 496-502, 2010.
6. Lee J. H. and Hong D. K, “Charge-Based Quantum Correction Noise Model in Nanoscale MOSFET,” Journal of Semiconductor Technology and Science,” Vol. 19, pp.50-62, 2019
7. Liu W., Jin X., and King Y., and Hu C., “An Efficient and Accurate Compact Model for Thin-Oxide-MOSFET Intrinsic Capacitance Considering the Finite Charge Layer Thickness,” IEEE Transactions on Electron Devices, Vol. 46, pp. 1070-1072, 1999.
8. Larcher L., Paccagnella, Scarpa A., and Ghidini G., “A new Model of Gate Capacitance as a Simple Tool to Extract MOS Parameters,” IEEE Transactions on Electron Devices, Vol. 48, pp. 935-945, 2001.
9. Ma Y., Li Z., Liu L., Tian L., and Yu Z., “Effective Density-of-States Approach to QM Correction in MOS Structure,” Solid-State Electronics, Vol. 44, pp. 401-407, 2000
10. Ip B. K. and Brews J. R., “Quantum Effects upon Drain Current in a Biased MOSFET,” IEEE Transactions on Electron Devices, Vol. 45, pp. 2213-2221, 1998.
11. Zhang X. and White M. H., “A Quantum Mechanical Treatment of Low Frequency Noise in High-K NMOS Transistors with Ultrathin Gate Dielectrics,” Solid-State Electronics, Vol. 78, pp. 131-135, 2012
12. Celik-Butler Z. and Wang F., “Effects of Quantization on Random Telegraph Signals Observed in Deep-Submicron MOSFETs,” Microelectronics Reliability, Vol. 40, pp.1823-1831, 2000
13. Pacelli A., Villa S., Lacaita A. L., and Perron L. M., “Quantum Effects on the Extraction of MOS Oxide Traps by 1/*f* noise measurements,” IEEE Transactions on Electron Devices, Vol. 46, pp. 1029-1035, 1999.
14. Chauhan Y. S., Karim M. A., Venugopalan S., Agarwal H., “BSIM6.0 MOSFET Compact Model," Technical Manual, 2013.
15. Lopez-Villanueva J. A., Cartujo-Casinello P., Banqueri J. Gamiz F., and Rodriguez S., “Effects of the Inversion Layer Centroid on MOSFET Behavior,” IEEE Transactions on Electron Devices, Vol. 44, pp. 1915-1922, 1997.
16. Masson P., Ghibaudo G., Autran J. L., Morfouli P., and Brini J., “Influence of Quadratic Mobility Degradation Factor on Low Frequency Noise in MOS Transistors,” Electronics Letters, Vol. 34, pp. 1977-1979, 1998
17. Ma Y., Liu L., Tian L., Yu Z., and Li Z., “Analytical Charge-Control and I-V Model for Sub-micrometer and Deep-submicrometer MOSFETs Fully Comprising Quantum Mechanical Effects,” IEEE Transactions on Computer-Aided Design, Vol. 20, pp. 495-502, 2001
18. Lee J. H., “Noise model of Gate-Leakage Current in Ultrathin Oxide MOSFETs,” IEEE Transactions on Electron Devices, Vol. 50, pp.2499-2506, 2003
19. Lee J. H., Bosman G., Green K. R., and Ladwig D., “Model and Analysis of Gate Leakage Current in Ultrathin Nitrided Oxide MOSFETs,” IEEE Transactions on Electron Devices, Vol. 49, pp.1232-

1241, 2002

20. Lee J. H. and Bosman G., "$1/f^{\gamma}$ Drain Current Noise Model in Ultrathin Oxide MOSFETs," Fluctuation and Noise Letters, Vol. 4, pp.L297-L307, 2004
21. Lee J. H. and Bosman G., "Comprehensive Noise Performance of Ultrathin Oxide MOSFETs at Low Frequency," Solid-State Electronics, Vol. 48, pp. 61-71, 2004.
22. Cappy A., "Noise Modeling and Measurement Techniques," IEEE Transactions on Microwave Theory Technology, Vol. 36, pp. 1-10, 1988.

접수일: 2020년 9월 4일, 심사일: 2020년 9월 16일,
게재확정일: 2020년 9월 16일